

## Ku-대역 위성 방송 수신 시스템을 위한 저잡음 증폭기의 설계 및 제작

°주지한, 이석곤, 전병태\*, 안병철  
충북대학교 전파공학과, 국방과학연구소\*  
Tel. 043-261-3194 / Fax. 043-271-4647

### Design and Fabrication of An LNA for The Reception of The Ku-Band Satellite Broadcast Signals

°Ji-Han Joo, , Seok-gon Lee, Byeong-Tae Jeon\*, Bierng-Chearl Ahn  
Radio Eng. Dept. , Graduate School Chungbuk National University, ADD\*

#### ABSTRACT

In this paper, a low-noise amplifier is designed and fabricated using the HJFET for the reception of the Ku-band satellite broadcast signals. The optimum input and output reflection coefficients of each amplifier stage are obtained by the trade-off between the stable gain and the noise figure circle. The amplifier performance is simulated and optimized using a microwave CAD software. The designed amplifier is fabricated and tested. Results of the test show a gain of 17.0 dB, a gain flatness of less than  $\pm 2.8$ dB, the noise figure of less than 1.0 dB, and the input and output reflection coefficient of less than -10 dB.

#### I. 서 론

최근 통신량의 증가와 관련분야 기술의 발전으로 위성통신의 사용이 급격히 증가하고 있다. 위성을 이용한 통신의 경우 미약한 신호를 수신하여 양질의 데이터 및 정보를 얻기 위해서는 저잡음 증폭기가 필요하게 된다.

본 논문에서는 Ku-대역(11.7 GHz~12.7GHz)에서 동작하는 2단 저잡음 증폭기를 설계 제작 및 측정하였다. 낮은 저잡음 특성을 얻기 위해 잡음지수 특성이 우수한 Hetero-Junction FET를 사용하였으며 첫 단은 잡음지수에 중점을 두어 설계하였으며, 둘째 단은 이득 특성이 우수하도록 설계 하였다. 초기 설계된 저잡음 증폭

기의 특성을 고주파 회로설계 소프트웨어를 이용하여 최적화하였다. 설계된 증폭기를 제작 측정하여 예상치와 비교하였다.

#### II. 본 론

저잡음 증폭기 설계의 첫 번째 단계는 증폭소자의 선택이다. 본 논문에서는 일본 NEC사의 HJFET인 NE3210S01을 사용하였다. 이 트랜지스터는 0.35dB의 최소 잡음지수와 13.5 dB의 이득 특성을 가진다. 그림 1은 2-단 증폭기의 구성도를 보인 것이다. 이 경우 전체 잡음지수는

$$NF_{total} = NF_1 + \frac{NF_2 - 1}{Ga_1} \quad (1)$$

로 주어지므로 첫 번째 증폭기의 잡음지수에 의해 전체 잡음지수가 거의 결정되게 된다. 따라서 첫 번째 증폭기는 저잡음 특성이 최적화되도록 설계된다.

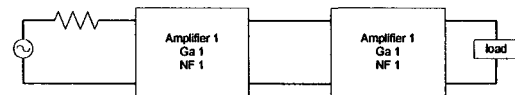


그림 1. 일반적인 다단 증폭기

표 1은 본 논문에서 목표로 하는 증폭기의 특성이다. NEC NE3210S01 칩을 사용할 경우 2-단 증폭으로 요구

되는 특성을 만족할 수 있음을 알 수 있다.

위:  $K$ , 아래:  $\Delta$ .

표 1. 저잡음 증폭기 설계사양.

항목	사양
주파수 대역	11.7GHz ~ 12.7GHz
이득	20 dB 이상
이득 평탄도	$\pm 0.5$ dB
잡음지수	1 dB 이하
입출력 정재파비	1.3 : 1

증폭기 설계시 기본적으로 고려해야 할 것은 증폭 소자에 의해 자가(self) 발진이 발생하지 않도록 증폭기가 안정된 영역에서 동작하도록 하는 것이다. 사용하고자 하는 증폭소자가 원하는 주파수에서 안정하게 동작하는지 확인하려면 다음의  $K$  factor와 델타 값을 계산하고

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|^2} \quad (2)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (3)$$

다음의 무조건적 안정조건을 만족하는지 확인한다.

$$K > 1 \quad \& \quad |\Delta| < 1 \quad (4)$$

여기서  $S_{11}, S_{12}, S_{21}, S_{22}$  는 증폭기의 산란계수이다.

그림 2는 NEC NE3210S01 칩의 안정도를 계산한 결과이다. 이로부터 10 - 14 GHz 대역에서 이 칩은 항상 무조건적으로 안정하므로 증폭기의 입력단과 출력단 정합회로 설계시 불안정영역을 거의 고려하지 않아도 됨을 알 수 있다.

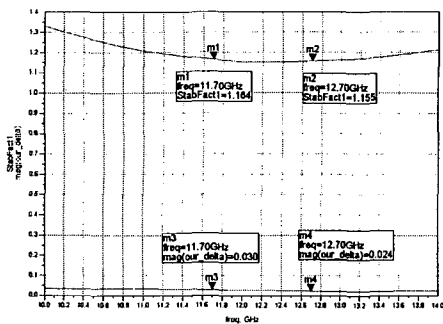


그림 2. NEC NE3210S01 HJFET의 안정도 계수.

증폭소자의 안정도가 확인되면 그림 3과 같이 증폭기의 입력단 정합회로와 출력단 정합회로를 설계한다.

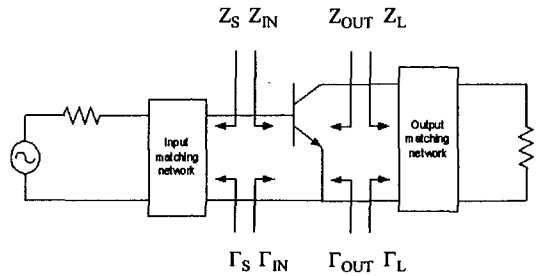


그림 3. 트랜지스터의 입력 및 출력 정합회로.

정합회로 설계시 잡음지수가 최소가 되게 할 수도 있고 이득이 최대가 되게 할 수도 있다. 잡음지수가 최소이면서 동시에 이득이 최대가 될 수 없으므로 두 가지 모두 좋은 최적점을 찾아야 한다.

증폭기의 실제 이득은

$$G_T = G_S G_0 G_L \quad (5)$$

$$G_S = \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_{in} \Gamma_S|^2} \quad (6a)$$

$$\Gamma_{in} = S_{11} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{11} \Gamma_L}; S_{11} \quad (6b)$$

로 주어진다. 여기서  $G_S, G_0, G_L$ 는 각각 입력정합회로의 이득인자, 트랜지스터 자체의 이득, 출력정합회로의 이득인자이다. 또한  $\Gamma_S, \Gamma_L$ 은 증폭기에서 입력 및 출력쪽으로 바라 본 경우의 반사계수이며  $\Gamma_{in}$ 은 트랜지스터 출력에 부하가 연결된 상태에서 트랜지스터 입력단에서 트랜지스터 쪽으로 본 반사계수이다.

한편 트랜지스터의 잡음지수는

$$NF = NF_{min} + \frac{R_n}{\text{Re}(Y_S)} |Y_S - Y_{opt}|^2 \quad (6)$$

로 주어지며 여기서  $R_n, Y_S, Y_{opt}$ 는 각각 트랜지스터의 등가잡음저항, 트랜지스터 입력단에서 전원방향으로 본 어드미턴스, 잡음이 최소일 경우의 전원 어드미턴스이다. 식 (5)와 식 (6)으로부터  $G_S$ 와  $NF$ 가 일정한 궤적

을 구할 수 있으며 두 값이 모두 양호한 계적의 교점을  $\Gamma_S$ 로 삼으면 된다.

트랜지스터의 출력단은 다음과 같은 최대전력전달 조건이 만족되도록 정합한다.

$$\Gamma_L = \Gamma_{out}^* \quad (7)$$

여기서

$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (8)$$

로 트랜지스터 출력단에서 트랜지스터 쪽으로 본 반사계수이다.

두 번째 단의 증폭기는 이득이 최대가 되도록 설계한다. 이 경우 식 (7)외에 다음 식이 만족되도록 한다.

$$\Gamma_{in} = \Gamma_S^* \quad (9)$$

위와 같은 방법으로 전체 증폭기를 설계하였다. 입력 및 출력 정합회로는 마이크로스트립 open stub을 적절히 이용하여 구현하였다. 그림 4는 고주파 회로설계 S/W를 이용한 증폭기 해석시 사용한 schematic diagram이다. 바이어스회로는 BJT를 이용한 능동 바이어스 회로를 설계하여 각단에 인가하였다. 바이어스 회로는 저역통과 필터 역할을 하여 초고주파신호는 차단되고 직류는 잘 전달되게 하는 기능을 수행한다.

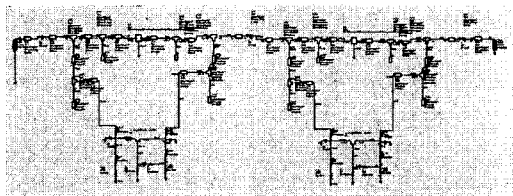


그림 4. 설계된 저잡음 증폭기 회로도

그림 5는 설계된 증폭기를 소프트웨어를 이용하여 해석한 결과이다. 사용주파수 대역에서 이득은 최대 24.7dB, 최소 23.9dB,  $S_{11}$ 과  $S_{22}$ 는 중심주파수에서 각각 -17.9dB와 -19.7dB, 잡음지수는  $0.5 \pm 0.02$  dB의 양호한 특성을 얻었다.

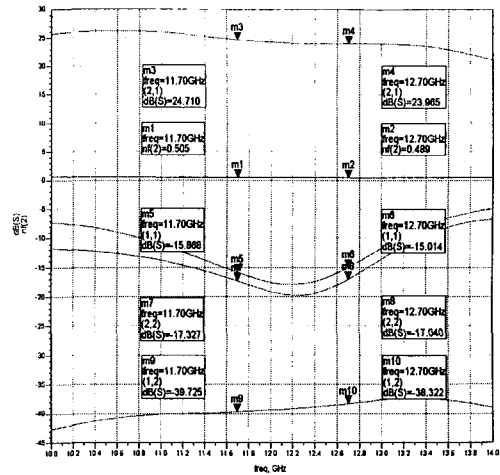


그림 5. 증폭기의 시뮬레이션 결과.

설계된 증폭기를 비유전율 2.55, 두께 0.508 mm의 테플론 기판에 구현하였다. 그림 6은 제작된 기판의 도면이다. 회로기판의 크기는 36 mm x 30 mm 이다.

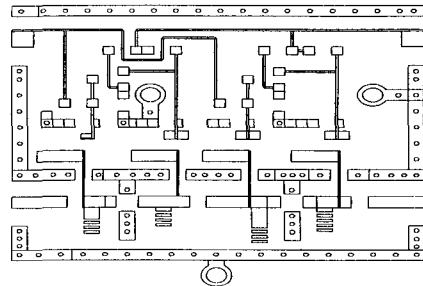


그림 6. 증폭기의 회로기판 제작 도면.

제작된 증폭기의 특성을 HP8720C 회로망분석기와 HP 8970B 잡음지수미터를 이용하여 측정하였다. 그림 7 - 그림 10은 측정결과를 보인 것이다. 이로부터 제작된 증폭기는 동작주파수인 11.7 - 12.7 GHz 내에서 1.0 dB이하의 잡음지수, 17 dB 이상의 이득, -11.4 dB 이하의 입력 반사계수, -10.7 dB이하의 출력 반사계수 특성을 가짐을 알 수 있다. 이 결과는 시뮬레이션에 의한 예측치와 다소의 차이를 보이는 것으로 그 원인은 실제 회로 구현상의 부정확에 기인된다고 판단된다.

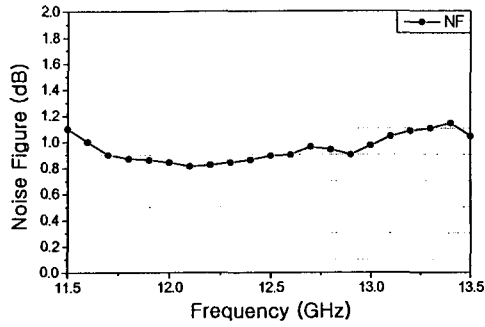


그림 7. 제작된 증폭기의 잡음지수.

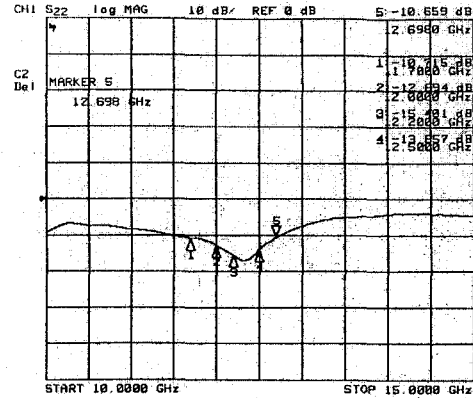


그림 10. 제작된 증폭기의 출력단 반사계수.

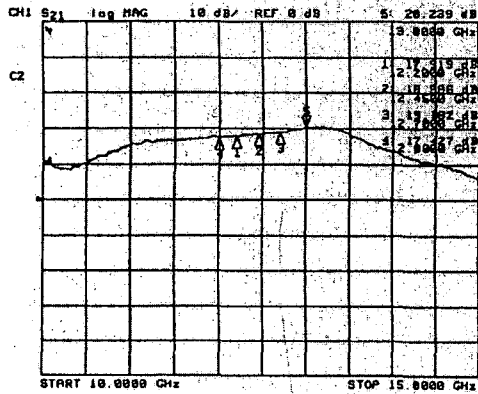


그림 8. 제작된 증폭기의 이득.

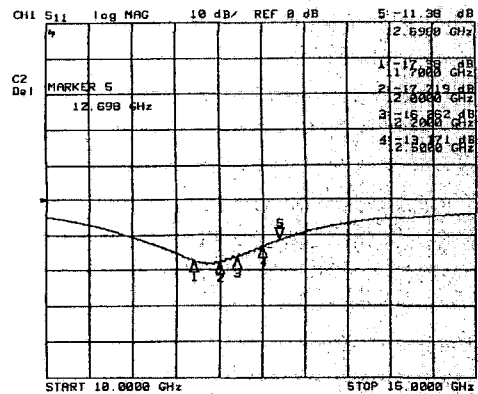


그림 9. 제작된 증폭기의 입력 반사계수.

### III. 결 론

본 연구에서는 11.7 GHz ~ 12.7 GHz 대역의 위성 방송 수신을 위한 2-단 저잡음 증폭기를 설계 및 제작하였다. 입출력 정합은 마이크로 스트립라인으로 정합회로를 구성하였고 CAD software를 이용하여 증폭기의 특성을 최적화하였다. 설계된 증폭기를 제작 측정하여 설계치와 비교하였다. 측정치와 설계치는 다소의 차이를 보였으며 이는 회로제작상의 부정확에 기인되는 것으로 판단된다. 향후 추가 연구를 통해 보다 정확한 구현 기법을 개발할 예정이다.

### 참 고 문 헌

- [1] G. Gonzalez, *Microwave Transistor Amplifiers - Analysis and Design*, Prentice-Hall, 1997.
- [2] D. M. Pozar, *Microwave Engineering*, John Wiley & Sons Inc., 1998.
- [3] T. H. Lee, *The Design of Cmos Radio - Frequency Integrated Circuits*, Cambridge University Press, 1998.