

# TDM 방식을 이용한 VoDSL단말의 설계에 관한 연구

윤정철\*, 안성진\*\*, 정진욱\*  
\*성균관대학교 과학기술대학원 정보통신 공학부  
\*\*성균관대학교 컴퓨터 교육과  
e-mail : jnick@kornet.net

## The design of the VoDSL terminal based on TDM

Jeong Cheol Yun\*, Seong jin Ahn\*\*, Jin Wook Chung\*  
\*Dept. of Information Engineering The Graduate School Of  
Science & Technology of Sung Kyun Kwan Univ.  
\*\*Dept. of Computer Education, SungKyunKwan University

### 요 약

최근의 음성과 데이터 융합기술은 VoP중에서 VoIP가 주목받고 있다. VoP로 가기 위해서는 기존의 귀중한 TDM 자원들을 버려야만 한다. 이 경우 CLEC 및 ILEC들은 망 진화에 따른 표준화와 고비용 구조의 망 구축 문제 등에 봉착하게 되는 등, 여러 가지 문제들을 극복해야만 한다. 이 논문에서는 TDM 방식에 근거한 DSLAM 환경에서의 VoDSL 터미널의 설계안을 제시한다. 이 VoDSL 터미널은 TDM 백 플레인의 DSLAM과 함께 PSTN과 ISP간에 별도의 추가적인 장비 없이 설치 운용 될 수 있다. 저 비용 구조의 설치 및 운용으로 VoP 방식보다는 쉽고 편리한 방안으로 검토할 가치가 있다.

### 1. 서 론

국내의 경우 2001년을 기점으로 음성전화와 데이터 접속 서비스간의 수익률 역전현상이 일어났다. 이것은 회선교환방식에 의한 기존의 음성서비스 산업에 관하여 수익모델로서의 가치를 재고해 보아야 할 시점이 된 것을 말한다. 100년 역사의 회선교환방식 음성전화망은 아직도 세계 곳곳에서 꾸준히 사용되어오고 있고, 인터넷의 활성화에 따른 데이터 접속 패킷교환망도 동시에 발전해오고 있다. 통신사업자들이 주목하게 된 것은 데이터 패킷 망에 회선교환망에서 사용하던 음성전화서비스의 융합이다. 이를 위해 VoIP(Voice over IP)나 VoATM(Voice over ATM), VoFR(Voice over Frame Relay) 등, 많은 방식들이 쏟아져 나오고 있다. 한편 2005년까지 이러한 여러 가지 방식이 혼재할 것이며 2006년 이후에는 VoIP로 진행될 것이라는 시각도 존재한다.

선발 통신사업자와 후발업체간에 시장교수와 쟁탈차원에

서 VoIP 서비스를 시범서비스 측면에서 수행하고 있으나, 상용서비스는 기술적인 미비로 불가능한 상태이다. 지금 단계로서는 VoP는 완벽한 솔루션은 아니고 단지 ADSL이나 케이블모뎀 가입자의 음성전화를 데이터화하여 처리 후, 다시 음성전화망에 끼워 맞추는 식의 차세대 망으로 가는 과도기적인 임시방법으로 시도되고 있다. 또 현재의 전화국 교환기들은 SS7(Signaling System 7)이라는 신호체계로 교환기간에 상호연동 되고 있으며, 그 신호를 이용하여 각종 부가서비스를 하고 있다. 이러한 시그널링에 대한 변환 게이트웨이도 연동이 되어야만 진정한 VoIP나 VoATM 시스템이라고 할 수 있을 것이나 현실적으로 완전한 솔루션이 나오지 않은 상태이다. 이와 같은 현실적인 문제점을 극복하고자, 본 논문에서는 가입자망 구간인 xDSL 상에서 음성신호 자체는 패킷화 하지 않고 PCM 신호 그대로 전송하는 voTDM(Voice over Time Division Multiplex) 방식을 제안하며, 그 구체적인 실현으로 가입자 측에서 사용되어질 단말기의 설계를 하고자 한다. 설계 내용으로서는 단말기 전체개념, 하드웨어, 소프트웨어, 통신 인터페이스 등에 대해 기술한다.

## 2. VoX 기술

### 2.1 기존 음성전화 망과 데이터 망의 모순

국내외적으로 일반 가정에서의 인터넷 데이터 접속은 대부분 ADSL과 케이블 모뎀 위주로 설치, 이용되어오고 있다. PSTN 음성전화 서비스는 ADSL의 경우는 전송한바와 같이 아날로그 전화서비스 형태이며, 케이블 모뎀은 기존의 가입자 전화선로를 그대로 쓰고 있다. 이러한 현실은 인터넷 접속용 데이터 회선 망 (패킷교환)과 음성전화서비스를 받기 위한 아날로그 전화망을 포함한 회선 망 (회선교환)이 그림 2.1과 같이 각기 별개의 방식으로 병행 공존해야만 하는 현실적인 모순을 낳게 한다.

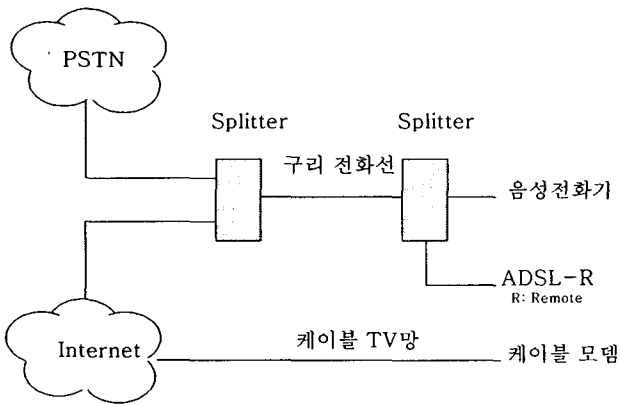


그림 2.1 음성 망과 데이터망의 이중 운영

### 2.2 기존 VoDSL 개발동향

2002년 현재 음성과 데이터를 통합시키기 위한 프로토콜로 가장 많이 고려의 대상이 되는 것은 ATM과 IP이다.

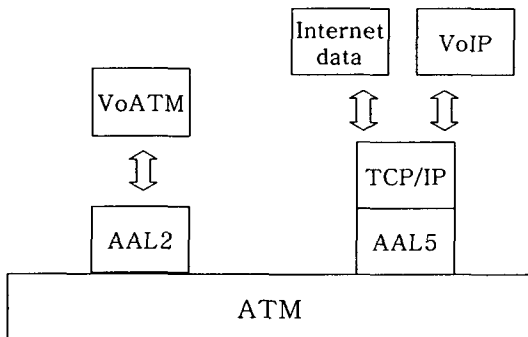


그림 2.2 ADSL에서의 각 프로토콜의 적재

VoATM은 위의 그림2.2와 같이 가입자 단말기에 ATM의 AAL(ATM Adaptation Layer 2)에서 제공되는

VBR(Variable Bit Rate) 기능을 이용, 서비스를 하는 것이다. 가입자 단말기에서 음성전화신호를 데이터화하여 ATM AAL2에 실고 ADSL 선로를 따라 DSLAM까지 도착되며, 그곳에서 다시 ATM 인터페이스를 통해 나온 신호들은 PSTN과의 접속하게 되는데, 이때 아래 그림2.3과 같이 ATM 또는 IP-PSTN 게이트웨이를 이용하게 된다.

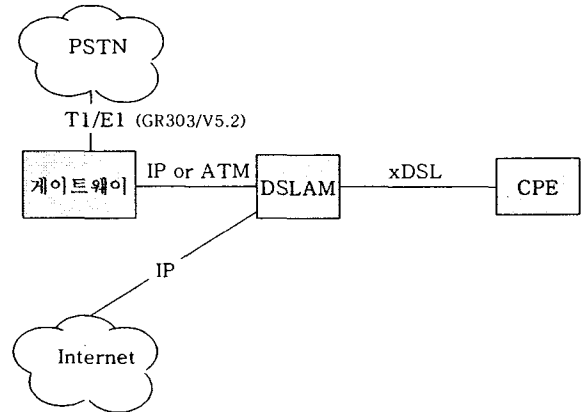


그림 2.3 VoP 시스템의 일반적인 구성

ADSL 시스템에서 VoIP를 사용하는 경우, IP 신호는 ATM AAL5에 실려 DSLAM과 가입자 단말간에 전송되고 있으며, 그 신호들에 더해 음성신호를 IP에 추가적으로 실는다. 이 또한 DSLAM에서 PSTN과의 접속에는 위의 그림2.3과 같이 게이트웨이가 필요하게 된다.

### 2.3 표준화

#### 가. VoIP

기술표준화는 ITU-T와 IETF에서 주도적으로 진행되고 있다. ITU-T에서는 H.323 시스템을 기반으로 하는 각종 표준을 제정하고 있으며, IETF는 HTTP와 유사한 형태의 SIP를 중심으로 표준화를 진행 중이다. 또한 개방화와 표준화를 기반으로 한 소프트웨어 플랫폼인 소프트웨어스위치(교환기) 개념이 도입되어 매우 융통성 있는 서비스를 할 수 있는 기초가 마련되었으며, MEGACO라는 표준이 제정되었다.

#### 나. VoATM

ATM 포럼의 VMOA(Voice and Multimedia over ATM)라는 명칭으로 LES(Loop Emulation Service), NGNA(NGN Access) 등 ATM 상에서 음성 및 멀티미디어 서비스를 제공하기 위한 규격들을 지속적으로 개발해오고 있다.

## 3. VoTDM 방식의 VoDSL 단말기 제안

제안하고자 하는 부분은 POP에 설치된 DSLAM과 가입자 지점에 설치된 CPE간의 가입자 망에 대해 TDM DS0급 타임슬롯에 복수개의 음성회선과 데이터를 실는 시스템 환경

과 그때 필요한 TDM 근간의 가입자용 VoDSL 단말 설계를 제안코자 한다. 설계단말의 WAN 부분은 SDSL인터페이스로 DSLAM과 연결되며 단말기에 접속되는 가입자의 전화기는 기존의 아날로그 전화기를 그대로 이용한다.

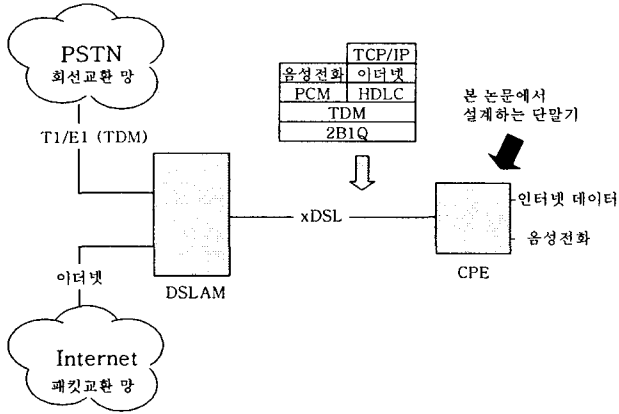


그림 3.1 제안 기술

여기서 이용하는 방식은 VoTDM으로 기존의 패킷단위에 의한 VoP가 아닌 TDM의 타임슬롯 분할이용 방식에 근거한 것이다. 구체적으로는 DSLAM과 CPE간의 SDSL 전송로를 DS0(Digital Signal 0: 64Kbps)급의 타임슬롯 36개로 시분할한 후, 그 각각에 음성 및 데이터 신호에 대하여 고정적으로 대역폭을 할당, 기존 VoP의 동적 가변대역폭 할당 대비 구조적으로 간단하며 고품질(Toll Quality grade)의 음성 서비스를 보장하는 단말기를 설계하는 방안이다.

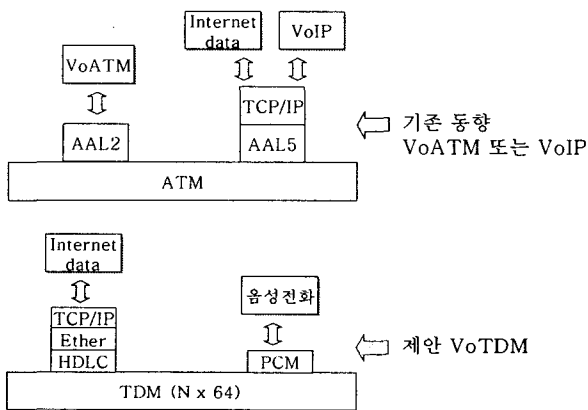


그림 3.2 기존 및 제안방안에 따른 프로토콜 스택

그림3.2와 같이 PCM(Pulse Coded Modulation)화 된 음성 신호를 채널 한 개당 한 개의 DS0급 타임슬롯에 바로 적재하고, 데이터는 인터넷 프레임용 HDLC(High Level Link Control) 프로토콜로 캡슐화 한 후 가입자 단말기까지의 속도(N x 64Kbps)에 따라 해당 개수의 DS0급 타임슬롯에 실는 방식의 단말기 설계안을 제시한다. 그림3.3에서는

DSLAM에서 CPE와의 통신을 위해 음성신호와 데이터신호가 DS0급 타임슬롯에 실려 전송되는 것을 도해한 것이다. 그림에서 PSTN과 ISP간 음성전화신호와 데이터 신호가 융합되는 것을 보여준다.

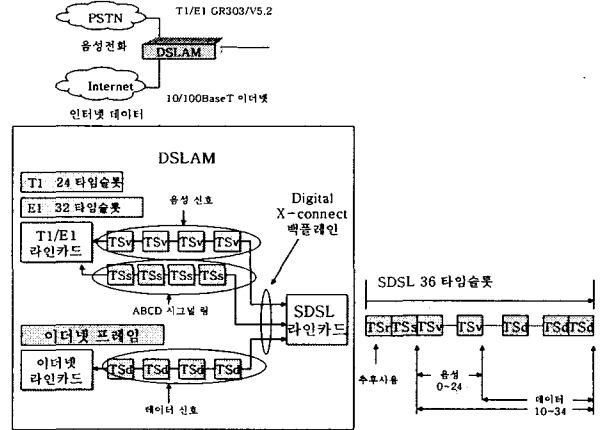


그림 3.3 DSLAM에서의 음성 및 데이터 신호의 융합

그림3.4는 DSLAM과 본 논문에서 설계 제안하는 단말기 간의 전송로상에서의 음성 및 데이터 신호에 대한 대역폭 할당을 도해화 한 것이다.

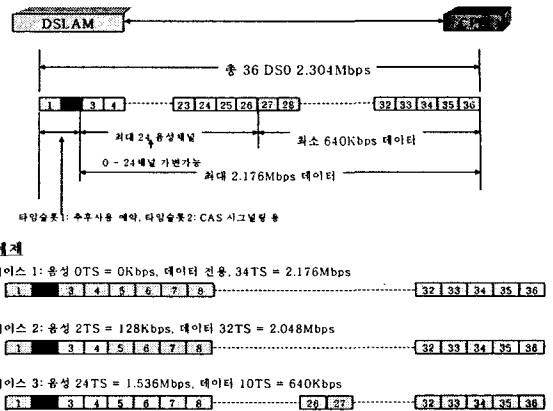


그림 3.4 음성 및 데이터가 SDSL 전송로 구간 타임슬롯에 실리는 모양

제안을 요약하자면 가입자 회선구간에 대한 VoDSL 수행 방안과 그에 따르는 VoDSL 설계단말 제안은 VoP 시스템 구성 대비 구현방안이 간단하고, 낮은 가격으로 지금의 PSTN 시설을 그대로 이용, VoDSL을 구현할 수 있다는 강점을 가지고 있다. 실제로 가입자 회선에 대한 사용자 극대화 많은 통신사업자들의 수익률 확대와 직결되기 때문에 낮은 가격으로 동일한 효과를 얻을 수 있는 본 방안이 충분한 가치가 있고, 기대효과로서는 2005년경에 가서야 구체적인 확산여부가 확인될 VoP 기술의 현실적인 모순을 극복한 솔루션이다.

#### 4. VoTDM 단말기의 설계

##### 4.1 개요

본 논문의 설계 단말기는 물리적으로 총 3개의 모듈(프로세서 모듈 및 메인보드 그리고 전원장치)로 이루어져 있다. 본 단말기의 동작은 그림4.2와 같이 사용자의 인터넷 데이터는 MPC850 CPU에서 인터넷 프로토콜과 HDLC(rfc-1549) 및 TSA를 이용 포워딩 처리하며, 음성전화신호 및 그에 대한 제어 신호는 CODEC 및 SLIC을 통해 FPGA에서 데이터 신호들과 함께 융합 및 신호 처리를 한 후 SDSL 인터페이스를 통해 WAN으로 나아간다.

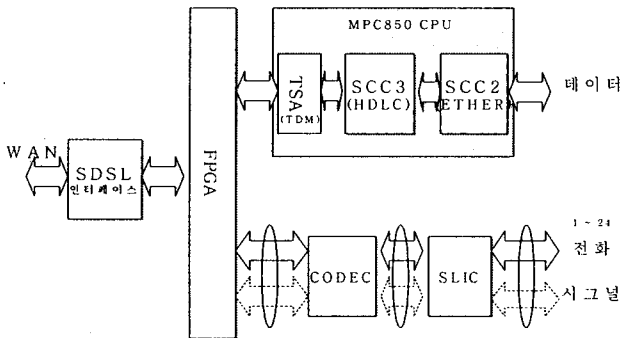


그림 4.2 설계 단말기의 데이터 및 전화신호 흐름도

전체적인 단말기 기능별 개념도는 아래 그림4.3과 같다. 본 단말기는 MPC850에서 동작하는 실시간 운영체제인 VxWorks 커널을 중심으로 번들링 되어 따라오는 FTP 및 텔넷 기능과 SNMP 오브젝트가 있고, 개발과정상에서 프로그래밍을 해야 될 어플리케이션 소프트웨어 즉, 각종 드라이버와 포워딩 코드들이 있다. 커널 밑으로는 단말기가 동작하는데 필요한 각종 하드웨어 내부 및 외부 디바이스들이 있다.

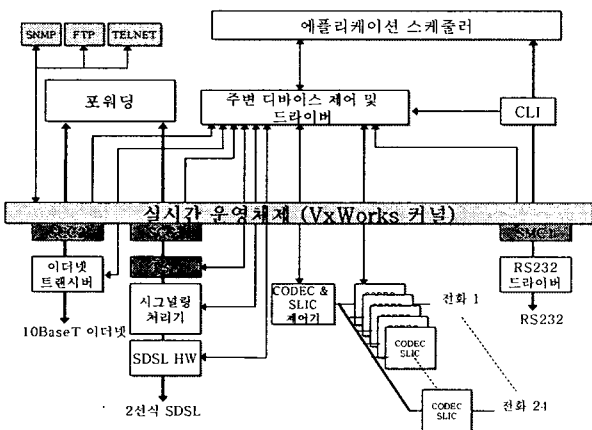


그림 4.3 단말기 전체 개념도

##### 4.2 하드웨어

그림4.4와 같이 MPC850 CPU 및 주변회로와 시리얼 및

이더넷 인터페이스를 가진 CPU 모듈과 SDSL, POTS 인터페이스를 포함한 메인보드와 전원장치로 나뉘어진다. 좀더 구체적으로는 MPC850 CPU와 그 주변회로, 또 타임슬롯 처리와 SDSL 디바이스 제어용 회로 및 신호 처리 기능을 가진 FPGA(Field-Programmable Gate Array)와 POTS 인터페이스용 CODEC 및 SLIC회로가 총24회선 분량이 있다.

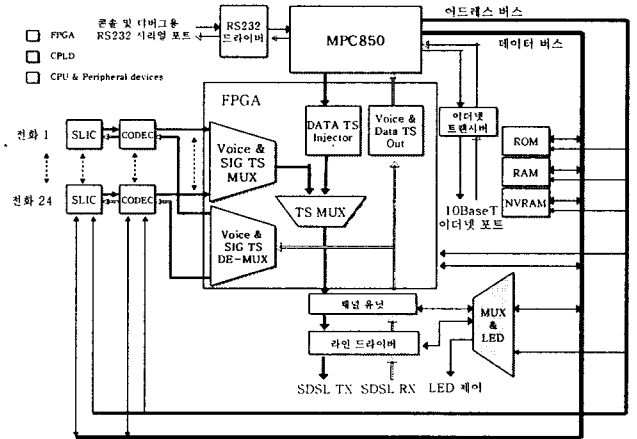


그림 4.4 하드웨어 블록다이아그램

데이터 및 어드레스 MUX 기능을 하는 CPLD가 있고, FPGA 는 MPC850 CPU와 POTS 와 SDSL 인터페이스 사이에서 음성전화 신호와 그에 따르는 시그널링 및 데이터를 적절히 분배 및 합성 처리하여 타임슬롯에 신기 위한 회로를 갖고 있다.

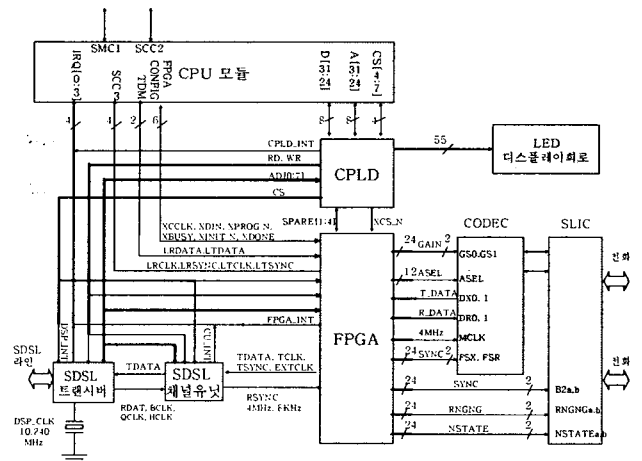


그림 4.5 전체 하드웨어 구성도

그림4.5에서는 하드웨어 부품들간 신호흐름 관점에서 나타낸 것이다. CPU 모듈에 관련된 주변회로와 CPLD, FPGA, SDSL 인터페이스, 전화접속을 위한 POTS 인터페이스와 LED 디스플레이 회로 등으로 구성된다. CODEC과 SLIC은 한 쌍으로 2회선의 음성전화회선을 지원한다.

가. CPU 주변회로

CPU 주변회로는 아래 그림4.6과 같이 32비트 CPU, 플래시 롬, DRAM등으로 프로세서가 동작할 수 있는 최소한의 부품들과 이더넷을 위한 트랜시버 및 트랜스포머, RS232 시리얼 전압 신호레벨을 맞추어주는 컨버터 부품들로 구성된다.

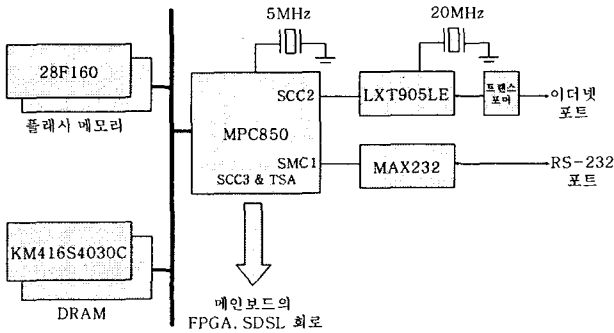


그림 4.6 CPU 모듈구성

메모리 공간은 아래의 그림4.7과 같이 0x00000000부터 0x00FFFFFF까지의 SDRAM 영역 16M바이트 공간부터 시작하여 플래시 메모리 영역인 4M바이트 크기의 공간까지 메모리 맵이 결정된다.

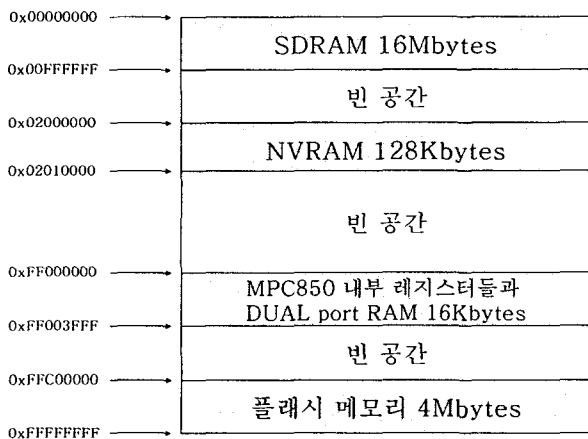


그림 4.7 메모리 맵

표 4.2 메인보드 인터럽트 테이블

주변 디바이스	IRQ #
SDSL 트랜시버 (RS8973)	IRQ[1]
CPLD 디바이스(XC95288XL)	IRQ[2]
FPGA 디바이스(XC2S200)	IRQ[3]
SDSL 채널 유닛 (RS8953)	IRQ[4]

인터럽트는 주변 디바이스에서 CPU의 IRQ를 통해 요청할 수 있도록 되어 있다. 메인보드에 장착된 디바이스들에서 사용하는 인터럽트는 표4.2와 같이 모두 4개이며 로우 액티브 신호로 사용된다. CPM 부분의 TDM용 TSA와 SCC3의 HDLC 및 이더넷 인터럽트 처리는 CPM에서 정리, SIU를 통해 PowerPC 부분에서 처리된다.

나. FPGA 및 CPLD

FPGA는 RAM 기반의 프로그래머블 부품으로서 XILINX사의 SC2S200을 이용, TSA, CODEC, SDSL 채널유닛, CPLD, CPU간의 하드웨어적인 인터페이스들과 "AB"시그널 처리를 위한 로직들을 제공한다.

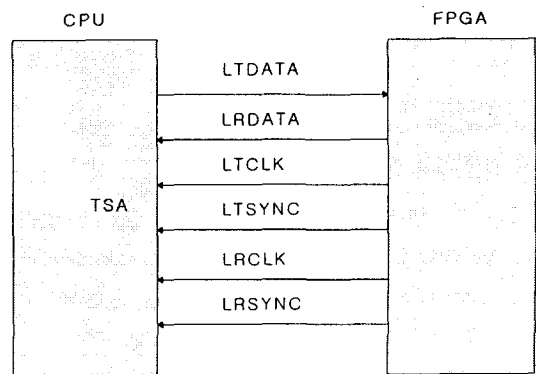


그림 4.9 FPGA와 CPU간 TSA 인터페이스

FPGA는 TSA인터페이스에서 SDSL 채널유닛과 MPC850 CPU사이에서 동작하며 채널유닛으로부터 받은 각 채널의 데이터에서 이더넷 데이터는 MPC 850의 TSA 포트로 전달하며 SDSL측으로 전달 할 데이터는 MPC 850으로부터 FPGA가 받아 인에이블 된 타임슬롯을 통해 DSLAM의 SDSL 라인카드 방향으로 전송하게 된다.

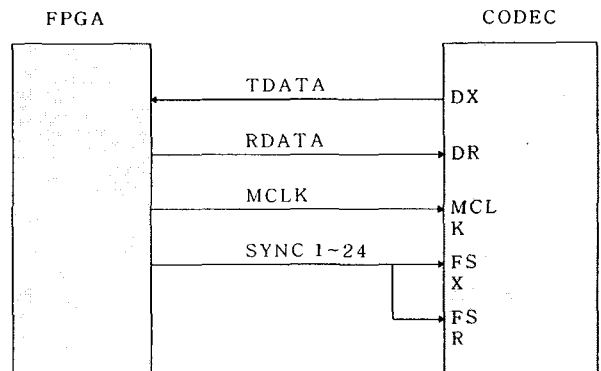


그림 4.11 CODEC 인터페이스

위의 그림4.11에서 CODEC에 대한 FPGA의 인터페이스 역할에 관한 것이다. FPGA는 SDSL 채널유닛으로부터 받은 데이터 중 음성전화 신호만 CODEC으로 보내어 준다. 또한

CODEC으로부터 받은 음성전화 신호는 인에이블 된 음성신호용 타임슬롯에 업로드 하여 DSLAM SDSL 라인카드로 전송하게 된다.

그림4.13과 같이 FPGA는 이더넷 데이터와 디지털화 된 음성전화데이터를 융합, 채널유닛 디바이스(RS8953)로 보내게 된다. 또한 채널유닛으로부터 수신된 트렁크 데이터는 이더넷 데이터와 음성전화 데이터로 FPGA에서 구분, 각각의 해당 디바이스로 전송한다. 클록은 채널유닛에서 복구된 클록을 루프 형태로 묶어 수신 및 송신에 사용한다.

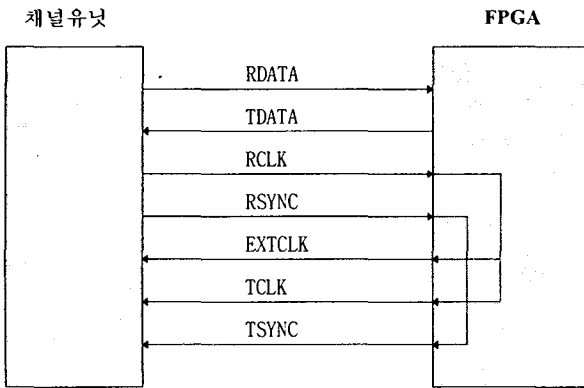


그림 4.13 SDSL 채널유닛 인터페이스

FPGA의 마지막 기능으로서 DSLAM의 T1/E1 트렁크 전송로를 통해 송수신되는 "AB" 시그널링을 분석처리하여 가입자 전화기까지 전달하는 기능이다. SDSL 전송로의 36개의 타임슬롯에서 두 번째 타임슬롯에 시그널링 신호를 싣는다. 그 시그널링은 표4.3과 같은 형식으로 이용하며, FPGA의 역할은 전화국에서 보내는 시그널링을 적절하게 분석(예: 벨 소리)하여 CODEC과 SLIC을 통해 전화기 쪽으로 보내야 한다. 전화기의 상태(예: 훅 오프/온)는 SLIC 디바이스를 이용하여 감지한 후 그것을 포맷에 맞추어 생성한 후 전화국의 교환기로 보내어야 한다. 실제로는 "ABCD" 시그널 중 "AB"만 사용하며 그 각각의 "AB"는 총 30개 (E1 회선)까지 지원할수 있고, P0와 P1는 상태정보로 이용한다.

CPLD는XILINX사 제품을 선택하여 MPC850 CPU와 외부 주변 장치(채널유닛, 트랜시버, FPGA)들 간의 어드레스 멀티플렉싱 기능을 제공한다.

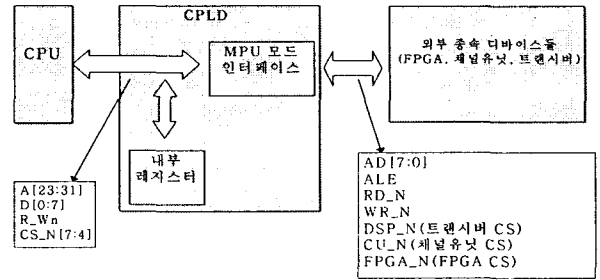


그림 4.14 CPLD의 MPU 모드 인터페이스

위의 그림4.14에서 CPLD는 CPU의 4가지 신호(어드레스, 데이터, 리드/라이트, 칩 셀렉터)를 받아, 외부 디바이스에 대하여 어드레스, 어드레스 래치신호, 리드/라이트 신호, 칩 셀렉터 신호를 멀티플렉싱 하는 역할을 한다.

다. CODEC 및 SLIC 회로

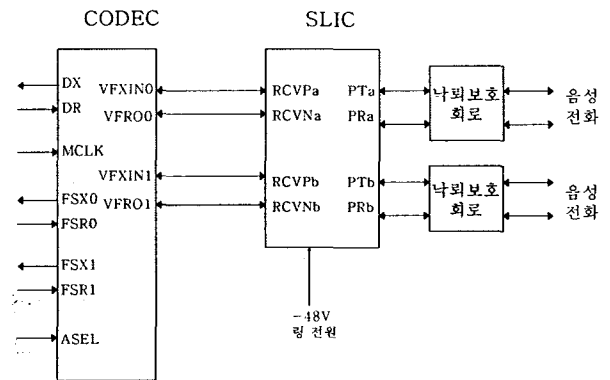


그림 4.15 CODEC 및 SLIC 회로

CODEC 및 SLIC은 루슨트사의 T8503과 L8576 디바이스로서 각각, 음성전화 2회선을 동시에 지원한다. CODEC은 FPGA와 TX에 해당하는 DX, RX에 해당하는 DR 핀을 통하여 MCLK(Master Clock)에 준하여 PCM 음성데이터를 송수신하며, 그 송수신 데이터의 동기신호는 FSX#와 FSR#을 통해 각 2회선에 대해 동기를 취한다. ASEL 단자는 A-Law 또는 U-Law를 선택하는 단자이며 국내 및 유럽은 A-Law를 사용한다. VFXIN#은 아날로그 음성 출력이며 VFRO#은 입력단자로 SLIC과 연결된다. SLIC은 CODEC간에 RCVPa/RCVNa와 RCVPb/RCVNa 단자를 통해 음성신호 2회선을 송수신하여 PTa/PRa와 PTb/PRb 단자를 통해 낙뢰 보호회로를 경유 가입자 아날로그 전화기와 연결된다. 또한

SLIC에는 전화벨 신호 발생용으로 -48V 전원이 연결되고, 가입자 아날로그 전화기의 핸드 셋을 들 때 Off hook 신호를 감지하는 NSTATEa 및 NSTATEb가 있으며, 그것을 SLIC은 FPGA로 바로 전달, 가입자 전화기의 사용유무를 판단한다. 또 착신 신호 벨이 DSLAM으로부터 FPGA를 통하여 전달되면 FPGA는 SLIC에 착신 벨을 넣으라는 신호를 넣는다. 이러한 벨 신호 및 각각의 음성전화 2회선을 선택하기 위한 B2a/B2b 단자가 있다.

라. SDSL 회로

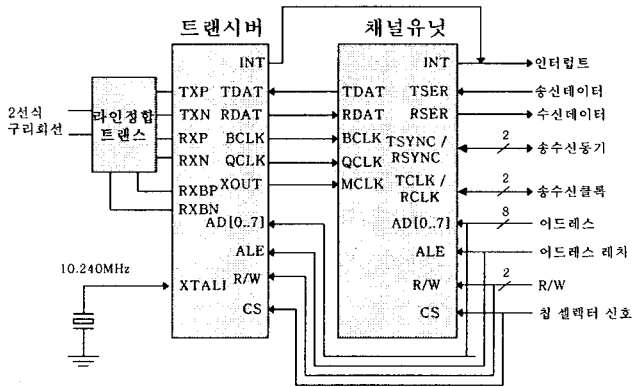


그림 4.16 SDSL 채널유닛과 트랜시버 회로

2.320Mbps급의 전송속도를 제공하는 SDSL 트랜시버와 채널유닛은 CONNEXANT사의 RS8973 과 RS8953을 사용하며 채널유닛은 36개의 TDM에 기초한 타임슬롯을 만들어 주는 디바이스이다. 송신은 FPGA로부터 받은 송신데이터와 (TSER) 함께 송신클럭(TCLK)과 송신동기신호(TSYNC)를 이용, TDAT 단자로 송신하며, 수신은 RDAT 단자로부터 수신된 신호에 대해 RSER와 수신 복구된 수신클럭(RCLK)과 수신동기신호(RSYNC)를 이용, FPGA로 보낸다. 이 트랜시버는

### 4.3 소프트웨어

소프트웨어 부분은 실시간 운영체제로서의 편리성 및 이식성을 고려, WindRiver사의 VxWorks 커널을 채택하였다. 커널 구입 시 번들로 제공되는 FTP 및 TELNET, SNMP 오브젝트들을 포함하였으며, 그 외의 나머지 부분이 실제로 개발과정상 프로그래밍이 필요한 부분들이다.

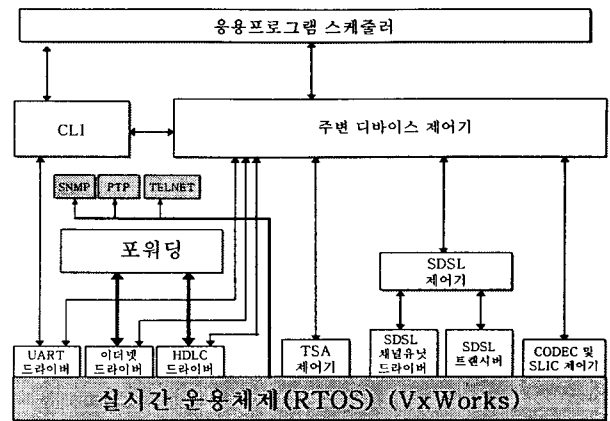


그림 4.17 소프트웨어 블록다이어그램

응용프로그램 스케줄러를 중심으로 그 하위에 단말기 제어 및 환경관리에 필요한 CLI (Command Line Interface)가 있고 MPC850에 실장 된 통신제어기, 즉 UART, 이더넷, HDLC, TSA가 있고, 메인보드에 실장 된 SDSL, CODEC, SLIC 디바이스들에 대한 드라이버들이 주변 디바이스 제어기와 연동되어 제어관리 된다.

아래 그림 4.19에 해당하는 포워딩 모듈은 SCC2 이더넷 포트와 SCC3 HDLC(rfc-1549)에 연결된 TSA간 데이터를 포워딩 시켜주는 모듈이며, 이것은 WindRiver사의 END(Enhanced Network Driver) 제작규칙 맞추어 프로그램 되었다. SCC2의 이더넷 포트에서 이더넷 프레임이 수신되면 포워딩 모듈은 그 프레임을 수신하여 HDLC로 캡슐화 시킨 다음 HDLC(rfc-1549)로 동작하는 SCC3을 이용, 송신시킴, 이때 MUX에 의해 그 신호들은 다시 TSA로 보낸다. 이 모든 과정이 WindRiver의 커널에서 제공하는 가상 MUX에 프로토콜 드라이버를 새로이 프로그래밍 한 후, BIND라는 과정을 거친다음 사용한다.

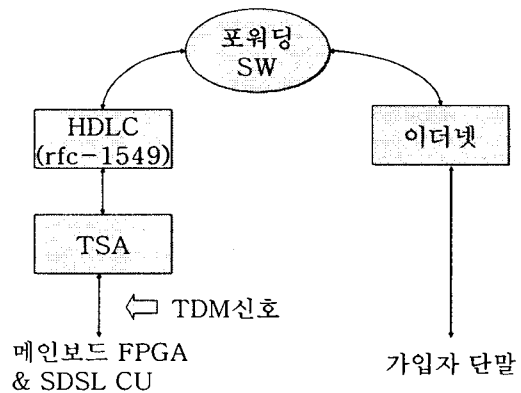


그림 4.19 Network\_task()의 동작

#### 4.4 통신 인터페이스

본 단말기 설계에서는 그림4.21과 같이 내외부적으로 연결 및 설정되어 동작한다.

위의 그림4.21은 SCC3은 MUX를 통하여 TSA와 연결되었고, 이렇게 함으로써 SCC3은 rfc-1549에서 지원하는 PPP like HDLC 프레임으로 설정, TSA의 TDM 처리기능을 통해 SDSL 전송로와 연결되게 된다. 또한 SCC2는 MUX를 통하지 않은 NMSI(Non Multiplexed Serial Interface) 방식으로 직접 CPU의 CPM 부분의 물리적 입출력 핀들과 연결 이더넷 고유의 제어기로서 동작을 하게 된다. SMC1은 RS-232 시리얼 인터페이스로 동작한다.

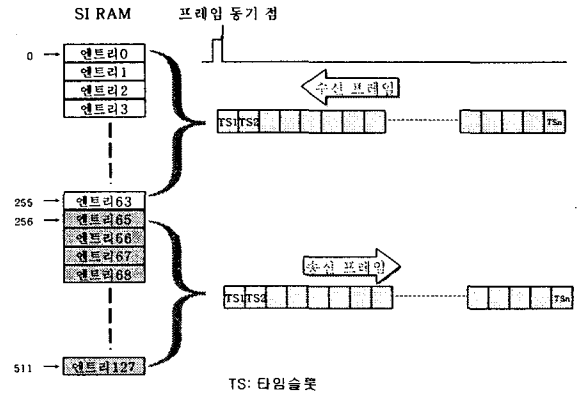


그림 4.25 SI RAM 엔트리들과 TDM 프레임 라우팅 관계

아래의 표4.6은 본 단말기 설계에서 SI RAM 엔트리를 프로그래밍의 예시이다.

#### 가. 이더넷 포트 SCC2 설정

이더넷 포트는 본 설계 단말기 사용자가 인터넷에 접속할 때 PC와 의 접속 인터페이스로서 사용된다

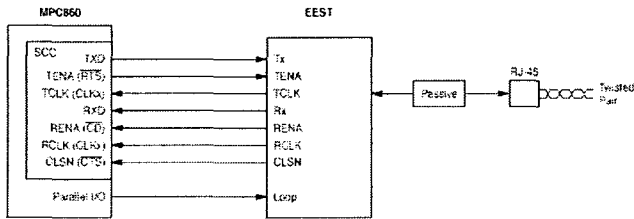


그림 4.22 이더넷 트랜시버 및 트랜스포머의 연결 예시

또 다른 용도는 단말기 개발과정 상에서의 디버깅 목적 및 FTP를 이용 단말기 응용 프로그램을 업그레이드 할 경우 사용된다. 이 포트는 MPC850의 SCC2를 할당한다.

#### 나. TSA 및 SCC3의 HDLC 설정

TSA는 HDLC로 설정된 SCC3와 논리적으로 연결되어 가입자의 인터넷 데이터를 TDM 프레임으로 외부 SDSL WAN 인터페이스로 송수신하는 부분이다. MPC850에서는 TSA부분에 대해 SI RAM을 아래 그림과 같이 프로그래밍 하여야 한다.

표 4.6 SI RAM 엔트리 프로그래밍 예시

위치	의미	엔트리			비고
		0	1	2	
0	LOOP	0b	0b	0b	루프 백 모드
1	SWT R	0b	0b	0b	송수신 핀 절체
2,3,4,5	SSEL 4	x	x	x	
	SSEL 3	x	x	x	
	SSEL 2	x	x	x	
	SSEL 1	x	x	x	
6	-	0	0	0	
7,8,9	CSEL	000b	011b	011b	SCC번호선택
10,11	CNT	101b	1111	1101	해당 엔트리의 크기 (n-1)
14	BYT	1	1	1	바이트 크기면 '1'
15	LST	0	0	1	마지막 엔트리면 '1'
16~	RSVD	0	0	0	



끝으로 SCC3는 rfc-1549의 HDLC 모드로 설정되어야 하며 그것은 TSA와 내부적으로 MUX를 통해 연결된다.

## 5. 결론

VoP 방식 중 VoIP가 음성과 데이터 융합처리 기술의 대세임은 틀림없다. 그러나 VoP로 가기 위해서는 귀중한 TDM 자원을 모두 희생시켜야하고 새로운 고가의 장비의 설치 운용이 필요한 실정이다. CLEC들과 ILEC들은 신규시설구축 비용과 기술표준화 진행에 따르는 망의 시설투자 시행착오에 대해 많은 고민을 하고 있으리라 판단된다. 또한 2002년 4월 현재 전 세계적으로 VoP 방식에 의한 상용서비스는 어느 곳에도 없는 현실이고 이러한 상황은 VoP와 현존 PSTN시설과의 융합이 그리 쉽지만은 않고 앞으로도 손쉽게 해결되지는 않으리라고 생각된다.

본 논문에서는 DSLAM과 가입자간 망에 대해 TDM 방식에 의한 음성 및 데이터 융합전송방안을 소개함과 동시에 가입자 장치로 필요한 VoDSL 단말기를 설계하였다.

TDM에 기초한 PSTN 음성전화서비스는 인류의 가장 기초적인 통신수단이며 동시에 가장 간단하고 저렴한 비용으로 구축 활용할 수 있는 것으로 짧은 기간 내에는 없어지지 않을 것이라 예상된다. VoP를 이용하는 근본적인 목적은 통신회선의 활용률을 극대화시키는 것에 있다. 본 논문에서 제시하는 방안 및 설계단말기로서 얻을 수 있는 기대효과는 기존의 TDM방식의 음성위주의 회선교환 자원과 나날이 발전하는 데이터 패킷교환 자원간의 융합을 낮은 비용으로 손쉽게 구축 및 운용할 수 있는 것이다.

본 단말기 설계는 저가의 디바이스로 꾸미기 위해 ADSL과 케이블 모뎀용으로 자주 사용되는 MPC850 CPU를 채택하였으며, 좀더 저가형을 원한다면 요즘 유행하는 ARM 칩 시리즈를 고려해 볼만 한다. 물리적 공간의 협소함을 극복하기 위해 FPGA와 CPLD를 적극 사용하였다. 본 설계 단말기에 최대 30개까지의 POTS 인터페이스가 붙을 수 있는 바 그에 따르는 CODEC, SLIC 및 낙뢰보호회로를 감안하면 결코 물리적인 공간이 넉넉한 것은 아니다. 현재 단말기의 WAN 인터페이스로서 SDSL의 2.3Mbps 속도를 이용하지만 최근에 사용되기 시작한 G.SHDSL 기술을 DSLAM과 본 단말에 이용한다면 좀더 나은 WAN측 속도를 얻을 수 있을 것이다.

## 참 고 문 헌

[1] Walter Goralski "ADSL and DSL Technologies" McGraw-Hill 1998  
 [2] MOTOROLA "MPC850 User's Manual, Integrated Communications Microprocessor" MOTOROLA 1998  
 [3] VoIPnet2001 "VoIPnet 네트워크 솔루션 세미나" 한국네트워크연구조합 2001

[4] 민재홍, 조평동 "VoIP 기술동향" [http://www.broadlink.co.kr/lecture/voip\\_tech.htm](http://www.broadlink.co.kr/lecture/voip_tech.htm) 2002  
 [5] 김지영 "ATM Forum VMOA 표준화동향" 한국통신 기술협력팀 2002  
 [6] CONEXANT "RS8953B HDSLChannel Unit" CONEXANT 2001  
 [7] CONEXANT "RS8973B Single-Chip SDSL/HDSL Transceiver" CONEXANT 2001  
 [8] CONEXANT "CN8478 Multichannel Synchronous Communication Controller(MUSYCC)" CONEXANT 2001  
 [9] Lucent "T8502 and T8503 Dual PCM Codecs with Filters" Lucent Jul. 1998  
 [10] Lucent "L8560 Low-Power SLIC with Ringing" Lucent May 1999  
 [11] XILINX "An Introduction to Xilinx Products" XILINX Feb. 1999  
 [12] W. Richard Stevens "TCP/IP Illustrated Volume 1" 11th printing Addison-Wesley 1998  
 [13] W. Richard Stevens "CP/IP Illustrated Volume 2" 1st printing Addison-Wesley 1995  
 [14] Telcordia Technologies "GR-303 Integrated Access Platforms" <http://www.telcordia.com/resources/genericeq/gr303/index.html> 2002  
 [15] HUGHES "Protocol Stack GR-303" [http://www.hssworld.com/protocolstacks/access/access\\_stacks.htm](http://www.hssworld.com/protocolstacks/access/access_stacks.htm) 2002  
 [16] HUGHES "Protocol Stack V5.2" [http://www.hssworld.com/protocolstacks/access/access\\_stacks.htm](http://www.hssworld.com/protocolstacks/access/access_stacks.htm) 2002  
 [17] W. Simpson, Ed. "rfc-1549 PPP in HDLC Framing" IETF 1993  
 [18] Stuart Lipoff "Cable Modem Termination System-Network Side Interface Specification" DCN#: SP-CMTS-NSII01-9602702 MCNS Holdings,L.P. 1996  
 [19] WindRiver "Tornado User's Guide (Windows Version) 2.0" Part#: DOC-12612-8D-01 WindRiver 1999  
 [20] WindRiver "WindView User's Guide 2.0.1" Part#: DOC-12393-ZD-02 WindRiver 1999  
 [21] WindRiver "VxWorks Programmer's Guide 5.4" Part#: DOC-12629-ZD-01 WindRiver 1999  
 [22] WindRiver "Tornado API Programmer's Guide 2.0" Part#: DOC-12859-ZD-00 WindRiver 1999  
 [23] WindRiver "VxWorks Network Programmer's Guide 5.4" Part#: DOC-12779-ZD-01 WindRiver 1999