

우수한 전기적 특성을 갖는 p+ 다이버터를 갖는 LTEIGBT의 제작에 관한 연구

Study on Fabrication of The Lateral Trench Electrode IGBT with a p+ Diverter having Excellent Electrical Characteristics

김대원, 박전웅, 김대중, 오대석, 강이구, 성만영

(Dae Won Kim, Jun woong Park, Dae Jong Kim, Dae Suk Oh, Ey Goo Kang, Man Young Sung)

Abstract

A new lateral trench electrode IGBT with p+ diverter was proposed to suppress latch-up of LTIGBT. The p+ diverter was placed between the anode and cathode electrode. The latch-up of LTEIGBT with a p+ diverter was effectively suppressed to sustain an anode voltage of 8.7V and a current density of 1453A/cm² while in the conventional LTIGBT, latch-up occurred at an anode current density of 540A/cm². And the forward blocking voltage of the proposed LTEIGBT with a p+ diverter was about 140V. That of the conventional LTIGBT of the same size was no more than 105V. When the gate voltage is applied 12V, the forward conduction currents of the proposed LTEIGBT with a p+ diverter and the conventional IGBT are 90mA and 70mA, respectively, at the same breakdown voltage of 150V.

Key Words : Trench electrode, P+ diverter, Latch-up, Forward blocking voltage

1. 서 론¹⁾

인텔리전트 파워 IC에 있어서 이상적인 특성에 접근된 소자로 1993년에 개발된 IGBT는 높은 전류 밀도, 낮은 순방향 전압 강하의 우수한 순방향 전도 특성을 갖는 바이폴라 구조와 입력임피던스가 높고, 스위칭 특성이 탁월한 MOS 구조를 결합한 3단자 전력용 소자이다[1-2].

이러한 IGBT 소자의 단점으로는 게이트 전압 조절을 불가능하게 만들고 있는 래치업 현상과 항복내압을 유지하기 위한 소자의 대형화 등을 이

야기할 수 있다. 래칭 전류밀도를 증가시키기 위해 많은 구조의 제안을 하였는데, 그 중에 하나로서 소자 내부에 p+ 캐소드 영역을 설정하여 애노드에서 주입되어 래치업 현상에 기여를 하는 홀 전류의 흐름을 우회시키는 방법이 보고되었었다. 그러나 이러한 p+ 다이버터의 추가는 항복내압을 감소시키는데 결정적인 역할을 하고 있어 수평형 소자에서는 그 효율성을 인정받지 못하고 있다

따라서 본 논문에서는 위와 같은 단점을 보완하기 위해서 모든 전극을 트렌치 형으로 대체함과 동시에 애노드 영역과 캐소드 영역에 p+ 다이버터를 추가한 수평형 트렌치 전극형 IGBT(LTEIGBT : Lateral Trench Electrode IGBT)를 제안하여, 소자를 제작하였다. 제작한 후 소자의 효율성을 검증하기 위해 전기적인 특성을 분석하였다.

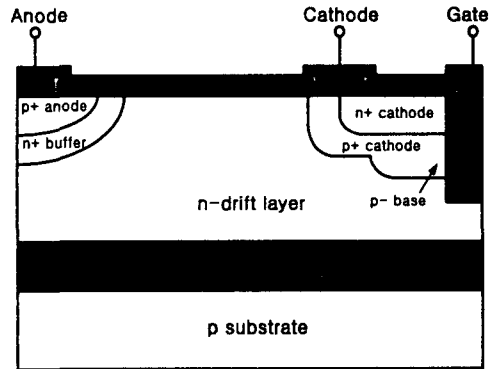
고려대학교 전기공학과
(서울시 안암동 5-1,
Fax : 02-921-0544
E-mail : semicad@korea.ac.kr)

2. 소자의 구조 및 동작

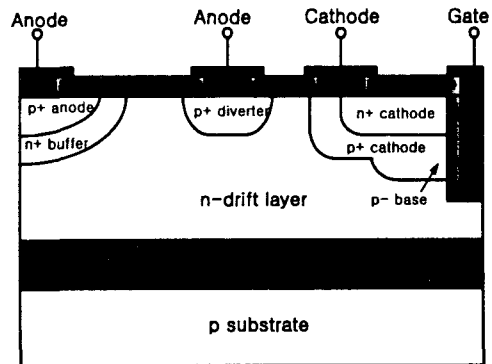
그림 1(a)는 앞 절에서 이미 설명하였던 기존의 LTIGBT 구조의 단면이다. 이 구조에서 MOS 게이트 전극은 트렌치 구조로 형성되어, 채널을 수직방향으로 형성하게 된다. On 상태에서 수직 채널의 공핍층 영역은 n+ 캐소드 영역 밑의 p- 베이스 영역을 지나는 정공의 수를 효과적으로 감소시키며, 많은 수의 정공들이 p+ 캐소드를 통해 빠져나가 래치업 특성향상의 효과를 얻을 수 있다. 또한 종래의 VIGBT에서는 구조내에 p+ 다이버터 영역을 삽입시켜 p-베이스 영역으로 흐르는 정공 전류 성분을 감소시켜 래치업 특성향상을 얻고 있다.

그림 1(b)와 같이 p+ 다이버터를 포함한 LTIGBT 구조에서 정공은 p+ 캐소드 영역과 n-드리프트 영역에서의 역방향 바이어스 접합을 통해서 포획될 뿐만 아니라, p+ 다이버터 영역과 n-드리프트 영역에서의 접합을 통해서도 포획되게 된다. 다이버터 영역도 애노드에 연결되어 있으므로 결과적으로 다이버터 영역을 통한 전류도 총 애노드 전류의 한 부분을 차지하게 된다. 결과적으로 p-베이스 영역을 통과하는 정공의 수를 효과적으로 감소시켜 래치업 특성을 향상시킬 수 있리라 예상된다. 그러나 이와 같은 구조는 순방향 저지영역에서 동작 시, p+ 다이버터로 전계가 집중되어 캐리어의 이온화를 가속시키는 현상을 발생시켜 항복전압을 크게 낮추게 되는 역효과가 있기 때문에 LIGBT 구조에서는 큰 효과를 보지 못하고 있다. 이러한 단점을 극복하기 위해서 그림 1(c)는 LTEIGBT와 같이 게이트 전극뿐만 아니라 애노드, 캐소드 전극이 모두 트렌치 구조로 구성되어 있으며, 이 구조에서는 앞서 설명한 바와 같이 트렌치 구조의 전극으로 기존의 구조에서 공핍층에 집중되던 소자 내부의 전계가 트렌치 산화막에 집중되게 된다. 그러므로 래치업 특성 향상을 위해 p+ 다이버터 영역을 포함하더라도 항복전압이 크게 낮아지지 않아서 높은 저지전압을 유지할 수 있다. 또 이 구조에서 전극이 트렌치 구조로 되어있기 때문에 LTEIGBT 소자처럼 소자의 소형화가 가능하게 된다. 이것은 n+ 캐소드, p+ 애노드 접합과 p+ 다이버터 영역을 형성하는데 트렌치-산화막이 효과적인 마스크 역할을 하기 때문이다. 이 p+ 다이버터를 포함한 LTEIGBT 소자는 p+ 다이버터로 인한 래치업 특성 향상과 트렌치 산화막으로 인

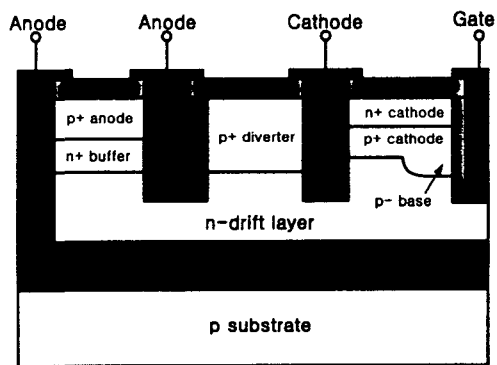
한 항복전압 특성 향상을 동시에 얻을 수 있는 매우 효과적인 구조라고 판단된다.



(a)



(b)



(c)

그림 1. 기존의 범용 소자들과 제안된 p+ 다이버터 구조의 LTEIGBT의 단면도 (a) 기존의 범용 LTIGBT (b) p+ 다이버터 구조의 LTIGBT (c) 제안된 p+ 다이버터 구조의 LTEIGBT

Fig. 1. The cross sections of the conventional LTIGBT, LTIGBT with p+ diverter and the proposed LTEIGBT with p+ diverter (a) The conventional LTIGBT (b) The conventional LTIGBT with p+ diverter (c) The proposed LTEIGBT with p+ diverter

3. 소자 시뮬레이션

그림 2에서 보여주고 있는 것은 순방향 전도 영역에서 각 소자들의 I-V 특성을 보여주고 있다. 기존의 LTIGBT인 경우, 1.25V의 애노드 전압과 $117 A/cm^2$ 의 전류밀도에서 래치 업이 발생하였으며, 기존의 LTIGBT에 p+ 다이버터를 추가한 p+ 다이버터를 갖는 LTIGBT와 같은 경우에는 비슷한 전류밀도에서 래치 업이 발생하였으나, 래치 업 전압은 3V로 조금 증가하였다. 래치 업을 일으키는 p 베이스 영역으로 주입되는 홀 전류가 감소하고, 반면에 p+ 다이버터 영역으로 주입되는 홀들이 증가하여 래칭 전류밀도도 증가할 것으로 예상되었다. 그러나 애노드 전압이 점진적으로 증가하면서, 이러한 p 베이스 영역을 지나는 홀 전류를 다이버터 영역으로 끌어들이는 것이 아니라 p+ 캐소드 영역으로 주입되는 홀들이 나누어서 주입되었기 때문에 래칭 전류밀도를 향상시키지 못할 것으로 판단된다. 그러나 본 논문에서 제안된 구조인 p+ 다이버터를 갖는 LTEIGBT와 같은 구조는 애노드 전압 9V에서 전류밀도 $1460.2 A/cm^2$ 의 높은 전류밀도에서 래치 업이 발생하였다. 이러한 높은 래칭 전류밀도 특성을 갖는 것은 LTEIGBT의 구조적인 특성 때문에 LTEIGBT의 전류밀도 특성을 그대로 가져오면서 오히려 캐소드 영역이 하나 더 추가된 구조를 갖게 되기 때문이다.

그림 3에서는 범용 LTIGBT, p+ 다이버터를 갖는 범용 LTIGBT 그리고 제안된 p+ 다이버터를 갖는 LTEIGBT의 순방향 저지 특성을 비교하고 있다. 그림에서 알 수 있듯이, 기존의 LTIGBT의 순방향 저지전압은 97.46V, p+ 다이버터를 가지는 범용 LTIGBT는 17.4V인데 비하여 제안된 구조는 약 140 V의 높은 순방향 저지전압을 나타내었다. 제안된 p+ 다이버터를 가지는 LTEIGBT의 순방향 저지전압이 기존 LTIGBT의 순방향 저지전압의 약 1.4배 향상되었음을 알 수 있으며, p+ 다이버터 영역을 포함한 범용 LTIGBT에 비해서는 8배 정도의 높은 항복전압을 가짐을 알 수 있다.

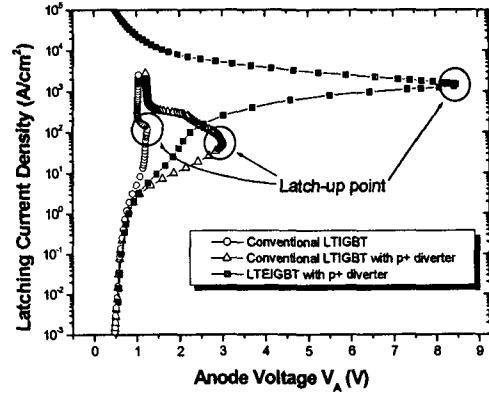


그림 2. 기존의 범용소자들과 제안된 p+ 다이버터 구조의 순방향 전도 특성

Fig. 2. The forward conduction characteristics of the conventional LTIGBT, LTIGBT with p+ diverter and the proposed LTEIGBT with p+ diverter

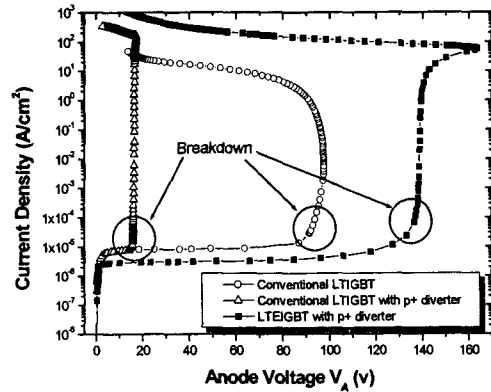


그림 3. 기존의 범용소자들과 제안된 p+ 다이버터 구조의 순방향 저지 특성

Fig. 3. The forward blocking characteristics of the conventional LTIGBT, LTIGBT with p+ diverter and the proposed LTEIGBT with p+ diverter

앞에서 확인한 바와 같이 p+ 다이버터를 갖는 LTEIGBT는 기존의 LTIGBT 구조에서보다 래치 업 특성에서 12.5배, 항복 특성에서 1.4배 향상된 특성을 보인다.

4. 소자의 제작 및 전기적 특성 분석

소형 LTEIGBT 소자를 제작하기 위해서 N형, (1,0,0) 방향을 가지며, 비저항 1-10 [Ω -cm]를 갖는 웨이퍼를 선택하였다. 제작 공정을 수행한 결과, 게이트 산화막의 두께는 1000Å이며, 드리프트층의 길이는 17 μ m이다. 그리고 n+ 캐소드 영역의 농도는 $1 \times 10^{20} \text{cm}^{-3}$ 이며 접합깊이는 0.21 μ m이다. p+ 애노드 영역의 농도는 $1 \times 10^{20} \text{cm}^{-3}$ 이며, 접합깊이는 1 μ m을 갖는다. 또한 채널 형성을 위한 p 베이스 영역의 농도는 $1 \times 10^{16} \text{cm}^{-3}$ 이다. 그리고 p+ 다이버터 영역의 농도는 $1 \times 10^{18} \text{cm}^{-3}$ 이며, 접합깊이는 1 μ m이다. 제안된 소자들의 제작을 위해 본 연구에서는 총 7장의 마스크를 설계하여 제작하였다.

그림 4는 제작된 p+ 다이버터 구조의 LTEIGBT의 최종 평면도를 보여주고 있다. 그림 5는 제안된 p+ 다이버터 구조의 LTEIGBT와 기존의 범용 LIGBT의 I-V 특성을 비교하고 있는 것으로서 두 소자 모두 150V의 항복 내압을 갖는 소자이다. 이러한 조건하에서 제안된 소자가 최대전류에서 약 20mA 정도가 더 높은 전류 특성을 보여주고 있으며, 동시에 항복내압은 같지만 소자의 크기는 제안된 소자가 기존의 소자에 비해 1/5에 불과하다는 것을 감안한다면 같은 크기에서는 더 높은 전류가 나올 것으로 예상된다.

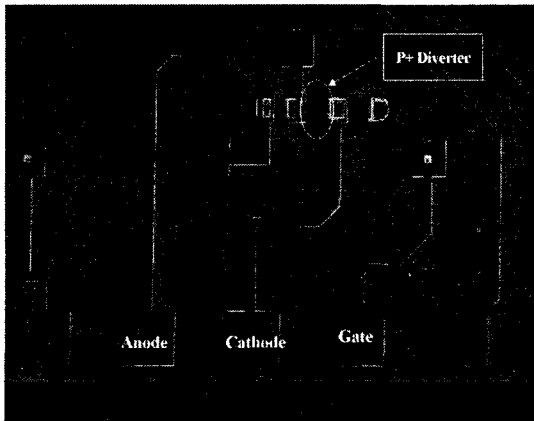


그림 4. 제작된 p+ 다이버터 구조의 LTEIGBT 소자(FE-SEM)

Fig. 4. The fabricated LTEIGBT with p+ diverter (FE-SEM)

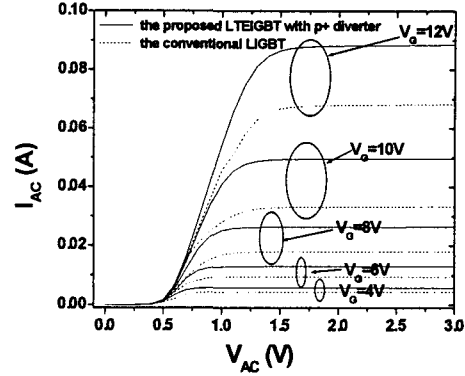


그림 5. 제작된 p+ 다이버터 구조의 LTEIGBT 소자와 범용 LIGBT 소자의 I-V 특성 비교
Fig. 5. The comparison of I-V characteristics of the proposed LTEIGBT with p+ diverter and conventional LIGBT (BV=150V)

5. 결론

본 논문에서는 LIGBT 소자의 래칭 특성 향상과, 순방향 항복특성 개선을 위해 p+ 다이버터 구조의 LTEIGBT 소자를 제안하였으며, 동시에 제작하여 그 전기적인 특성을 분석하였다. p+ 다이버터 영역을 설정함에도 불구하고 항복전압을 개선시켰으며, 높은 래칭 전류밀도를 얻을 수가 있었다. 또한 소자 제작에 있어서 소형화를 구현하기 위하여 모든 전극을 트렌치 형으로 대체하여 드리프트층의 횡방향 길이를 많이 줄여 소형화의 가능성을 제시하였다. 다가올 스마트 파워 IC 제작에 있어서 충분히 활용가능 할 것으로 판단된다.

감사의 글

본 논문은 과학기술부(2000-J-EH-01-B02)와 과학재단의 특정기초과제연구(1999-2-302-017-5)의 지원에 의해 수행된 일부임.

참고 문헌

- [1] Baligar, B. J., "Power Semiconductor Devices", PWS, p. 452, 1996
- [2] T. P. Chow, "A reverse-channel, high voltage lateral IGBT", in Proc. ISPSD, pp. 57-61, 1994