CMOS 공정에 의한 SSIMT의 제작 및 특성

Fabrication and characteristics of SSIMT using a CMOS Process

송윤귀*, 임재환*, 정귀상**, 김남호***, 류지구*
(Youn-Gui Song*, Jae-Hwan Lim*, Gwiy-Sang Chung**, Nam-Ho Kim***, Ji-Goo Ryu*)

Abstract

A SSIMT(Suppressed Sidewall Injection Magnetotransistor) sensor with high linearity is presented in this thesis. The prototype is fabricated by using the Hynix 0.6㎛ P-substrate twin-well double poly three-metal CMOS Process. The fabricated SSIMT shows that variation of the collector current is extremely linear by varing the magnetic induction from -200mT to 200mT at I_B = 500㎂, V_{CE} = 2V and V_{SUB} = 5V. The relative sensitivity is up to 120%/T. At B = 0, magnetic offset is about 79mT, there relative sensitivity is 30.5%/T. The nonlinearity of the fabricated SSIMT is measured about 1.4%.

Key Words : SSIMT, Magnetotransistor, guard ring

1. 서 론

반도체를 이용한 자기센서는 반도체 내부의 galvanomagnetic 효과를 이용한 것으로 오래 전부터 연구가 진행되었고, 대표적인 소자로서는 홀 소자와 자기저항소자 등이 있다.[1]

상업적으로 가장 많이 사용되고 있는 홀 소자는 다른 소자에 비해서 구조가 간단하여 지금까지 많은 연구가 되어 왔지만, 온도특성이 나쁘고, 출력신호가 적으며 오프셋 전압의 변화가 큰 결점을 가지고 있다. 따라서 최근에는 홀 소자 외의 다른 메커니즘의 자기센서에 많은 관심을 가지고 있다. 그 중 특히, SSIMT(Suppressed Sidewall Injection Magnetotransistor)는 1987년 Lj, Ristic에 의해 제안된 것으로서 홀 소자에 비해서 높은 감도, 선형성 및 실리콘 집적회로 공정에 대한 호환성 때문에 신호처리를 포함한 소자의 집적화에 더욱 유리한 장점을 가지고 있다.

* 부경대학교 전자공학과
(부산광역시 남구 대연3동 599-1번지,
Fax: 051-620-6450
E-mail: neojack@mail1.pknu.ac.kr
** 동서대학교 정보시스템공학부
*** 부경대학교 제어계측공학과

본 연구에서는 이러한 점에 착안하여 CMOS공정에 의해 SSIMT를 설계하는데 있어, 공정상의 제한을 극복하고, 다른 부가적인 신호처리 회로와 같은 외부의 영향으로부터 소자를 차폐시킴으로서 외부 잡음을 제거함과 동시에 가상의 substrate가 되도록 소자의 바깥부분에 N-well을 파고 n^+ 확산을 통해서 guard ring을 만드는 구조를 제안하였다. 또한, 에미터 주위에 guard ring을 만들어 에미터에서 콜렉터로 즉, 칩표면을 통해서 직접적으로 흘러들어가는 캐리어의 흐름을 최소화하여 감도의 개선과 오프셋을 감소시키는 구조로 설계하였다. 제작된 SSIMT 소자의 전자기적 특성 및 온도 특성에 대하여 조사하였다.

2. SSIMT의 설계

일반적인 SSIMT(Suppressed Sidewall Injecton Magnetotransistor)는 횡형 자기트랜지스터(Lateral Magnetotransistor; LMT)의 보다 진화된 형태로서 에미터 양쪽에 있는 sidewall이 에미터에서 콜렉터로 직접적으로 흘러 들어가는 캐리어의 흐름을 최소화하고, 중성영역인 베이스 지역에 수평한 전기장을 만들어 캐리어의 수평이동을 억제함으로써

감도를 증가시키는 구조를 가지고 있다.[2-4]

본 연구에서는 소자의 오프셋을 줄이는 방법으로 sidewall이 에미터를 둘러쌓는 guard ring 구조를 제안하였다. 또한, 보다 높은 감도를 얻기 위한 NPN형의 SSIMT를 만들기 위해서는 공정상의 제한이 따르기 때문에 소자의 바깥부분에 N-well을 파고 n^+확산을 통해서 substrate를 만들었으며, 이는 소자를 외부와 차단시키는 역할도 하게된다. 그림 1은 본 연구에서 설계 및 제작된 SSIMT의 구조를 보이고 있으며, 그림 2는 SSIMT의 등가회로를 나타내고 있다.

소자는 공통인 에미터를 중심으로 완전 대칭으로 구성하여 오프셋을 최소화하였다. 제작된 SSIMT는 NPN형 TR의 형태를 가진다. I_{C1}, I_{C2}, I_{sub}은 각각 콜렉터의 전류값을 나타내게 된다.

SSIMT와 같은 전류출력형 자기트랜지스터의 감도는 식 (1)과 같이 전류의 변화를 그 전류의 총계나 인가된 전기장에서 규격화된 값으로 표시하게 되는데 이것을 비감도라 한다.[5]

$$S_r = \frac{|I_{C1} - I_{C2}|}{I_{C10} + I_{C20}} \frac{100}{B} \quad (\%/T) \qquad (1)$$

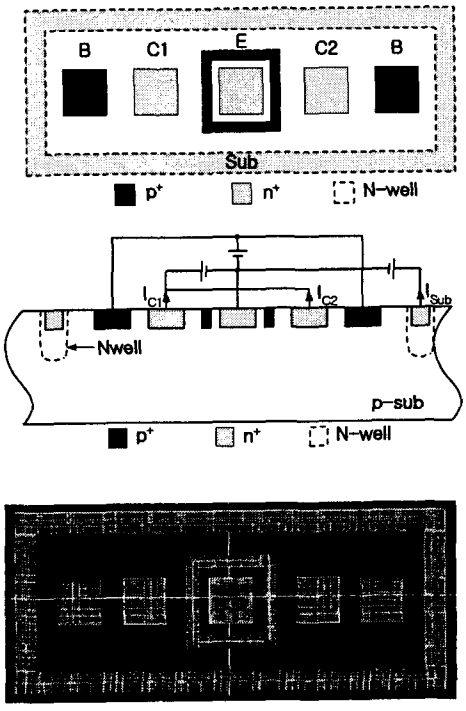


그림 1. 설계 및 제작된 SSIMT의 구조.
Fig. 1. Design and fabricated SSIMT structure.

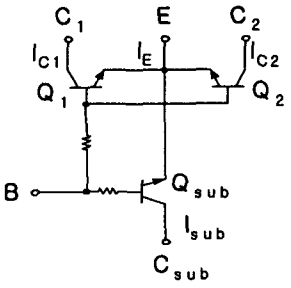


그림 2. SSIMT의 등가회로.
Fig. 2. Equivalent circuit of SSIMT.

3. 실험 결과

3.1 SSIMT의 전기적 특성

제작된 SSIMT의 전기적 특성 측정은 곧 트랜지스터의 전기적 특성을 조사하는 것과 같다. 그림 3은 V_{CE}의 변화에 대한 SSIMT의 출력인 I_C의 변화를 나타내고 있다. 이 그래프는 트랜지스터의 특성에서 에미터 공통 회로의 콜렉터 특성과 같은 성향으로 제어전류인 I_B의 증가와 V_{CE}의 증가에 따라서 증가하고 있음을 알 수 있다.

그림 4는 I_B의 증가에 따른 콜렉터의 출력으로 제어전류인 I_B의 증가에 따라서 선형적으로 증가하고 있음을 보여주고 있다. 그림 5는 I_B의 증가에 대한 substrate에 흐르는 전류의 양으로 선형적으로 증가하며, SSIMT에서 소비되는 대부분의 전류가 substrate에서 소비되고 있음을 확인할 수 있다.

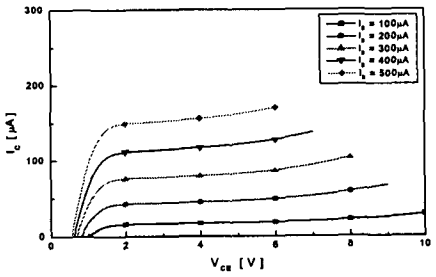


그림 3. I_C - V_{CE} 특성.
Fig. 3. I_C - V_{CE} characteristic.

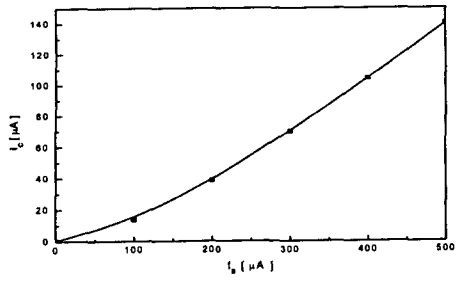


그림 4. I_C - I_B 특성.
Fig. 4. I_C - I_B characteristic.

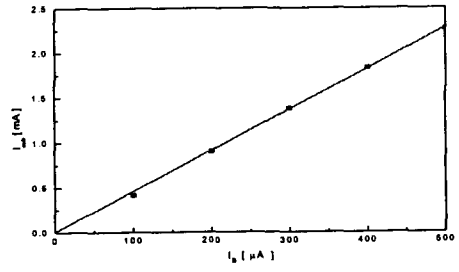


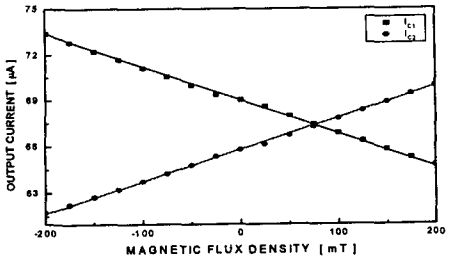
그림 5. I_{sub} - I_B 특성.
Fig. 5. I_{sub} - I_B characteristic.

3.2 SSIMT의 자기적 특성

제작된 SSIMT의 자기적 특성 실험은 정전류원으로 구동되는 철심용량의 전자석을 이용하여 자속의 변화에 대한 콜렉터의 출력을 조사하였다.

그림 6은 ±200mT 범위의 자속 변화에 대한 콜렉터 전류 특성을 나타내고 있다. 자속의 증가에 대하여 I_{C1}은 감소하는 반면에 I_{C2}는 증가하게 된다. 두 콜렉터 전류의 차인 ΔI_C가 SSIMT의 최종 출력으로서 자속의 증감에 대하여 선형적으로 증감하고 있음을 알 수 있다. 측정 결과, B = 79mT인 부분에서 I_{C1} = I_{C2}인 부분이 나타나는데, 이는 SSIMT에 자속을 인가하지 않은 상태에서 생성된 I_{C1}과 I_{C2}의 전류차인 오프셋 전류를 자기 환산 오프셋으로 나타냈을 때 약 79mT에 있다고 말할 수 있다. 이때의 비감도는 약 30.5%로 나타났다.

제작된 SSIMT의 출력을 100배 증폭하여 측정한 결과 소자의 비선형도는 약 1.4%로 나타났다.



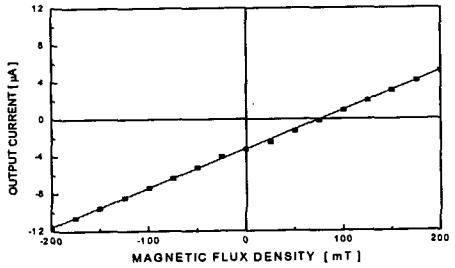


그림 6. 자기장의 변화에 따른 콜렉터 전류.
Fig. 6. Collector current according to the magnetic induction.

3.3 SSIMT의 온도 특성

그림 7은 온도 변화에 따른 콜렉터 전류의 변화를 나타내고 있다. 온도의 증가에 따라서 콜렉터의 전류가 선형적으로 증가하고 있음을 알 수 있다. 이는 온도의 증가에 의해 반도체 내의 저항이 감소하기 때문으로 생각된다. 그림 8은 온도 변화에 따른 비감도의 변화로 온도의 증가에 따라서 비감도는 상대적으로 감소하게 된다. 이는 온도의 증가에 따라 콜렉터의 출력이 증가하지만 자속을 인가하지 않은 상태의 I_C 값이 증가하기 때문이다.

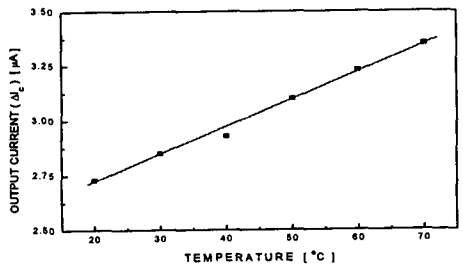


그림 7. 온도에 대한 콜렉터 전류.
Fig. 7. Collector current depend on temperature.

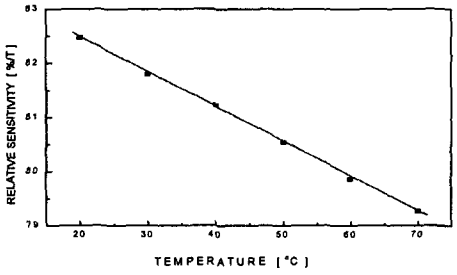


그림 8. 온도에 대한 비감도.

Fig. 8. Relative sensitivity depend on temperature.

3.4 SSIMT의 오프셋 특성

SSIMT의 오프셋에 관련한 실험은 베이스 전류의 증가에 따른 오프셋 전류 I_{ERR}의 변화와 온도의 변화에 따른 오프셋 전류의 변화를 관측하는 두 가지 실험을 하였다. 베이스 전류 변화에 따른 실험에서 온도의 변화는 오프셋 전류에 영향을 주기 때문에 일정한 온도를 유지한 상태에서 실험하였다. 그림 9와 같이 일정한 온도에서 베이스 전류의 증가에 따라 오프셋 전류는 선형적으로 증가하고, 온도의 증가에 따라서 오프셋 전류가 선형적으로 증가하고 있음을 확인할 수 있다.

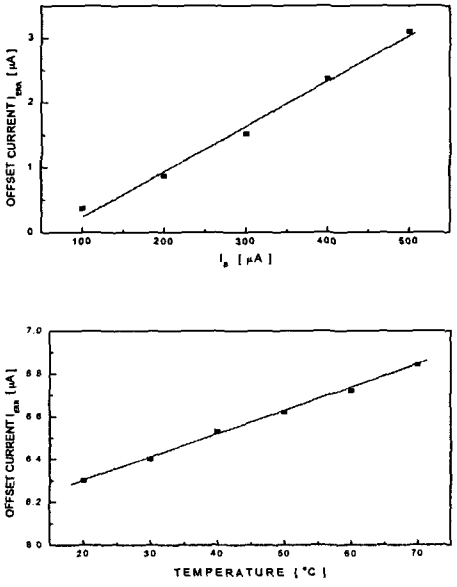


그림 9. 오프셋 전류 특성.

Fig. 9. Offset current characteristic.

4. 결 론

본 연구에서는 CMOS 공정에 의해 공정상의 제한을 극복할 수 있는 구조의 SSIMT센서를 설계 및 제작하여 그 특성을 조사하였다.

제작된 SSIMT는 ±200mT의 자속 변화에 대해 선형적으로 증감하며, 120%/T 이상의 비감도를 나타내었다. 자기 환산 오프셋은 약 79mT로, 이때의 비감도는 약 30.5%/T로 나타났다. 온도의 증가에 따라서 콜렉터 전류와 오프셋 전류는 증가하였으며, 비감도는 감소하였다. 제어 전류 I_B가 증가할 때 오프셋 전류는 증가하고, 비감도는 감소였다. 제작된 SSIMT의 비선형도는 약 1.4%로 나타났다.

감사의 글

본 연구는 반도체설계교육센터(IDEC)의 지원으로 수행되었습니다.

참고 문헌

[1] W. Gopel, J. Hesse, and J. N. Zemel, "Sensors", Vol. 5, p. 45, 1989.

[2] L. Ristics, H. Baltes, T. Smy, and I. Filanovsky, "Suppressed sidewall injection Magnetotransistor with Focused Emitter Injection and Carrier Doubledeflection", IEEE Electron device Lett., p. 395, 1987.

[3] S. M. Sze, "Semiconductor Sensors", Wiley-Interscience, p. 249-252, 1994.

[4] Lj. Ristic, T. Smy, and H. P. Baltes, "A lateral Magnetotransistor Structure with Linear Response to the Magnetic field", IEEE Trans. on Electron. Dev., Vol. ED-36, p. 1076, 1989.

[5] Lj. Ristic, T. Smy, and H. P. Baltes, "A Magnetotransistor Structure with Offset Elimination", Sensors and Materials, Vol. 1, No. 2, p. 87, 1988.