

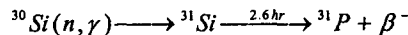
중성자 조사에 의해 생성된 점결함 연구

A study on point defects induced with neutron irradiation in silicon wafer

김진현, 류근걸
(Jin hyun Kim, kun kul Ryoo)

Abstract

The conventional floating zone(FZ) crystal and Czochralski(CZ) silicon crystal have resistivity variations longitudinally as well as radially. The resistivity variations of the conventional FZ and CZ crystal are not conformed to requirement of dopant distribution for power devices and thyristors. These resistivity variations in conventional crystals limits the reverse breakdown voltage that could be achieved and forced designers of high power diodes and thyristors to compromise the desired current-voltage characteristics. So to produce high power diodes and thyristors, Neutron Transmutation Doping(NTD) technique is the one method just because NTD silicon provides very homogeneous distribution of doping concentration. This procedure involves the nuclear transmutation of silicon to phosphorus by bombardment of neutron to the crystal according to the reaction



The radioactive isotope ^{31}Si is formed by ^{30}Si capturing a neutron, which then decays into the stable ^{31}P isotope (i.e., the donor atom), whose distribution is not dependent on the crystal growth parameters. In this research, neutron was irradiated on FZ silicon wafers which had high resistivity(1000~2000 Ωcm), for 26 and 8.3hours for samples of HTS-1 and HTS-2, and 13, 3.2, 2.0 hours for samples of IP-1, IP-2 and IP-3, respectively, to compare resistivity changes due to time differences. The designed resistivities were approached, which were 2.1 Ωcm for HTS-1, 7.21 Ωcm for HTS-2, 1.79 Ωcm for IP-1, 6.83 Ωcm for IP-2, 9.23 Ωcm for IP-3, respectively. Point defects were investigated with Deep Level Transient Spectroscopy(DLTS). Four different defects were observed at 80K, 125K, 230K, and above 300K.

Key Words : Neutron, Transmutation, Doping, Annealing, DLTS,

1. 서 론

산업이 발전함에 따라 실리콘 웨이퍼의 수요가 대구경화 고직접화 되고 있다. 특히 공급되는 실리콘 웨이퍼의 대부분이 CZ(Czochralski)법에 의해

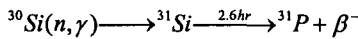
서 공급되고 있다. 특히 CZ법으로 제조된 실리콘 웨이퍼는 웨이퍼 내의 산소 함유량이 10ppm 내외가 되어 장점과 단점을 갖고 있다. 그러나 이들 실리콘 웨이퍼들의 경우 결정성장시 액체와 고체의 계면반응에 따라 저항 분포 균일도가 낮기 때문에 대전력 소자(High Power Diodes)등의 Discrete Device 제조 시에 요구되는 저항 분포 균일도를 만족하지 못하고 있다. 따라서 제조에 요

순천향대학교 신소재공학과
충남아산시 신창면 읍내리 646
Fax : 041-530-1494
E-mail : qkfkawlsus@empal.com

구되는 균일한 저항 분포를 만족하는 실리콘 웨이퍼 생산을 위해서는 NTD 방법이 유일한 방법임이 잘 알려진 사실이다.

NTD란 실리콘 웨이퍼에 열중성자를 조사하여 실리콘 동위원소인 ^{30}Si 를 ^{31}P 로 변환시켜 균일한 저항 분포를 얻을 수 있는 반도체 재료의 제조 방법을 말한다. 일반적인 실리콘 웨이퍼의 Dopant 농도 분포는 거시적으로는 10~25% 정도의 차이를 보이고, 미시적으로는 50% 이상의 다양한 분포를 갖고 있는 것으로 보고되어진다.[1] 이같이 불균일한 Dopant 농도를 제거하기 위하여 그림 1과 같이 FZ법으로 제조된 실리콘 웨이퍼에 중성자를 조사하여 균일한 저항을 확보하여 보완 될 수 있다.[2]

보통 반도체 재료들에서의 전기적 Carrier들 (Electrons and Holes)은 주기율표 상에서 실리콘 원자에 인접한 그룹들의 원자들이 실리콘 재료 내에서 불순물로 존재함으로써 생성된다. NTD 법에서는 실리콘 웨이퍼의 경우 중성자를 조사함으로써 핵변환 반응을 통해 인을 생성시켜 n-type 실리콘을 제조할 수 있으며, 그 핵변환 반응식은 다음과 같다.[3]



본 연구에서는 DLTS를 이용하여 중성자 조사에 따른 실리콘 웨이퍼에 생성되는 점결합의 종류 및 양을 관찰하였다. 또한 미세 저항 분포를 확인할 수 있는 SRP(Spreading Resistance Probe) 측정을 통해 중성자 조사후의 저항 분포를 확인하였다.

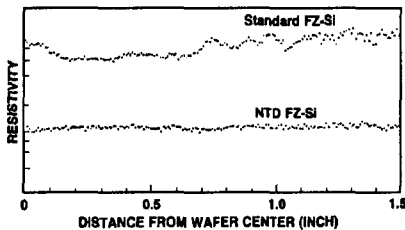


Fig. 1. Comparison of NTD dopant uniformity with standard one

2. 실험 방법

본 연구를 위해 저항값이 1000~2000Ωcm인 고저항 FZ 웨이퍼(n-type, (100))를 준비하고, HANARO원자로의 HTS 조사공과 IP 조사공에서 중성자를 조사하기 위해 99.99%의 순도를 가지는 Al Rod를 구매하여 그림 2와 같이 Sample Container를 제작하였다.

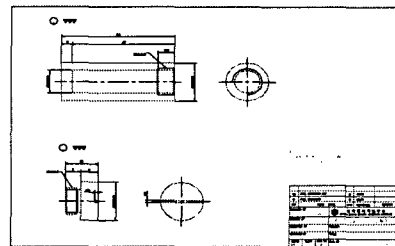


Fig. 2. Schematic of Al specimen container

이 Container에 웨이퍼를 넣기 위해 직사각형 형태로 Clean Room에서 Wafer를 절단하였으며, 이 절단된 웨이퍼를 후드에서 Sample Container에 넣고 그림 3에서 볼 수 있는 것과 같이 또 다른 2개의 Al Container에 넣고 용접하여 완전 밀봉하였다. 준비된 시편은 하나로 원자로 HTS 조사공과 IP 조사공에서 조사하기 위하여 식(I)과 식(II)를 이용하여 각 시편의 조사 시간을 계산하였다. 이 계산값을 기준으로 하여 HTS 조사공 시편은 26시간 8.3시간 중성자를 조사하였고, IP 조사공에서 13시간 3.2시간 그리고 2.0시간 중성자를 조사하였다. 앞으로 편의상 HTS 조사공에서 26시간 조사된 시편을 HTS-1, 8.3시간 조사된 시편을 HTS-2로 지칭하고, IP 조사공에서 13시간 조사된 시편을 IP-1, 3.2시간 조사된 시편을 IP-2, 2.0시간 조사된 시편을 IP-3로 지칭하겠다.

$$\text{resistivity}(\Omega \text{ cm}) = \frac{100}{C (\text{ppba})} = \frac{5.1 \times 10^{15}}{C (\text{atoms/cm}^2)} \quad (\text{I})$$

$$C_{NT} = \Phi t \sigma n(^{30}\text{Si}) \text{ -----} (\text{II})$$

where Φ : the thermal neutron flux (n/cm²/s),

t : the irradiation time (s),

σ : the cross section for

$$^{30}\text{Si} (n, \gamma) \approx 0.11 \times 10^{-24} \text{ cm}^2,$$

$n(^{30}\text{Si})$: the number of ^{30}Si atoms/cm²
(1.52×10^{21} atoms/cm²)

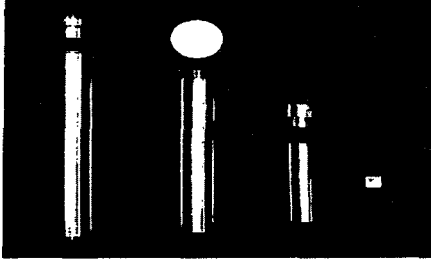


Fig. 3. Photograph of the sample and Al containers

이렇게 준비된 시편은 점결함을 제거하고 설계된 저항을 얻기 위해 800°C에서 1시간 Annealing 처리하였다. 이렇게 Annealing 처리된 시편을 SRP를 이용하여 저항을 측정하였고, 점결함의 분석을 위하여 Schottky Diode를 제작하여 DLTS 측정을 하였다.

3. 결과 및 고찰

중성자 조사 동안에 HTS 조사공과 IP 조사공의 열중성자 fluence를 측정하여 본 결과 HTS-1은 1.853E18 n/cm², HTS-2는 4.633E17 n/cm² 이었고, IP-1은 2.569E18 n/cm², IP-2는 6.324E17 n/cm² 그리고 IP-3는 각각 3.952E17 n/cm² 이었다. 이 결과로부터 이론적 저항값을 계산하여 보면 HTS 조사공은 5Ωcm, 20.1Ωcm 이고, IP 조사공은 5Ωcm, 26.5Ωcm, 32.5Ωcm 이었다. 실제로 중성자 조사 후 저항의 감소 정도와 시편의 저항이 얼마나 이론값과 일치하는지를 확인하기 위하여 SRP로 시편의 저항을 측정하여 보았다. 본 연구에서는 점결함의 형태 및 양을 분석하여 E. Gaubas, et al[4]의 결과와 비교하였다. 그림 4는 1시간 Annealing한 결과 저항 변화를 나타내고, 그림 5는 Dopant 농도를 보여 주고 있다. 평균적으로 HTS-1은 2.10Ωcm, HTS-2는 7.21Ωcm 이었고, IP-1은 1.79Ωcm, IP-2는 6.83Ωcm, 마지막으로 IP-3는 각각 9.23Ωcm 이었다. [표.1]은 저항 분석에 대한 실험결과를 종합한 것이다. 실제 확보된 저항은 계산치와 상이함을 알 수 있었다. 이 같은 문제점은 사용된 각 조사공의 고속중성자/열중성자의 비[표.2] 차이로 인한 결과라 사료된다.

Table 1. Comparison of measured resistivities with designed ones depending on holes and fluences

Hole	HTS		IP		
	1	2	1	2	3
Designed (Ω cm)	5	20	5	26.5	32.5
measured (Ω cm)	2.1	7.21	1.79	6.83	9.23
fluences (n/cm ²)	1.853 E18	4.633 E17	2.569 E18	6.324 E17	3.952 E17

Table 2. Thermal neutron and fast neutron flux of HTS and IP Rigs

	열중성자속	고속중성자속
HTS 조사공	1.98E13 n/cm ² · sec	8.70E10 n/cm ² · sec
IP 조사공	5.49E13 n/cm ² · sec	9.11E11 n/cm ² · sec

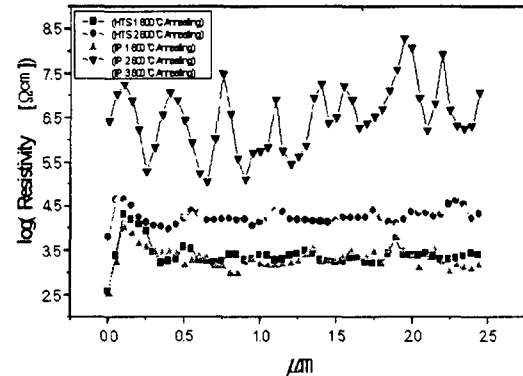


Fig. 4. Resistivity changes of NTD silicon wafers after annealing

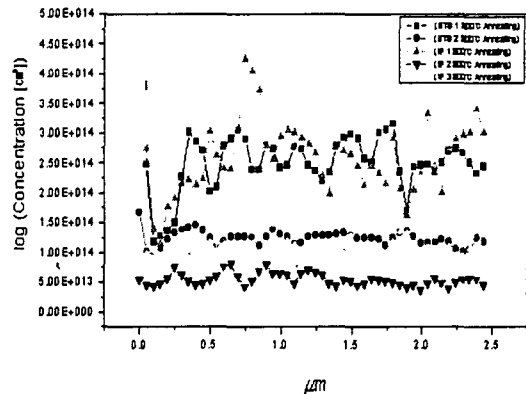


Fig. 5. Changes of NTD dopant concentrations in silicon wafer after annealing

그림 6은 HTS-1시편의 DLTS 측정 결과이다. 그림에서 보여지는 것과 같이 점결함이 발견되었는데 발견된 점결함을 E1, E2로 명시하였다. 이들은 $4.42E11/cm^2$ 과 $1.73E11/cm^2$ 의 농도를 지니고 있으며 중성자 조사시간이 적음에 따라 점결함 농도가 큼을 알 수 있다. 그림 7은 HTS-2 시편의 결과인데 HTS-1 시편과 같이 E1, E2 두 개의 피크가 발견되었고 125K와 약 300K에서 피크가 관찰되었다. 이들은 0.15eV와 0.18eV의 에너지 준위와 $1.42E11/cm^2$ 와 $1.43E12/cm^2$ 의 농도를 지니는 것으로 관찰되었다. 그림 8는 IP-1 시편의 결과이다. E0와 E1이 80K와 약 125K에서 피크가 관찰되었고, 0.07eV와 0.08eV의 에너지 준위 $1.01E12/cm^2$ 와 $2.02E12/cm^2$ 의 농도가 관찰되었다. 또한 E2라는 새로운 결함은 0.25eV의 에너지 준위를 가지고 $4.19E11/cm^2$ 의 농도를 지니고 있었다.

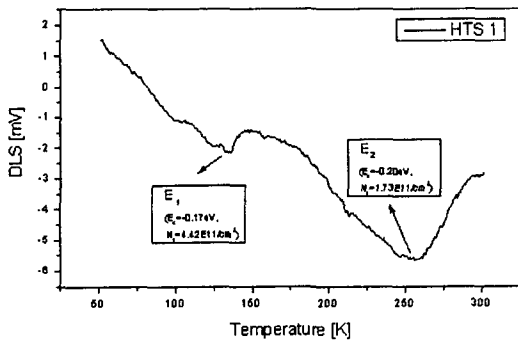


Fig 6. DLTS result of neutron irradiated silicon wafer for 26 hours in HTS-1

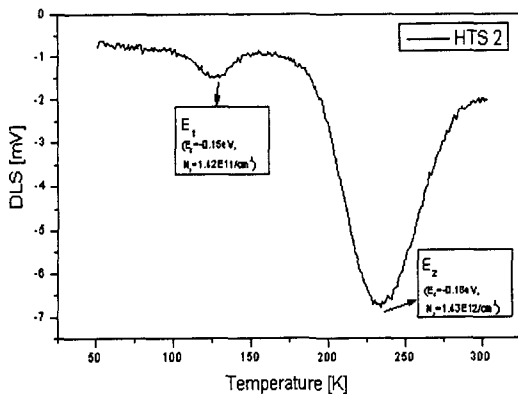


Fig. 7. DLTS result of neutron irradiated silicon wafer for 8.3 hours in HTS-2

IP-2시편 그림 9의 경우도 IP-1 시편과 마찬가지로 E1과 E2가 125K와 230K에서 피크가 관찰되었고, 0.12eV와 0.18eV의 에너지 준위와 $3.14E11/cm^2$, $1.04E11/cm^2$ 의 농도가 관찰되었다. 그러나 E4의 경우는 약 300K 부근에서 농도와 저항 측정이 예상된다. 마지막으로 IP-3시편의 그림 10에서도 E1, E2 피크가 관찰되었고, 0.14eV와 0.33eV의 에너지 준위를 가지고있고, $9.75E10/cm^2$ 와 $1.04E11/cm^2$ 의 농도가 관찰되었다. IP-2 시편과 마찬가지로 E4 피크의 에너지 준위와 농도는 약 300K 부근에서의 측정이 예상된다.

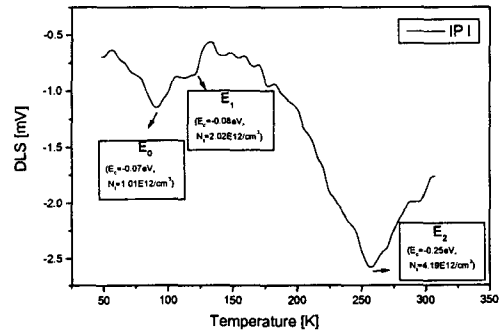


Fig 8. DLTS result of neutron irradiated silicon wafer for 13 hours in IP-1

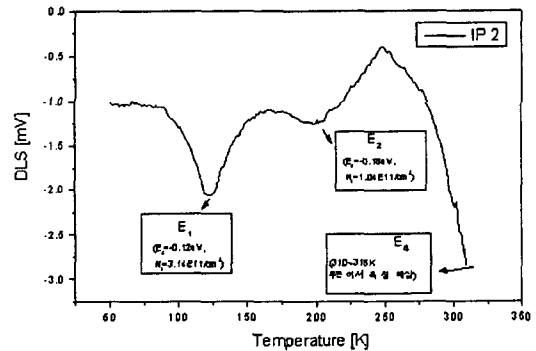


Fig. 9. DLTS result of neutron irradiated silicon wafer for 3.2 hours in IP-2

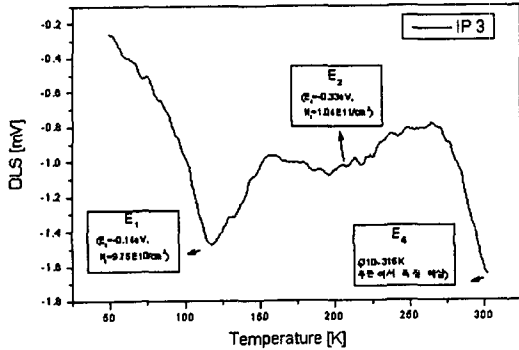


Fig. 10. DLTS result of neutron irradiated silicon wafer for 2.0 hours in IP-3

4. 결론

본 연구를 통하여 중성자 조사에 의한 인 농도의 분포와 점결함의 영향을 분석할 수 있었다. 중성자 조사 후 시편의 저항이 계획된 저항값 보다 낮게 나타났다. 이론적으로 계산된 저항값은 HTS 조사공 시편은 $5\Omega\text{cm}$, $20.1\Omega\text{cm}$ 이었고, IP 조사공 시편은 $5\Omega\text{cm}$, $26.5\Omega\text{cm}$, $32.5\Omega\text{cm}$ 이었으나 Annealing 후의 저항값은 HTS-1이 $2.10\Omega\text{cm}$, HTS-2가 $7.21\Omega\text{cm}$ 이고, IP-1이 $1.79\Omega\text{cm}$, IP-2는 $6.83\Omega\text{cm}$, 마지막으로 IP-3는 $9.23\Omega\text{cm}$ 이었다. 이는 Annealing을 통하여 점결함이 제거되었기 때문이라 사료된다.

DLTS 측정을 하여 점결함을 분석한 결과 IP 조사공에서 HTS 조사공에서는 발견되지 않았던 새로운 점결함 피크가 관찰되었다. 이는 조사공에 따라 중성자 속의 차이에 따른 것이라 생각한다. 실제 HTS 조사공과 IP 조사공의 열중성자 속의 차는 IP 조사공에서 더 큰 에너지를 가지고 있다. 더욱이 고속중성자속 차는 IP 조사공이 더 큼을 알 수 있다[표.2]. 따라서 발견된 새로운 피크는 조사공에 따른 고속중성자/열중성자 비 차이에 따른 손상이 컸기 때문에 생긴 결과라 예상되어 지고, 특히 고속중성자 fluence에 의해서 생성된 것이라 판단된다.

5. 감사의 글

본 연구는 과기부가 지원한 "2001년도 원자력 연구기반 확충사업(하나로이용연구지원사업)"을 통해 수행되었으며, 이에 심심한 사의를 표하는 바

입니다. 또한 Schottky Diode 제작에 수고하여 주신 RIST의 김동수 박사님께 감사 드립니다.

참고 문헌

- [1] B. D. Stone, Neutron Transmutation Doping of silicon. In "Impurity Doping Processes in Silicon"(F. F. Wang, ed.), North-Holland Publ., Amsterdam, p. 217-257, 1981.
- [2] J. M. Meese, ed., "Neutron Transmutation Doping in Semiconductors." Plenum, New York, 1979
- [3] F. Shimura, "Semiconductor Silicon Crystal Technology." Academic Press, Inc. p. 127, 1989
- [4] E. Gauba, J. Vanhellemont, E. Simoen, P. Clauws, H. W. Kraner, G. Vilkelis, and A-P Smilga, "Study of Recombination Properties of Neutron Transmutation Doped Silicon Wafers." Semicond. Sci. Technol. 12, p. 1092-1099. 1997.