

## Mo기판 위에 sputtering 법으로 성장된 Si 박막의 결정화 연구

### The study of crystallization to Si films deposited using a sputtering method on a Mo substrate

김도영, 고재경, 박중현, 이준신

Do Young Kim, Jae Kyung Ko, Joong Hyun Park, Junsin Yi

#### Abstract

Polycrystalline silicon (poly-Si) thin film transistor (TFT) technology is emerging as a key technology for active matrix liquid crystal displays (AMLCD), allowing the integration of both active matrix and driving circuit on the same substrate (normally glass). As high temperature process is not used for glass substrate because of the low softening points below 450°C. However, high temperature process is required for getting high crystallization volume fraction (i.e. crystallinity). A poly-Si thin film transistor has been fabricated to investigate the effect of high temperature process on the molybdenum (Mo) substrate. Improve of the crystallinity over 75% has been noticed. The properties of structural and electrical at high temperature poly-Si thin film transistor on Mo substrate have been also analyzed using a sputtering method

**Key Words** : Crystallization, Sputtering, poly-Si, Mo substrate, Thin Film Transistor

#### 1. 서론

최근 다결정 박막트랜지스터(poly-Si thin film transistor : Poly-Si TFT)는 정보디스플레이 소자에 중요한 부품으로 연구되어 지고 있다.[1] 현재의 소형 디스플레이 panel은 낮은 이동도(<1 cm<sup>2</sup>/Vs)의 수소화된 비정질 실리콘(a-Si:H)을 활성층으로 하는 트랜지스터를 이용하는데 큰 문제가 없었다. 그러나 정보의 양이 증가하고 고화질의 디스플레이에 대한 수요가 증가함에 따라 고속, 고해상도, 고집적화된 디스플레이 소자를 요구하고 있다. 이러한 요구에 따라 많은 그룹들은 저온에서

비정질 Si을 다양한 방법으로 결정화하여 poly-Si 박막을 얻어내는 연구를 진행하고 있다. 이러한 poly-Si 박막을 얻는 방법은 최근 크게 4가지의 방법으로 1) 고상결정화(Solid Phase Crystallization : SPC), 2) 금속유도결정화(Metal Induced Crystallization : MIC), 3) 엑시머 레이저 어닐링(Excimer Laser Annealing : ELA), 4) poly-Si 직접성장법이다.[2-4]

첫째로 고상결정화는 다결정 실리콘 박막의 표면 거칠기가 작고 grain의 크기가 큰 장점이 있으나, 박막과 기판간의 열팽창계수차이로 인한 열 수축 가능성이 있으며 결정화도가 그다지 좋지 않은 단점이 있다. 또한 700°C이상의 고온에서 장시간(2시간 이상) 열처리함으로써 poly-Si 박막을 얻는 방법으로 기판으로 quartz를 이용하여야 하므로 제작 비용이 고가인 단점이 있다. 둘째로 금속유도결정화(MIC)는 실리콘 박막 내에 금속과의 반응에 의해서 고유의 실리콘(Intrinsic Si) 특성을 변화, 저

---

성균관대학교 정보통신공학부 .  
(경기도 수원시 장안구 천천동 300)  
Fax: 031-290-7159  
E-mail : yi@yurim.skku.ac.kr

하시킨다. 셋째로 엑시머레이저 결정화법(ELA)은 최근 가장 많이 사용되는 결정화 방법으로 박막이 용융성장공정을 통해서 결정성장이 되므로 레이저 에너지 변화에 기인하여 충분한 신뢰성을 가지고 있지 못한다. 따라서 결정화도의 균일성을 얻기 어렵다. 또한 비정질상의 a-Si는 높은 absorption coefficient를 가지고 있으므로 결정화의 두께가 100nm이하라는 제한이 존재한다. 고에너지의 laser beam이 조사되는 동안 a-Si 박막내부에 존재하는 H원자가 extraction 되므로 박막내 defect가 발생하게 된다. 이러한 고가의 ELA장비는 공정비용상 승효과를 가져온다. 넷째로 poly-Si 직접성장법은 직접성장이라는 점에서 대면적에서 소자제작이 불가능하며 공정특성상 희석된 SiH<sub>4</sub>를 이용하므로 성장속도가 느려져 throughput이 매우 낮다. 또한 장비가격이 매우 높으며 운영비용이 매우 높다.

본 연구에서 제안하는 결정화방법은 고온결정화에 적합하도록 녹는점이 2610℃로 높으며 열전도도가 우수하므로 균일한 결정화가 가능한 Mo 기판을 이용하여 Si 박막을 sputtering으로 성장시키고 electrode heating crystallization 방법을 통하여 SPC의 장점을 살리면서 동시에 단점을 개선하여 박막트랜지스터 활성화층으로 이용 가능한 박막을 형성하는데 있다.

## 2. 실험

본 연구에서 고온 결정화를 위하여 두께가 0.15 mm인 Mo기판(65mm×20mm)이 이용되었으며 Acetone, Methanol, DI water로 유기물세척을 진행하였다. Mo 기판은 대기상태에서 쉽게 산화됨으로 화학적 식각을 통하여 제거할 수 있으며 H<sub>3</sub>PO<sub>4</sub>:HNO<sub>3</sub>:H<sub>2</sub>O를 5:3:2의 체적 비율로 만든 용액에 의하여 etching이 가능하다.

본 연구에서는 비정질 Si를 성장하기 위한 방법으로 13.56MHz magnetron sputtering을 이용하였다. 타겟으로 이용된 Si는 도핑되지 않은 4"의 intrinsic target이 이용되었으며 증착전 10분간 pre-sputtering하여 표면에 불순물을 제거하였다. 성장된 박막의 두께는 3100Å으로 고정되었다. 스퍼터링으로 성장된 Si 박막의 성장조건 아래의 표 1에 나타내었다.

아래의 표 1과 같은 조건으로 성장된 a-Si을 결정화하기 위하여 성장된 박막을 두 개의 Cu 전극 사이에 고정하고 박막의 산화를 방지하기 위하여 진공상태(<0.1 mTorr)에서 2분간 750℃-1050℃에

서 결정화하였다.

## 3. 결과 및 고찰

본 연구에서는 박막의 결정화도를 관찰하기 위하여 Raman 분광법을 이용하였다. 아래의 그림 1은 결정화 온도에 따른 Raman 분광곡선이다. 비정질 Si의 경우 480cm<sup>-1</sup> 주변에서 broad TO-mode peak이 발견된다. 반면에 결정질 Si의 경우는 520cm<sup>-1</sup>에서 날카로운 peak이 나타난다. Raman 결과로부터 결정화도를 아래의 식으로부터 얻을 수 있다. [5]

표 1. 비정질 Si 성장을 위한 스퍼터링 조건.  
Table 1. Sputtering condition for a-Si growth

Conditions	Values
Ar flow	20 sccm
rf power	200 W
T <sub>sub</sub>	316 °C
P <sub>work</sub>	5.6×10 <sup>-3</sup> torr
Depo. time	60 min
Base pressure	4.1×10 <sup>-5</sup> torr
Distance (d)	6.7 cm
Depo. rate	51.7 Å/min

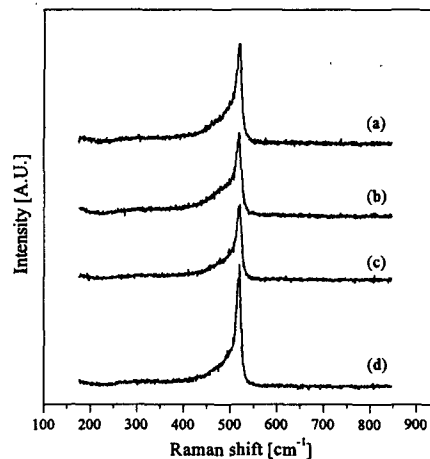


그림 1. 결정화 온도에 따른 Raman 분광곡선, (a) 750℃, (b) 850℃, (c) 950℃, (d) 1050℃.

Fig. 1. Raman spectroscopy as a function of crystallization temperature. X-ray diffraction pattern (a) 750℃, (b) 850℃, (c) 950℃, (d) 1050℃.

$$X_c = \frac{I_{520}}{I_{520} + I_{500} + \sigma I_{480}} \quad (1)$$

여기서  $I_{520}$ ,  $I_{500}$ ,  $I_{480}$ 은 Raman shift에서의 intensity이며 일반적인 박막 Si의 경우 correction factor  $\sigma \approx 1$ 로 정의된다. 위의 수식 (1)로부터 그림 1의 결정화도는 결정화 온도가 증가함에 따라서 최소 850°C에서 71.5%로부터 1050°C에서 75.2%의 결정화도를 보였다. 이 결과로부터 약 3.7%의 차이는 Raman 분광법의 오차를 고려할 때 측정상의 오류범위에 속하므로 sputtering법으로 성장된 a-Si의 결정화는 Mo 기판위에서 결정화온도는 750°C이상에서 충분함을 알 수 있다.

아래의 그림 2는 그림 1에서와 같이 동일한 조건 하에서 얻어진 박막의 X-ray diffraction pattern이다. 결정화된 박막은 Mo 기판의 영향에 의해서 면 방향 (200), (211)이 보이고 있었으며 결정화된 Si에 의하여 (111)면이 나타났다. 이것은 그림 1에서 보여지는 바와 같이 750°C이상의 온도에서 결정화가 잘 이루어짐을 알 수 있다.

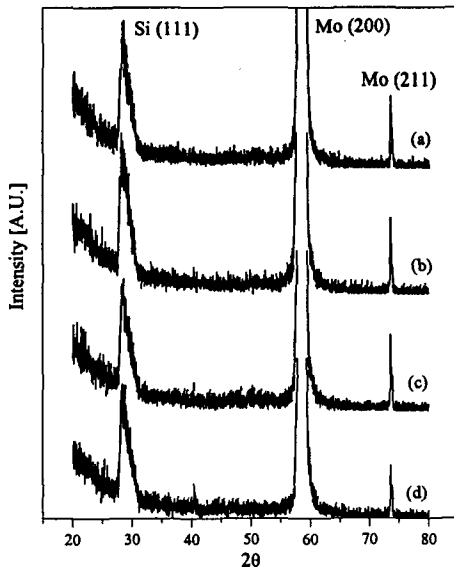


그림 2. 결정화 온도에 따른 박막의 X-ray 회절 패턴, (a) 750°C, (b) 850°C, (c) 950°C, (d) 1050°C

Fig. 2. The X-ray diffraction pattern as a function of crystallization temperature, (a) 750°C, (b) 850°C, (c) 950°C, (d) 1050°C.

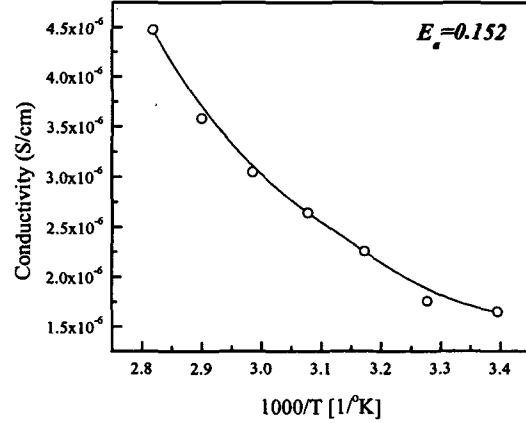


그림 3. 750°C에서 결정화된 박막의  $\sigma$ -T 곡선  
Fig. 3.  $\sigma$ -T curve of crystallized film to the 750°C

박막의 전기적 성질을 나타내는 활성화에너지( $E_a$ )는 전도대에너지와 Fermi 에너지의 차이( $E_c - E_F$ )로 나타낼 수 있으므로 intrinsic Si의 경우 에너지 band gap이 1.1eV이므로 이상적인  $E_c - E_F$  값은 0.55eV의 값을 갖게된다. 이러한 활성화에너지는

$\sigma_a = \sigma_0 \exp\left(-\frac{E_a}{kT}\right)$  와 같이 표현된다.[6] 본 연구에서 활성화에너지는 온도를 실온에서 81.8°C까지 가변하면서 암전도도를 조사하였으며  $\sigma_a$ 와  $1/T$ 를 Arrhenius plot 함으로써 얻어질 수 있었다. 본 연구에서 얻어진 박막의 경우 750°C에서 활성화에너지가 0.152eV으로 매우 작은 값을 나타내었다 이러한 원인은 sputtering 공정상에서 포함된 금속불순물의 박막내부로 diffusion한 것으로 사료된다.

#### 4. 결론

본 연구를 통하여 sputtering법을 이용하여 Mo 기판위에 비정질 Si를 성장하고 두 개의 전극사이에서 고전류를 흘려 결정화에 가능성을 제시하였다. 연구결과 결정화도 75%를 얻을 수 있었으며 (111)방향의 Si 우선성장, 0.152eV의 불순물이 함유된 박막의 활성화 에너지를 계산하였다. 향후 최적화된 조건을 보완한다면 소자제작이 가능한 poly-Si를 성장할 수 있을 것이라 사료된다.

#### 참고 문헌

- [1] 이준신, “태마기획 : Silicon 박막의 특성과 제조기술 그리고 다양한 소자응용”, 전기전자재료학회지, Vol.14, No.1, p11-17, 2001.
- [2] Masanobu Miyao, Isao Tsunoda, Yaizoh Sadoh, Atsushi Kenjo, Thin Solid Films Vol. 383, p. 104-106, 2001.
- [3] Soo Young Yoon, Seong Jin Park, Kyung Ho Kim, Jin Jang, Thin Solid Films Vol. 383 p. 34-38, 2001.
- [4] Chang-Ho Oh and Masakiyo Matsumura, IEEE Electron Device Letters Vol. 22, No. 1, p. 20-22, 2001.
- [5] M. Wakgi, T. Kaneko, K. Ogata, A. Nakano, Mater. Res. Soc. Symp. Proc. Vol. 283, p. 555, 1993.
- [6] Y. He, C. Yin, G. Cheng, L. Wang, X. Liu. J. Appl. Phys. Vol. 75, p 797, 1993.