

실시간 시스템 분석을 위한 확률 명세 방법

장은민⁰, 이철, 이문근

전북대학교 실시간 시스템실

{emchang,chlee,mklee}@cs.chonbuk.ac.kr

A Formal Probabilistic Specification Method for Analysis of Real Time Systems

Eun-Min Jang⁰ Chol Lee Moon-Kun Lee

Real-time Systems Laboratory, Chonbuk National University

요 약

PATM(Probabilistic Abstract Timed Machine)[1]은 시스템의 실행 중 다양한 환경 요인에 의해 발생하는 불확실성을 명세하기 위해 개발된 정형 명세 기법이다. PATM으로 명세한 시스템은 도달성 그래프를 분석하게 된다. 본 논문에서는 다양한 물리적 환경 요소를 고려하여 시스템을 분석하는 과정에서 발생하는 실행모델의 복잡도를 줄이기 위한 방법을 제시한다.

1. 서 론

확률 정형 기법은 정형 기법을 사용하여 명세된 시스템이 실제 환경에서 통신 프로토콜이나 네트워크 대역폭, 시스템 성능과 같은 다양한 물리적 요인에 의해 영향을 받으며 실행되기 때문에 이에 대한 실행을 예측하기 위해 실시간 시스템을 확률적으로 정형 명세할 필요성이 있다.

PATM은 실시간 시스템의 정형 명세를 위하여 고안된 ATM(Abstract Timed Machine)[2]을 확률 속성에 의해 확장한 정형 기법이다. PATM은 다양한 환경 요인의 상태를 확률로 표현하여 명세하고 있다. 또한 환경 요인을 실행 중 변하지 않는 고정 확률 요인과 변경이 가능한 가변 환경 요인으로 분류하여 명세한다. 시스템의 실행을 분석하기 위해 3장에서 제시하고 있는 실행모델인 도달성 그래프를 이용한다.

PATM에서는 시스템이 실행 중에 변하는 환경을 가변 환경 요인을 통해 나타낼 수 있다. 따라서 실행 중 수시로 변하는 시스템의 상태 분석이 가능하다. 이럴 경우 시스템은 실행 환경과 분석 환경을 모두 가지게 되는데 분석 환경의 계산 시간을 줄여야 할 필요가 있다. 본 논문에서는 PATM에서 생성된 도달성 그래프의 복잡도를 낮추는 방법에 대해 기술한다.

2. PATM

PATM은 다음과 같이 정의되며 확률은 PATM은 동작을 나타내는 전이의 구성 요소에 추가된다.

정의 1 : PATM

PATM M 은 $M = \langle \Sigma, N, n_0, F, T, V, H, C, p \rangle$ 의 9-튜플로 각 구성 원소는 다음과 같다.

- Σ 는 포트의 유한 집합, N 은 모드(mode)의 유한 집합, $n_0 \in N$ 은 시작모드(시작점), $F \subseteq N$ 는 최종 모드(정상/비정상 종료점)의 유한 집합, T 는 조건과 시간

제약을 가진 다른 ATM과의 선택적 상호작용에 기반을 둔 모드 간의 전이들의 유한 집합, V 는 데이터 변수의 유한 집합, H 는 실행된 모드와 전이의 실행 경로를 기록하고 있는 history, C 는 지역시계(local clock), p 는 우선순위를 나타낸다.

- 전이 $T = M \cup N \times M \cup N$ 는 $\langle n_s, g, e, b, p, n_t \rangle$ 의 튜플로 정의된다. 여기에서 n_s 와 n_t 는 전이의 시작과 종료 모드들을 나타내며, g 는 전이가 발생되기 위한 조건, e 는 외부와의 제어나 메시지 송/수신을 나타내는 상호작용, 즉 이벤트, b 는 전이가 발생되어 완료되어야 하는 시간 제약 또는 소모 시간을 각각 의미한다. p 는 전이가 성공할 확률을 나타낸다. 이들 중 g, e, b, p 는 전이의 레이블로 표현된다. □

PATM에서의 확률은 시스템에 영향을 미치는 모든 물리적 환경에서 시스템에 영향을 미치는 요인을 고려한, 시스템 실행 가능성을 의미한다. 확률은 실행 도중 환경 요소의 변경 여부에 따라 변경 가능한 가변 확률과 불가능한 고정확률로 구분하여 가변 확률 변경을 통해 확률의 동적 변화를 제공할 수 있다. 이에 따라, 시스템의 동적 예측이 수행 가능해진다.

3. PATM 실행 모델

PATM의 실행 상태는 확률 전이 규칙에 따라 확률 도달성 그래프(PRG : Probabilistic Reachability Graph)를 통해 나타내게 되며, PATM 머신과 모드들 사이의 관계 및 시간, 확률 등을 고려하여, PRG의 현재 상태에서 전이 가능한 상태를 결정짓는 PRG 생성을 위한 전이 규칙을 관련 연구 [1]에서 정의했다.

도달성 그래프는 시스템의 실제 동작을 표현하는 실행 모델이며, 도달성 그래프를 통하여 PATM으로 명세된 시스템의 실행을 모델링 함으로써 실행 시 발생할 수 있는 결과와 각종 분석을 수행할 수 있다. PATM의 도달

성 그래프는 시스템의 도달 가능한 상태와 그에 관련된 확률을 노드와 에지로 표현하여 시스템을 검증, 분석하기 위한 모델로 사용하며 관련 연구[1,2,3]에서 기술하고 있다.

<정의 2>는 PATM의 도달성 그래프를 정의한다.

정의 2: PATM의 도달성 그래프

주어진 일련의 PATM 머신의 집합 $M=\{M_1, M_2, \dots, M_n\}$ (n 은 $n \geq 1$ 인 유한 수)의 도달성 그래프는 $G=\langle N, n_0, E \rangle$ 의 3-튜플로 정의한다:

- (1) N 은 도달성 그래프의 유한한 노드의 집합으로 $N=\langle S, V, C \rangle$ 의 세 가지 구성 원소로 정의한다.
 - (a) S 는 관련된 PATM의 모드의 유한집합,
 - (b) V 는 전이와 관련된 변수 값의 집합,
 - (c) C 는 전이와 관련된 시간 값의 집합이다.
- (2) $n_0 \in N$ 는 각 PATM 머신의 초기 모드의 조합과 각 머신의 전이 관련 변수와 시간의 초기 값을 갖는 그래프의 시작 노드이다.
- (3) $E=N \times N$ 는 유한한 에지의 집합으로 에지를 생성하는 PATM 전이들이 가진 조건, 이벤트, 시간, 확률을 레이블로 갖는다. 이 때 주어지는 확률의 값은 4.2 절의 PATM의 도달성 그래프 전이 규칙에 따라 결정된다. 확률 $p=1$ 인 에지를 **일반 에지**, $0 < p < 1$ 인 에지를 **확률 에지**라 한다. □

<그림 1>의 PATM의 예제에서는 전이 St_1 과 Rt_1 이 채널 MC를 통해 동기적 통신을 하게 되고, 전이 St_2 와 Rt_2 는 비동기적 통신을 한다고 가정한다. 또한 Receiver가 Sender보다 높은 우선순위를 가지고 있다고 가정한다. 3.1절의 전이규칙을 통해 생성되는 도달성 그래프는 다음과 같다.

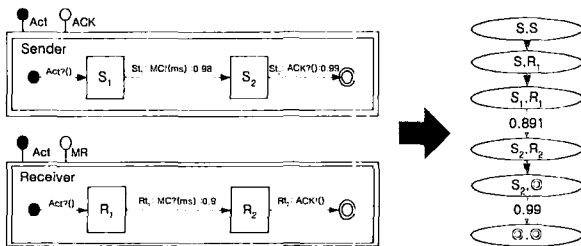


그림 1 병렬 실행하는 PATM의 실행 모델

노드 $\langle S_1, R_1 \rangle, \langle S_2, R_2 \rangle$ 간의 에지는 확률 값이 두 전이의 확률 곱인 0.891을 갖게 된다. St_2 와 Rt_2 의 통신이 비동기적이고 R_2 에서 즉각적 종료 상태를 나타내는 \odot 로 먼저 전이가 일어나게 되므로 상태 $\langle S_2, \odot \rangle$ 와 $\langle \odot, \odot \rangle$ 의 에지에는 전이 St_2 의 확률 값인 0.99를 갖게 된다.

4. PATM 도달성 그래프의 복잡도 감소

PATM의 실행 모델을 통해 확률, 시간 등의 세부적 특성들을 분석하기에는 실행 모델이 가진 복잡도가 높으므로 복잡도를 줄이기 위해서 분석하고자 하는 확률 또는 시간 등의 속성과 관계가 없는 노드와 에지를 생략하

거나 다른 노드나 에지에 포함시킴으로써 보다 간결한 그래프를 생성할 수 있다. 다음 <정의 3>은 도달성 그래프를 단순화 시키는 감소 규칙을 정의 한다.

정의 3 : 도달성 그래프 감소 규칙

도달성 그래프 G 의 감소 규칙을 다음과 같이 정의한다:

- $N : G$ 의 노드의 집합
- $n_i, n_{i+1} \in N$ ($1 \leq i \leq k$, k 는 집합 N 의 원소 수)

1) 확률적 속성만 있는 경우:

$$\frac{\{n_i\} \xrightarrow{p, t, a} \{n_{i+1}\}}{\{n_i, > n_{i+1}\}}$$

·노드 n_i 에서 다음 노드인 n_{i+1} 로의 에지가 결정적이고, 그 확률이 1인 경우 노드 n_{i+1} 은 n_i 에 merge한다.

·합쳐진 노드들의 순서를 지정하기 위해서 '>' 기호를 사용하여 표현한다.

2) 시간적 속성이 포함된 경우:

$$\frac{\{n_i\} \xrightarrow{p, t, a} \{n_{i+1}, t: b\}}{\{n_i, a > b: n_{i+1}, t: a+b\}}$$

·에지에 표현되는 시간 a 는 에지가 발생하는 노드 n_i 의 뒤에 서술한다. 노드 n_{i+1} 에서 소모되는 시간 b 는 단축된 노드에서 노드 n_{i+1} 의 앞에 서술한다. 단축 노드의 총 소모 시간인 $a+b$ 를 포함 할 수 있다. □

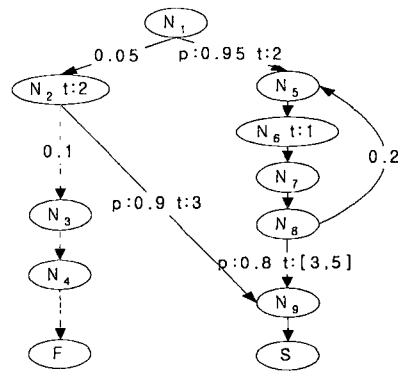


그림 2 도달성 그래프 예제

<그림 2>에 제시한 도달성 그래프에는 확률 전이를 일으키는 일부 에지에만 확률 값을 표현하고 있다. 이 그래프의 노드 중 N_4 와 N_6, N_7, N_8 의 노드로의 전이는 결정적이며 그 확률이 1이다. 이렇게 노드로의 전입이 유일하고 그 확률이 1인 노드들은 <정의 3>의 감소 규칙에 따라 선행되는 노드에 포함시켜서 <그림 3>과 같이 단순화된 그래프로 변경할 수 있다. 그룹을 표현하기 위해 노드 이름을 합쳐진 노드들의 이름으로 구성한다. 그룹화된 노드들의 도달 확률은 그룹 내에서는 모두 동일하다.

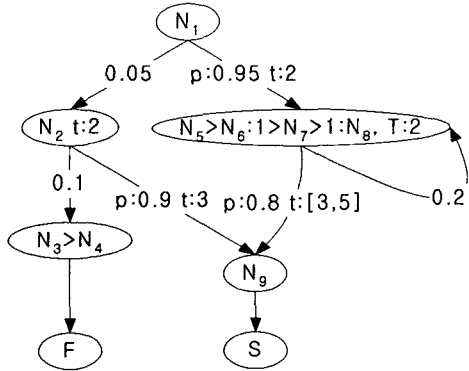


그림 3 <그림 2>를 단순화한 도달성 그래프

```

input : a reachability graph;
output : a reduced reachability graph;

reduce_reachability_graph()
begin;
    n0=initial node ;
    reduce(n0);
end;

reduce(node N)
begin;
    if visited = true then return;
    else visited = true;
    // 이미 방문한 노드이면 종료한다.
    precedence = find_precedence(N);
    // N의 선행되는 노드리스트를 구한다.
    successor = find_successor(N);
    // N의 후행하는 노드리스트를 구한다.

    if (( count(precedence) = 1 ) and
        (probability of precedence to N = 1))
    then
        // 선행되는 노드의 개수가 1이고,
        // 그 노드로부터 현재 노드로
        // 전이 확률이 1일 경우
        // 선행 노드와 현재 노드를 합치게 된다.
        merge_node( find_precedence(N), N);
    end if
    while (not end of list of successor )
        make_short(successor);
        // 후행하는 노드들 전체에 대해서 수행한다.
    end while;

    return;
end;
    
```

그림 4 단축 도달성 그래프 생성 알고리즘

<그림 4>는 도달성 그래프의 확률에 관련한 단축 도달성 그래프 생성 알고리즘을 기술한 의사코드(pseudo code)이다. 노드를 단축시키는 함수의 실행 회수는 노드에서 노드로 전이하는 수의 총 합과 동일하며, 이미 평가된 노드는 다시 평가 되지 않으므로 노드에 부착된 에지 역시 한번만 평가가 된다. 즉 복잡도를 따져보면 노드의 수를 n 이라 하고, 각 노드에서 발생하는 에지 수의 평균을 k 라 하면 그 복잡도는 $O(kn)$ 이 된다. 확률 도달성 그래프의 한 노드에서 발생할 수 있는 에지의 수는 PATM에서 병렬적으로 동작하는 머신의 수보다 많을 수 없다. 따라서 한 노드에서 발생하는 평균 에지 수 k 는

복잡도에 큰 영향을 주지 않는 상수의 의미를 갖게 되므로 알고리즘의 실질적인 복잡도는 $O(n)$ 이라 할 수 있다.

5. 결론 및 향후 연구

PATM을 통한 시스템의 확률적 분석은 실행상태를 확률 도달성 그래프로 표현한다. 또한 PATM에서는 시스템에 영향을 주는 환경요인들을 실행 중 불변하는 고정 확률 요인과, 변할 수 있는 가변 확률 요인으로 분류하였다. 실행 중에 변경된 확률 요인을 적용하여 실행 중 지속적으로 시스템에 대한 동적 분석을 제공할 수 있다. 그러나 일반적으로 시스템의 실행 상태를 나타내게 되는 도달성 그래프는 구조가 매우 복잡하여 분석을 위한 계산 시간을 증가 시킨다.

본 논문에서는 도달성 그래프를 분석하는 단계에서 발생하는 시간, 공간적 복잡도를 해결하기 위해 단순한 도달성 그래프를 생성하는 방법과 알고리즘을 제시하였다. 분석하고자 하는 속성, 즉 시간이나 확률에 관계되지 않는 노드와 에지의 상태를 줄임으로써 도달성 그래프를 단순화 하였다.

향후 연구로는 확률 도달성 그래프를 분석할 때, 시스템이 가지는 행위적인 측면을 패턴화 하여 도달성 그래프의 추상화 및 단순화를 통한 분석 방법을 연구하고자 한다. 또한 확률에 대한 정의와 분석 방법을 기술함으로써 발생하는 복잡도나 확률에 의해 추가된 속성에 대한 연구가 지속되어야 한다.

참고문헌

- [1] 이철, 박지연, 조기환, 이문근. 확률 추상 시간 기계. 정형기법 워크샵. 2001년 6월. pp. 135-142.
- [2] 노경주, 박지연, 이문근. 추상 시간 기계를 이용한 순환 공학 정형 기법. 한국정보과학회 소프트웨어공학회지. 제13권 제1호. 2000. pp. 32-49.
- [3] 박지연, 이문근. 추상 시간 기계를 이용한 실시간 시스템의 도달성에 대한 검증 방법. 정보과학회논문지. Vol.28, No.2, Mar 2001. pp. 224~238.