전력전자학술대회 논문집 2002. 7. 3 ~ 7. 6

단일전력단으로 구성된 고주파 공진 인버터에 관한 연구

원재선, 강진욱, 김동희, 정성균*, 이영식**, 이봉섭***
영남대학교, 부성 엔지니어링*, 비츠로컴**,삼척대***

A Study on Single-Stage High Frequency Resonant Inverter

J.S. Won, J.W. Kang, D.H. Kim, S.G. Jung*, Y.S. Lee*, B.S. Lee***
Yeungnam University, Boosung Engineering*, Vitzro com**, Samchok National University***

ABSTRACT

A novel single-stage half-bridge high frequency resonant inverter using ZVS(Zero Voltage Switching) with high input power factor suitable for induction heating applications is presented in this paper. The proposed high frequency resonant inverter integrates half-bridge boost rectifier as power factor corrector(PFC) and half-bridge resonant inverter into a single stage. The input stage of the half-bridge boost rectifier is working in discontinuous conduction mode (DCM) with constant duty cycle and variable switching frequency. Simulation results through the Pspice have demonstrated the feasibility of the proposed inverter. This proposed inverter will be able to be practically used as a power supply in various fields as induction heating applications, DC-DC converter etc.

1. 서 론

최근, 적은 구동전력으로 고속 스위칭이 가능한 IGBTs, Power-MOSFETs 및 SITs 등의 자기소호형 전력용 스위칭 반도체 소자가 실용화되어 고주파 유도가열용 전원, 통신용 전원장치 등의 소형 경량을 요하는 전력변환장치에 관한 연구가 활발히 행해지고 있다. 전력변환회로에 ZVS, ZCS, E급 스위칭 등의 소프트 스위칭 기법의 도입은 스위칭 주파수에 비례하여 발생하는 스위칭손실을 감소시킬 뿐만 아니라 출력주파수의 고주파화를 통해서 장치전체의 고효율화, 소형·경량화, 무소음화 등의 여러가지 장점을 가지게 한다[1-3].

전력변환장치에 링크전압을 제공하기 위해서는 대부분이 커패시터 입력형의 정류회로를 사용하며 이러한 정류회로의 사용은 상용전원의 피크치 부근의 짧은 기간동안만 정류기가 도통하여 폭이 좁은 펄스성 전류가 발생하게 하여 낮은 입력 역률과 심각한 고조파 왜곡을 발생하게 한다. 이러한 문제점을 해결하기 위해 역률보상(PFC)회로를 전력변환회로의 입력단에 삽입시켜 역률보상을 이루어지도록 하고 있다. 그러나, 이러한 2개의 전력처리단으로 구성된 전력변환장치는 넓은 입력전압 범위 내에서 고역률을 유지할 수 있는 반면에 비용이 증가하고 신뢰성이 감소하며, 또한 시스템 구성이 복잡하게 되고, 시스템 효율이 낮아지게 되는 문제점이 있다. 최근에 이러한 문제점을 해결하기 위하여 단일전력단을 갖는 전력변환장치에 관한 연구가 활발히 진행되고 있다[4-7].

본 논문에서는 단일 전력처리단을 기초로 하여 불연속 전류모드(DCM)에서 동작하는 역률 보상용 부스트 컨버터와 하프 브리지형 고주파 공진 인버터를 일체화시켜 단일회로 내에서 전력처리 기능을 갖도록 한 새로운 고역률 단일전력단으로 구성된 하프 브리지형 고주파 공진 인버터 회로를 제안하고 그 기본 동작원리 및 특성에 관하여 검토하였다. wax-sealing을 유도가열부하로 상정하고 이론해석의 정당성을 입증하기 위해 범용 시뮬레이션 툴인 Pspice를 사용하여 이론해석의 정당성을 검토하였다.

2. 본 론

2.1 회로 구성

그림 1은 유도가열 부하를 고역률로 운전하기 위하여 역률 개선용 부스트 컨버터 회로와 전원 분할용 커패시터를 갖는 하프 브리지 고주파 인버터 회로를 나타내고 그림 2는 그림 1의 회로에서 두 개의 전력처리단을 갖는 고주파 전력변환장치의 각 단을 일체화시켜 회로내부에 역률개선기능을 가지고 단일전력단으로 구성된 단일전력단으로 구성된 고주파 공진 인버터 회로를 보여주고 있다. 본 회로의 장점은 입력단의 정류용 브리지 다이오드의 한 래그를 단일 스위치(S_1, S_2)로 사용함으로써 교류입력을 정류하는 다이오드의 역할과 고주파 인버터의 스위치 기능을 동시에 함으로써 사용되는 스위치의

개수를 저감하여 회로구성을 간략화 함으로써 상시 도통되는 반도체 소자의 숫자를 줄여 스위칭 소자의 도통손실로 인한 발열을 감소시킬 수 있을 뿐만 아니라 부스트 컨버터를 불연속모드(DCM)로 동작시킴으로써 역률을 개선할 수 있다. 또한, 하프 브리지 고주파 공진 인버터의 스위치 양단(S_1, S_2)에 병렬로 ZVS 커패시터(C_{S1}, C_{S2})를 첨가하여 스위칭 시 소자에 발생하는 턴·오프 손실을 줄일 수 있는 회로구성으로 되어있다.

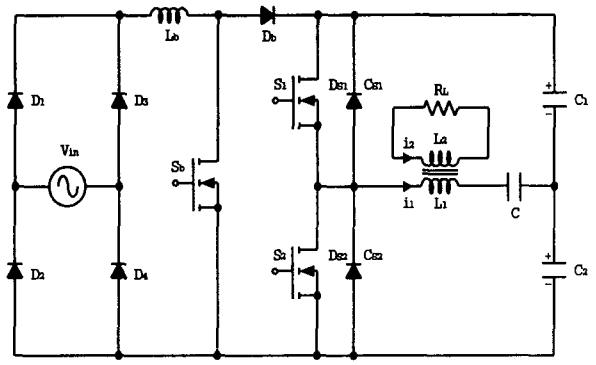


그림 1 두 개의 전력단으로 구성된 고주파 인버터

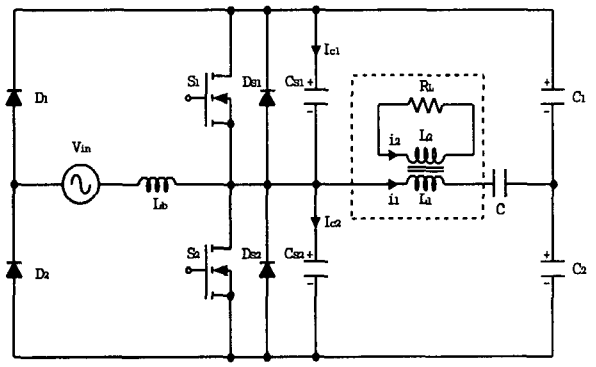


그림 2 단일전력단으로 구성된 고주파 인버터

2.2 회로 해석

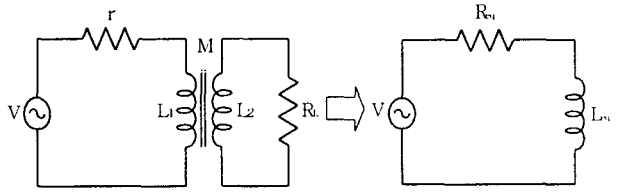


그림 3 유도가열시스템의 등가회로

그림 2의 하프 브리지 인버터의 점선으로 표시한 부분은 하나의 등가 인덕턴스(L_{eq})와 등가 저항(R_{eq})의 직렬연결로 나타낼 수 있고 등가화된 R_{eq}와 L_{eq}는 식 (1), 식 (2)와 같이 표현된다.

$$R_{eq} = r + \frac{k^2 \tau}{A + \tau^2} L_1 \qquad (1)$$

$$L_{eq} = L_1 (1 - \frac{k^2 \tau^2}{A + \tau^2}) \qquad (2)$$

여기서, $\tau = L_2 / R_L$, $A = 1/w^2$, k : 결합계수

wax-sealing의 부하특성을 표현하기 위해 i) 부하의 재질이나 가열온도에 따라 부하가 갖는 고유한 물성(τ), ii) 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합계수(k)에 의한 특성을 고려해야 한다. 그림 3의 등가회로에서 알 수 있듯이, 부하 R_{eq}는 τ와 k의 함수로 주어진다.

제안된 회로의 스위칭 동작모드는 부스트 컨버터가 불연속 모드(DCM)로 동작될 때 교류전원전압의 반 사이클에 대해서 스위칭 소자(S_1, S_2)와 다이오드(D_1, D_2, D_{S1}, D_{S2})의 온·오프 동작과 직류 전원 분할용 커패시터(C_1, C_2), ZVS 커패시터(C_{S1}, C_{S2}) 충·방전에 의해서 7개의 동작모드로 분류된다. 그림 4는 각 모드의 회로동작에 따른 각각의 스위칭 동작모드에 대하여 스위칭 소자(S_1, S_2)에 인가되는 구동신호패턴과 이에 따른 각 소자에 나타나는 정성적인 전압 및 전류 파형을 나타내고 있다.

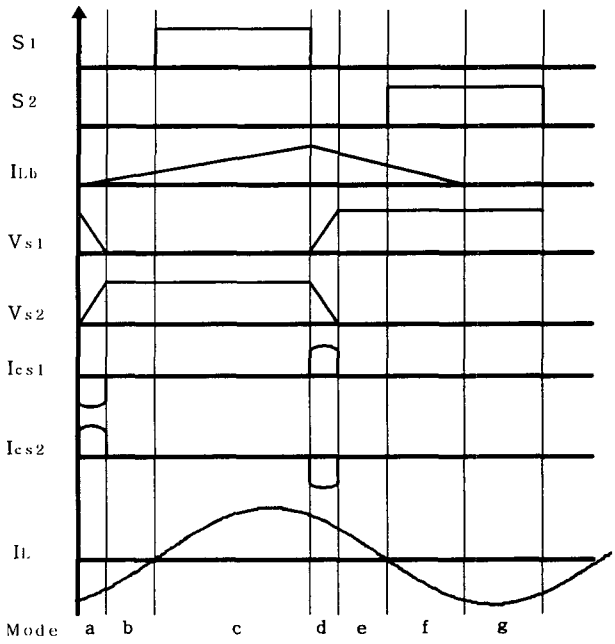


그림 4 각 부의 주요 파형

<모드 a>

이 모드는 승압용 인덕터 L_b, 다이오드 D_1을 통해서 흐르는 전류가 영(zero)으로부터 선형적으로 증가하고, 스위치 S_2가 턴·오프 했을 때 주어진 데드타임 동안 ZVS용 커패시터 C_{S2}가 전원전압 0에서 E_d만큼 충전하고 C_{S1}는 E_d에서 0만큼 방전하는 모드이다.

<모드 b>

이 모드는 승압용 인덕터 L_b의 전류는 계속 선형적으로 증가하고, 부하전류는 공진용 리액터 L_{eq}에 축적된 에너지에 의해서 스위치 S_1의 역병렬 다이오드 D_{S1}를 통해서 흘러 링크 커패시터 C_1으로 에너지를 회생하는 모드이다. 이 모드 동안에는 스위치 S_1과 S_2는 계속해서 오프상태를 유지한다.

<모드 c>

이 모드는 스위치 S_1이 턴·온 됨에 따라 인덕터 L_b의 전류는 계속 선형적으로 증가하고, 부하전류는 링크 커패시터 C_1에 의해서 스위치 S_1을 통해서 흐르게 된다.

<모드 d>

승압용 인덕터 L_b에 흐르는 전류는 다이오드 D_1을 통해서 선형적으로 감소하기 시작하고, 스위치 S_1가 턴·오프 했을 때 주어진 데드타임 동안 ZVS용 커패시터 C_{S1}가 전원전압 0에서 E_d만큼 충전하고 C_{S2}은 E_d에서 0만큼 방전하는 모드이다.

<모드 e>

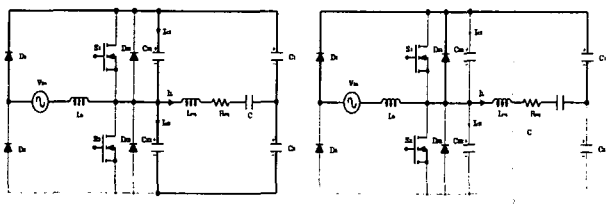
이 모드는 승압용 인덕터 L_b에 축적된 에너지에 의해서 스위치 S_2의 역병렬 다이오드를 통하여 직선적으로 감소되고, 부하전류는 스위치 S_2의 역병렬 다이오드 D_{S2}를 통해서 흘러 인덕터(L_{eq})에 축적된 에너지를 커패시터 링크 커패시터 C_2로 회생하는 모드이다. 이 모드 동안에도 스위치 S_1과 S_2는 계속해서 오프상태를 유지한다.

〈모드 f〉

이 모드는 인덕터 L_b에 흐르는 전류는 직선적으로 감소하여 완전히 영(zero)이 되고 부하전류는 링크 커패시터 C_2에 의해서 스위치 S_2를 통해서 흐르게 된다.

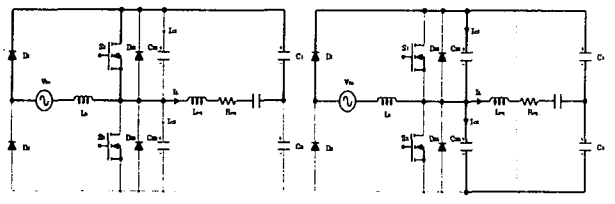
〈모드 g〉

이 모드는 인덕터 L_b의 전류가 완전히 영(zero)이 됨으로 불연속 모드를 형성하게 되고, 부하전류는 스위치 S_2를 통해서 계속 흐르게 된다.



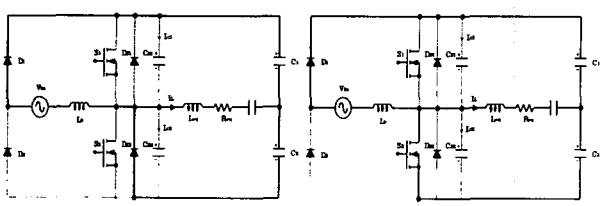
Mode a

Mode b



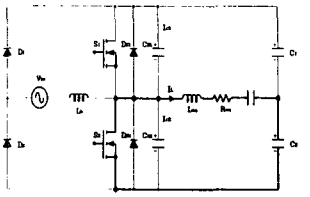
Mode c

Mode d



Mode e

Mode f

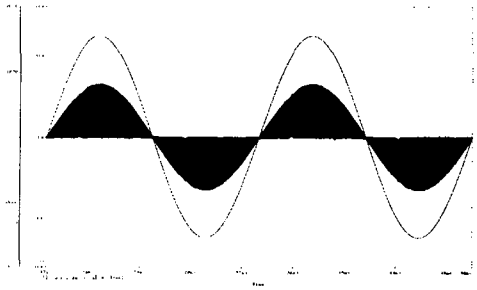


Mode g

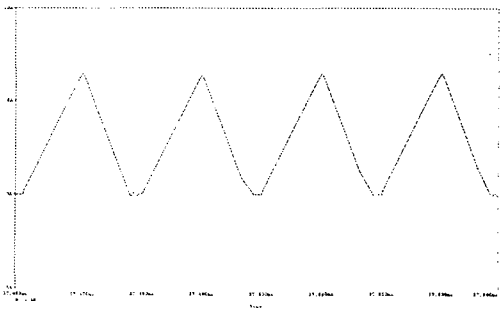
그림 5 각 부의 이론 파형

3. 시뮬레이션 및 검토

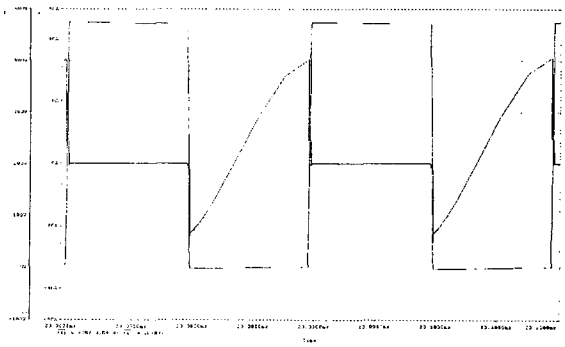
그림 6은 제안된 회로의 이론해석의 정당성을 입증하기 위해서 범용 시뮬레이션 툴인 Pspice를 통해서 얻은 이론 파형을 보여주고 있다. 시뮬레이션에 사용한 정수는 표 1과 같다.



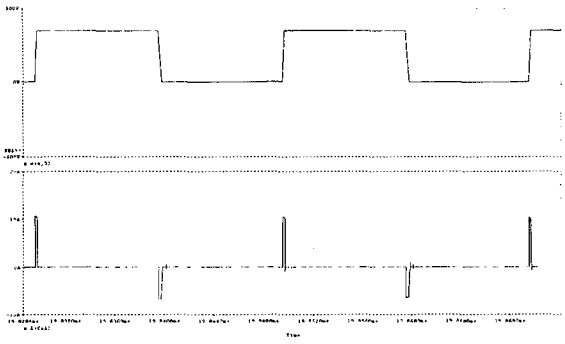
(a) 입력전압과 전류



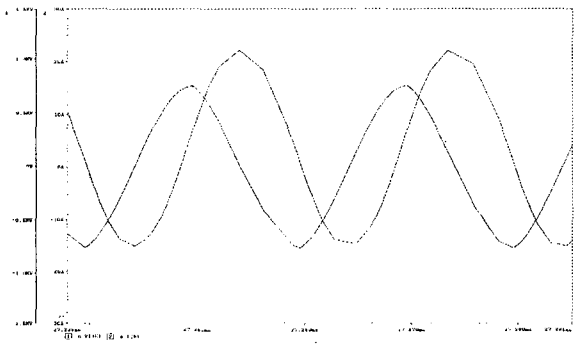
(b) 승압용 컨버터 전류



(c) 스위치 전압과 전류



(d) 스위치 전압과 ZVS 커패시터 전류



(e) 공진용 커패시터 전압과 부하전류

그림 6 이론 파형

표 1. 실험 정수

Circuit Parameter	Rating	Circuit Parameter	Rating
Input Voltage (V_{in})	110[V]	Resonant Reactor(L)	233[μH]
Power-MOSFET (IRFP 250)	400[V] 28[A]	Resonant Capacitor(C)	50[nF]
Input Reactor (L_b)	236[μH]	ZVS Capacitor (C_{s1}, C_{s2})	5[nF]
Source Separation Capacitor (C_1, C_2)	22[μF]	Switching Frequency (f_{sw})	50[kHz]

4. 결 론

본 논문은 단일 전력처리단을 기초로 하여 불연속 전류모드(DCM)에서 동작하는 역률 보상용 부스트 컨버터와 하프 브리지형 고주파 공진 인버터를 일체화시켜 단일회로 내에서 전력처리 기능을 갖도록 한 새로운 고역률 single-stage half-bridge 고주파 공진 인버터 회로를 제안하고 그 기본 동작 원리 및 특성에 관하여 검토하였다. 이론해석의 정당성을 입증하기 위해 Power-MOSFET를 스위칭 소자로 사용한 회로를 구성하여 범용 시뮬레이션 툴인 Pspice를 사용하여 이론해석의 정당성을 검토하였다. 본 회로는 Wax-Sealing용 전원장치, 방전등용 전원장치, DC-DC 컨버터 등의 소형·경량화가 요구되는 전원시스템에 응용이 기대된다.

참 고 문 헌

[1] M. K. Kazimierzuk, et al., "Class-D Zero-Voltage-Switching Inverter with only One Shunt Capacitor," IEEE Proc., Vol. 139 , No. 5, pp.449~456. S데. 1992.

[2] Y. S. Kwan, S. B. Yoo and D. S. Hyun., "Half-Bridge Series Resonant Inverter for Induction Heating Applications with Load-Adaptive PFM Control Strategy," IEEE APEC Conf. Rec., pp.575~581. 1999.

[3] K.-H. Liu, and Y. -L. Lin, "Current waveform distortion in power factor correction circuits employing discontinuous-mode boost converters," in IEEE Power Electronics Specialists Conf. , 1989, pp.825~829. 1989.

[4] 박 재욱, 서 철식, 노 채균, 김 동희, 이 경호, 서 진우, "고역률 단일 전력단을 갖는 형광등용 전자식 안정기에 관한 연구", 대한전기학회 하계학술대회 논문집, pp.1129~1131, 2001.

[5] Hengchun Mao, Fred. C. Lee, Yimin Jiang, and Dusan Borojevic, "Review of Power Factor Correction Technique," IPEMC'99 Conf. Rec., pp. 9~19. 1999.

[6] D. M. Divan, G. Venkataramanan, and C. Chen, " A unity power factor forward converters," in Proc. IEEE-IAS Annu. Meeting, pp.666~672, 1992.

[7] M. van der Berg and J. A. Ferreria, " A family of low EMI, unity power factor converters," IEEE PESC'96 Conf. Rec., pp.1120~1127. 1996.