

# 시비율이 상보적으로 동작하는 영전압 스위칭 컨버터의 일반화된 소신호 모델 개발

강용한, 임원석, 최병조  
경북대학교 전자공학과

## Generalized Small-Signal Models for Complementary Driven Double-Ended Converters

Yonghan Kang, Wonseok Lim and Byungcho Choi  
Kyungpook National University

### ABSTRACT

*This paper presents generalized small-signal models for complementary driven double-ended isolated converters. The proposed small-signal models include the effect of the parasitic resistances, which have dominant influence on the damping of the secondary power stage double-pole. To confirm the validity of the new models, an asymmetrical half-bridge converter with center-taped rectifier and a forward-flyback converter with current doubler rectifier were built, and their performance were compared with the theoretical prediction.*

### 1. 서 론

시비율이 상보적으로 동작하는 컨버터는 영전압 스위칭이 가능하고, 사용된 스위치에 인가되는 전압 스트레스가 작고, 출력 필터에 인가되는 전압의 리플성분 크기가 작아서 작은 필터를 사용할 수 있다는 장점 때문에 활발한 연구가 진행되어 왔다. 그러나 현재까지의 연구는 주로 정상상태 해석에 치중되어 왔으며,<sup>[1]-[3]</sup> 일부 연구자들에 의해 소신호 모델이 제안된 바 있다. 지금까지는 소신호 모델을 유도하기 위해 주로 상태공간 평균화 기법을 사용하였으며,<sup>[4]</sup> 일부 연구자들이 등가회로 모델을 제안하였지만,<sup>[5]</sup> 일반적인 형태로 적용할 수 없는 단점이 있었다.

따라서 본 논문에서는 시비율이 상보적으로 동작하는 컨버터에 적용할 수 있는 일반화된 소신호 등가회로 모델을 제안한다. 본 논문에서는 소신호 등가회로를 유도하기 위해 변압기 일차측 회로와 이차측 회로를 나누고 각각에 대한 평균화 등가회로를 구한 후, 평균화 등가회로를 이용하여 컨버터의 소신호 등가회로를 구한다. 구해진 평균화 등가회로와 소신호 등가회로의 타당성을 검증하기 위해

배전류 정류기를 가진 포워드-플라이백 컨버터와 센터탭 정류기를 가진 시비율이 상보적으로 동작하는 하프 브리지 컨버터를 제작하고 측정치와 시뮬레이션 결과를 비교한다.

### 2. 평균화 모델

그림 1은 시비율이 상보적으로 동작하는 영전압 스위칭 컨버터의 회로도를 나타낸다. 그림 1에서 I은 기생저항 성분을 포함한 변압기 일차측 회로를 나타내며, II는 이차측 회로를 나타낸다. 또한, I-B와 II-B는 등가 기생저항 성분을 포함한 평균화 등가회로이다. 그림에서 알 수 있는 바와 같이, 일차측 회로는 변압기 부분을 제외하면 비절연형 강압형/승압형/승-강압형 컨버터와 유사한 것을 알 수 있다. 따라서 일차측 회로의 평균화 모델은 비선형 부분인 스위치( $Q_1, Q_2$ )만을 선형화하면 쉽게 구해질 수 있음을 알 수 있다. 또한, 변압기 이차측 회로는 변압기 부분을 제외하면 저주파수 필터인 것을 알 수 있다. 따라서 출력 필터에 인가되는 전압의 평균값을 구하면, 이차측 회로의 평균화 등가회로도 쉽게 구해질 수 있음을 알 수 있다.

#### 2.1 일차측 회로의 평균화 모델 유도

기생저항 성분을 고려한 일차측 회로의 평균화 등가회로를 유도하기 위해 에너지 보존 원리를 사용하였다.<sup>[6]</sup> 먼저, 기생저항 성분의 평균화된 등가저항을 구하기 위해, 주스위치( $Q_1$ )와 보조스위치( $Q_2$ ) 턴온 시 기생저항 성분에서 발생하는 에너지 손실을 구하면 다음과 같다.

$$P_{loss, on} = r_{on} \cdot i_{c, rms(on)}^2 \quad (1)$$

$$P_{loss, off} = r_{off} \cdot i_{c, rms(off)}^2 \quad (2)$$

여기서  $r_{on}$ 과  $r_{off}$ 는 주스위치( $Q_1$ )와 보조스위치

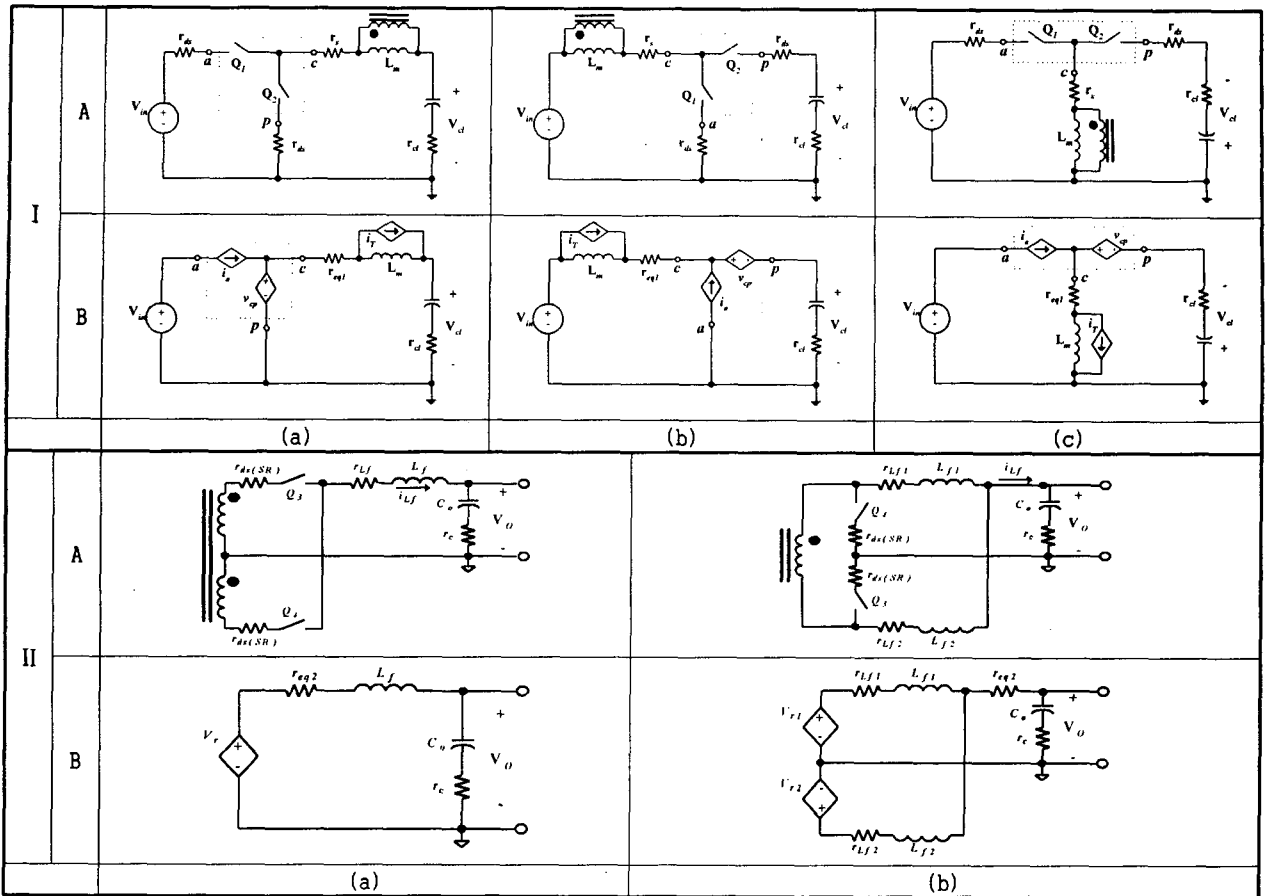


그림.1 시비율이 상보적으로 동작하는 영전압 스위칭 컨버터. I은 컨버터의 일차측 회로도이며, II는 이차측 회로도이다. I에서 (a)는 시비율이 상보적으로 동작하는 하프 브리지 컨버터(AHB)이며 (b)는 승압형 능동 클램프 회로를 가진 포워드-플라이백 컨버터(FFC-BACC), (c)는 승-강압형 능동 클램프 회로를 가진 포워드-플라이백 컨버터(FFC-FACC)이다. II에서 (a)는 센터탭 정류회로(CTR)이며 (b)는 배전류 정류회로(CDR)이다.

( $Q_2$ ) 턴은 시 회로 상에 존재하는 기생저항 성분의 합을 나타내며,  $i_{c, rms(on)}$ 와  $i_{c, rms(off)}$ 는 그림 1의 일차측 회로에서 노드(node) C에 흐르는 전류의 실효치를 나타낸다. 또한, 식(1)과 (2)에 의한 전체 에너지 손실은 노드 C에 흐르는 평균 전류에 의해 다음과 같이 표현될 수 있다.

$$P_{loss, total} = P_{loss, on} + P_{loss, off} = r_{eq1} \cdot i_{c, avg}^2 \quad (3)$$

여기서  $r_{eq1}$ 은 일차측 회로에 존재하는 기생저항 성분의 평균화된 등가저항을 나타내며, 그 값은 표 1에 정리하였다. 시비율이 상보적으로 동작하는 하프 브리지 컨버터의 경우, 노드 C에 흐르는 전류의 평균값은 영이다. 그러므로 위에서 언급한 것처럼 평균전류에 의해 에너지 손실이 표현될 수 없다. 따라서 시비율이 상보적으로 동작하는 하프 브리지 컨버터의 경우는 평균전류가 아닌 실효치 전류로 나타내었으며, 실효치에 의해 표현될지라도 평균화 원리에는 영향을 주지않고 표현될 수 있다. 다음으로, 그림 1에서 점선으로 둘러싸인 비선형 부분인 스위치  $Q_1$ 과  $Q_2$ 의 평균전류와 평균전압을 구하면 다음과 같다.

표. 1 일차측 회로와 이차측 회로의 기생저항 성분의 평균화된 등가저항

		AHB	FFC
$i_{c, av}$	CTR	0	$(\frac{2I_o}{n}) \cdot D$
	CDR		$(\frac{I_o}{n}) \cdot D$
$r_{eq1}$	$r_{ds} + r_s + r$	$(r_{ds} + r_s) \cdot (\frac{1}{D} + \frac{1}{3} \Lambda^2) + \frac{r_{cl}(1-D)}{3}$ $\Lambda = \frac{nV_{IN}}{2I_o L_m f_s} \cdot CDR, \Lambda = \frac{nV_{IN}}{4I_o L_m f_s} \cdot C$	
$\alpha$		$r_{ds(SR)}$	
$r_{eq2}$	$r_{L_f} + r_{ds(S)}$	$r_{ds(SR)}$	

$$i_a = [i_m + i_{T(on)}] \cdot d \quad (4)$$

$$v_{cp} = v_{in} \cdot d \quad (5)$$

$$v_{cp} = -v_{cl} \cdot d$$

$$v_{cp} = (v_{in} + v_{cl}) \cdot d \quad (6)$$

여기서  $i_m$ 은 자화인덕터에 흐르는 전류를 나타내며,  $i_{T(on)}$ 은 변압기 일차측에 흐르는 전류를 나타낸다. 그리고 식(5)은 시비율이 상보적으로 동작하는 하프 브리지 컨버터에 적용되며, 식(6)은 포워드-플라이백 컨버터에 적용된다. 평균전류와 전압은

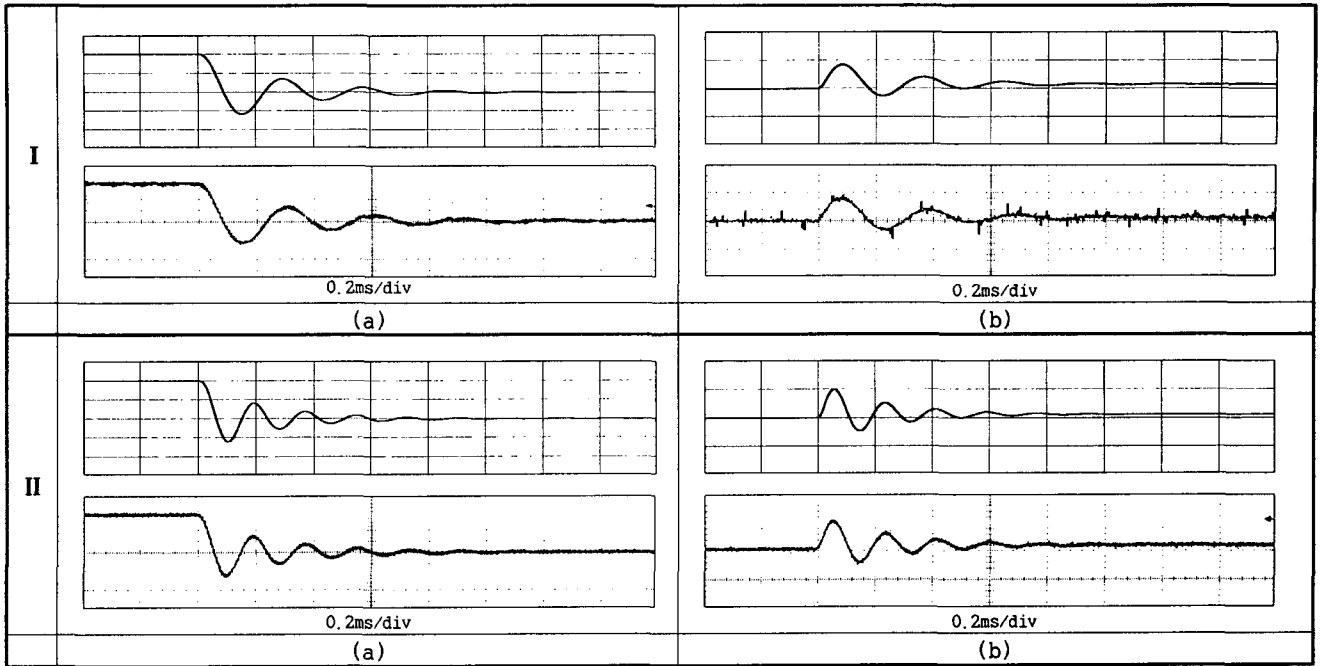


그림. 2 시비율이 상보적으로 동작하는 하프 브리지 컨버터(I:  $V_{IN}=48V, V_O=3.3V$ )와 포워드-플라이백 컨버터(II:  $V_{IN}=48V, V_O=5V$ )의 계단 부하 응답 시뮬레이션과 실험 결과 (부하 변동  $I_o=10A \rightarrow 6A$ ) (a) 출력 필터 인덕터 전류(I:  $i_{LF}$ , II:  $i_{LF1} + i_{LF2}$  2A/div) (b) 출력 전압(1V/div)

표 2에 정리하였다. 이상과 같이 구해진 일차측 회로의 평균화 등가회로를 그림 1의 I-B에 나타내었다.

### 2.2 이차측 회로의 평균화 모델 유도

앞에서 언급한 바와 같이, 이차측 회로는 저주파수 필터에 해당된다. 따라서 평균화 등가회로를 구하기 위해서는 이 필터에 인가되는 전압의 평균값을 구하면 된다. 평균화 모델을 구하기 위해 먼저, 이차측에 존재하는 기생저항 성분의 평균화된 등가저항 값을 구한다. 일차측 회로에 적용한 것과 같이 에너지 보존 원리<sup>[6]</sup>를 적용하여 동기 정류기 온저항( $r_{ds(SR)}$ )에 의한 에너지 손실을 구하고, 출력

전류의 평균값으로 표시하면 다음과 같다.

$$P_{loss, Q3} = [r_{ds(SR)} \cdot D] \cdot I_o^2 \quad (7)$$

$$P_{loss, Q4} = [r_{ds(SR)} \cdot (1-D)] \cdot I_o^2 \quad (8)$$

$$P_{loss, total} = P_{loss, Q3} + P_{loss, Q4} = \alpha \cdot I_o^2 \quad (9)$$

여기서  $\alpha$ 는 동기 정류기 온저항의 평균화된 등가저항 값을 나타낸다. 다음으로 출력 필터에 인가되는 전압은 일차측 회로에서 변압기 일차측에 인가되는 전압을 구하면 쉽게 얻어진다. 구해진 평균화된 등가저항과 입력전압은 표 1과 2에 정리하였다. 그림 2는 위에서 구한 평균화 등가회로의 타당성을 검증하기 위해 센터탭 정류기를 가진 시비율이 상

표. 2 일차측 회로의 스위치 전류와 전압, 변압기 일차측 전류 그리고 이차측 회로 입력전압의 평균값

		AHB	FFC-BACC	FFC-FACC
$v_{cp}$		$v_{in} \cdot d$	$-v_{cl} \cdot d$	$[v_{in} + v_{cl}] \cdot d$
$i_a$	CTR	$[i_m + \frac{1}{n} i_{Lf}] \cdot d$	$-[i_m + \frac{1}{n} i_{Lf}] \cdot d$	$[i_m + \frac{1}{n} i_{Lf}] \cdot d$
	CDR	$[i_m + \frac{1}{n} i_{Lf1}] \cdot d$	$-[i_m + \frac{1}{n} i_{Lf1}] \cdot d$	$[i_m + \frac{1}{n} i_{Lf1}] \cdot d$
$i_T$	CTR	$\frac{1}{n} [i_{Lf} \cdot (2d-1)]$		
	CDR	$\frac{1}{n} [i_{Lf1} \cdot d - i_{Lf2} \cdot (1-d)]$		
$v_r$		$\frac{1}{n} [v_{in} \cdot d + v_{cl} \cdot (1-2d)] + \frac{(r_{ds} + r_s)}{n} [i_m \cdot (1-2d) - \frac{1}{n} i_{Lf}]$	$\frac{1}{n} [v_{in}(2d-1) + v_{cl}(1-d)] + \frac{(r_{ds} + r_s)}{n} [i_m \cdot (1-2d) - \frac{1}{n} i_{Lf}]$	
$v_{r1}$		$\frac{1}{n} [v_{in} - v_{cl} - (r_{ds} + r_s)(i_m + \frac{1}{n} i_{Lf1})]$	$\frac{1}{n} [v_{in} - (r_{ds} + r_s)(i_m + \frac{1}{n} i_{Lf1})] \cdot d$	
$v_{r2}$		$\frac{1}{n} [v_{cl} - (r_{ds} + r_s)(\frac{1}{n} i_{Lf2} - i_m)] \cdot (1-$	$\frac{1}{n} [v_{cl} - v_{in} - (r_{ds} + r_s)(\frac{1}{n} i_{Lf2} - i_m)] \cdot (1-d)$	

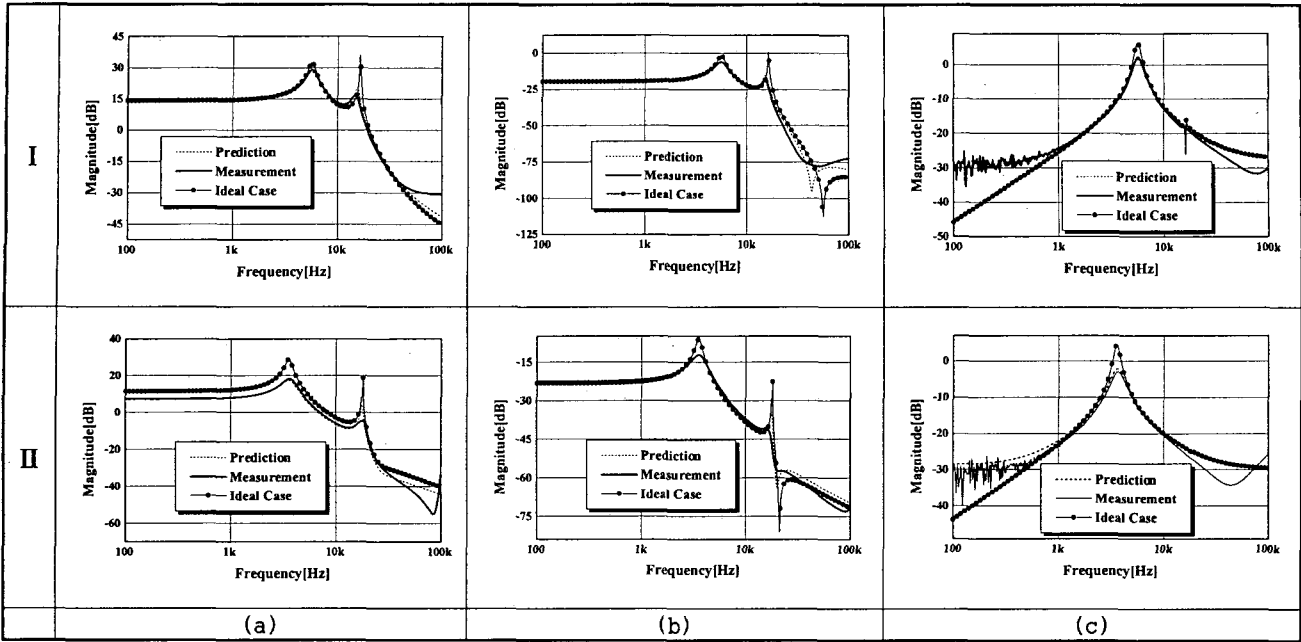


그림. 3 포워드-플라이백 컨버터(I:  $V_{in}=48V$ ,  $V_o=5V$ ,  $I_o=10A$ ,  $f_s=150kHz$ )와 비울이 상보적으로 동작하는 하프 브리지 컨버터(II:  $V_{in}=48V$ ,  $V_o=3.3V$ ,  $I_o=10A$ ,  $f_s=120kHz$ )의 함수 시뮬레이션과 실험 결과 (a) 제어 대 출력 전압 전달 함수 (b) 입력 전압 대 출력 전압 전달 함수 (c) 출력 임피던스

보적으로 동작하는 하프 브리지 컨버터와 배전류 정류기를 가진 포워드-플라이백 컨버터를 제작하고, 계단 부하 응답의 시뮬레이션과 실험 결과를 비교한 것이다. 그림 2를 통해 구해진 평균화 등가 회로의 정확성을 확인할 수 있다.

호 등가회로의 타당성을 검증하기 위해 두가지 형태의 시비율이 상보적으로 동작하는 영전압 스위칭 컨버터를 제작하였으며, 시뮬레이션과 실험 결과를 비교하였다.

본 논문은 한국전력 공사의 지원에 의하여 기초 전력공학공동연구소의 주관으로 수행된 과제임.

### 2.3 소신호 등가회로 유도

소신호 등가회로는 그림 1의 I-B와 II-B에 나타난 평균화 등가회로에서 종속 전류원과 종속 전압원으로 표시된 부분에 외란을 가하여 소신호 성분만을 고려하면 쉽게 구할 수 있다. 그림 3은 실험용으로 제작된 두가지 형태의 시비율이 상보적으로 동작하는 영전압 컨버터의 시뮬레이션과 실험 결과를 비교한 것이다. 이상적인 경우는 클램프 커패시터와 출력 커패시터의 esr만을 고려한 것이다. 그림에서 알 수 있는 바와 같이, 이미 알려진 추가적인 쌍극점의 특징을 잘 보여주고 있다.<sup>[5]</sup> 또한, 기존에 제시된 소신호 모델과는 달리 추가적인 쌍극점에서의 피킹 감쇠를 잘 예측하고 있다.

### 3. 결 론

본 논문에서는 시비율이 상보적으로 동작하는 영전압 컨버터에 대한 일반화된 소신호 등가회로를 제안하였다. 에너지 보존 원리를 이용하여 회로 상에 존재하는 기생저항 성분을 포함시켰으며, 기생저항 성분이 두 번째 쌍극점의 피킹(peaking) 감쇠에 큰 영향을 미친다는 것을 보였다. 구해진 평균화 등가회로와 평균화 등가회로부터 유도된 소신

### 참 고 문 헌

- [1] Ionel Dan Jitaru, "High Frequency, Soft Transition Converter," IEEE Applied Power Electronics Conference Proc., 1993, pp.880-887.
- [2] Laszlo Huber, and Milan M. Jovanovic, "Forward-Flyback Converter with Current-Doubler Rectifier: Analysis, Design, and Evaluation Results," IEEE Trans. Power Electronics, Vol. 14, No. 1, pp.184-192, 1999, Jan.
- [3] Ramesh Oruganti et al., "Soft-Switched DC/DC Converter with PWM Control," IEEE Trans. Power Electronics, Vol. 13, No. 1, pp.102-114, 1998, Jan.
- [4] Sergey Korotkov, et al., "Small-Signal Modeling of Soft-Switched Asymmetrical Half-Bridge DC/DC Converter," IEEE Applied Power Electronics Conference Proc., 1995, pp.707-711.
- [5] Yim-Shu Lee, and Bo-Tao Lin, "Modeling, Analysis, and Design Criteria of Actively Clamped Double-Ended Converters," IEEE Trans. Circuits and Systems I: Fundamental Theory and Applications, Vol. 47, No. 3, pp. 312-323, 2000, March.
- [6] Dariusz Czarkowski, and Marian K. Kazimierczuk, "Energy-Conservation Approach to Modeling PWM DC-DC Converters," IEEE Trans. Aerospace and Electronic Systems, Vol. 29, No. 3, pp.1059-1063, 1993, July.