

물리적인 전력소자 모델을 이용한 대용량 인버터 시뮬레이션 기술

윤재학*, D. Schröder**

*현대중공업(주) 기계전기 연구소, **뮌헨공대 (독일)

High Power Circuit Analysis with the Simulation Technique using Physical Models of Power Devices

Jae Hak Yoon*, D. Schröder**

HYUNDAI Heavy Industries Co.,LTD Electro-Mechanical Research Institute*,
Technical University of Munich, Germany**

ABSTRACT

The design of high power electronic circuits and the verification of the design by practical experiments are time and cost consuming. Recently power circuit simulation technique is developing to do it easily. However, most of the simulation has used the ideal switch model consists of passive component that can not describe the physical characteristics of semiconductor devices and cannot describe the switching transient state. For the design of such power electronic circuits by the simulation, the switching transients are very important. Therefore the simulation models must describe the switching transient and the stationary behavior as precisely as possible on the hand and as fast as possible the other hand. This paper introduces the application of the physical models of power devices that are developed by TUM (Technical University of Munich, Germany) for the power electronic circuit analysis.

1. 서 론

대용량 전력회로의 개발은 설계에서 설계 검증까지 많은 설비와 시간이 요구된다. 때로는 전력소자의 보호동작과 전력회로의 안전한 구동을 검증하기 위하여 소자의 파손을 감수하며 시험을 수행 하는 경우도 있다.

따라서 전력회로 시뮬레이션 기술이 발달하고 있다. 하지만 전력소자를 이상적인 모델, 혹은 수동소

자(inductance, resistance, capacitance)로 구성된 모델을 사용하기 때문에 스위칭 과도상태를 정확히 예측하기 어렵다. 그러나 전력소자가 on, off를 할 때 나타나는 전압, 전류의 과도상태에서 전력소자의 소손과 같은 여러 가지 전력회로의 문제점이 나타난다. 그러므로 전력소자의 스위칭으로 인한 과도상태를 예측할 수 있다면 전력회로의 설계와 검증에 소요되는 기간과 비용 그리고 대용량 실험의 위험을 줄일 수 있다.

본 논문에서는 스위칭 과도상태를 예측할 수 있는 물리적인 전력소자 모델(뮌헨공대 개발, 독일)^{[1],[2]}을 소개한다. 그리고 대용량 전력소자(IGCT, 4,5kV, 3kA)의 물리적인 모델을 이용하여 대용량 전력회로의 개발 초기단계에서 활용한 예를 기술한다. 그리고 소자 직렬구조(3레벨 NPC 타입)로 구성된 전력회로에서 각 소자의 내부 변수 차이와 게이트 신호의 차이에 대한 시뮬레이션 해석을 결과를 도시하고 활용분야를 제시 한다.

2. 본 론

2.1 전력소자 의 물리적인 구조와 모델의 특성

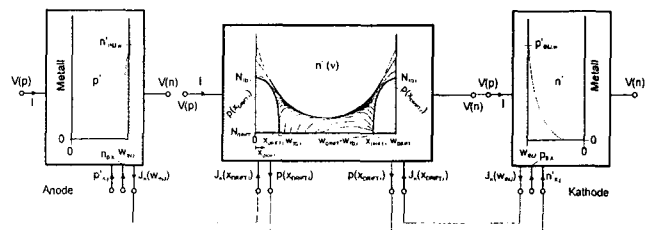


그림 1 Power diode의 1차원 모델 구조

그림 1은 power diode의 1차원 물리적 구조를 보인 것이다. power diode는 고압 대용량 소자에

사용되는 기본적인 구조이다. 그림에 나타난 바와 같이 중간에 표기된 low-doped zone, n(v)는 소자가 off되어 전원을 차단(blocking)하고 있을 때 차단할 수 있는 전압을 높여주기 위한 구조로, 거의 모든 대용량 전력소자에 사용되는 구조이다. 이 구조로 인하여 양쪽(anode와 cathode)에서 캐리어의 확산이 발생하기 때문에 양방향 확산 방정식을 이용한다. 또한, low doped zone에서 일어나는 high level injection과 같은 물리적인 현상을 시뮬레이션할 수 있도록 여러 방정식들이 각 모델의 기하학적 데이터와 함께 구성되어 있다.

2.2 IGCT 모델의 특성

power diode는 하나의 low doped zone이 있지만 IGCT는 low doping 된 p base와 n base 두개가 존재한다^{[1],[2]}. 사용된 모델은 두개의 low doped zone에서의 carrier profile 변화, 이로 인한 사다리꼴 형태의 전계 분포의 표현이 가능하다. 따라서 turn off 시 삼각형 전계분포에서 사다리꼴 전계 분포로 변환하는 과정에서 생기는 2번째 peak 전압의 시뮬레이션이 가능하다. 또한 차단전압의 증가로 인한 동적 전자 눈사태 (dynamic avalanche) 효과를 위한 표현 식을 가지고 있다.

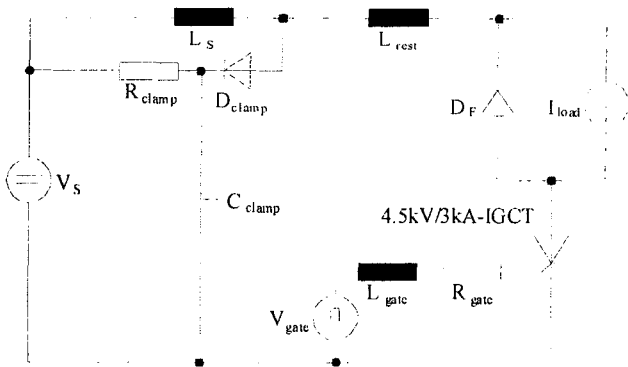


그림 2 GCT 모델의 검증회로

그림 2는 실제 IGCT 소자와 모델을 시험하기 위한 시험회로 (simple buck converter)를 나타낸다 회로의 구성은 1개의 IGCT (4.5kV/3kA)와 스너버 회로 (clamped turn on snubber inductance)로 구성되어 있다. 그림 3은 사용된 IGCT 모델의 특성을 보여주고 있다. 가는 실선으로 표시된 모델의 시뮬레이션 파형과 두껍게 표시된 실험파형을 비교해 볼 때 사용된 모델의 특성이 실제 시험파형과 거의 유사함을 알 수 있다. 점선으로 표시된 파형은 소자 모델에서 dynamic avalanche 수식을 제거하였을 경우의 파형이다. 이 경우 avalanche 효과에 의한 모델 특성의 차이를 알 수 있다.

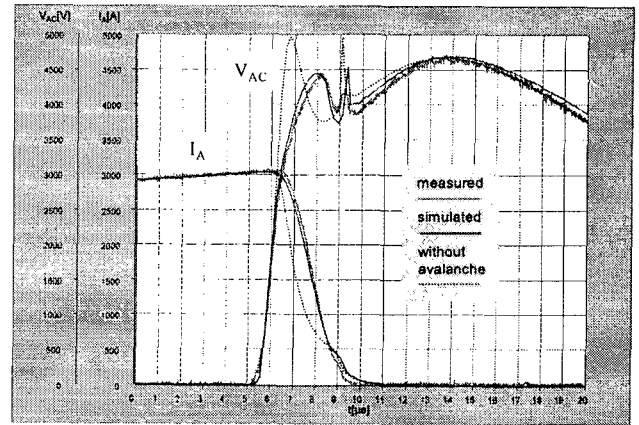


그림 3 Snubberless Hard turn off 4.5kV/3kA

그림 4는 두개의 IGCT 소자가 직렬로 연결되었을 경우에 소자 모델의 특성을 시뮬레이션 하기 위한 시험회로이다. 직렬연결 구조는 DC link 전압을 높이기 위하여 많이 사용되는 구조이다. 그림 5의 2개의 동일한 IGCT 모델과 동일한 게이트 신호를 사용하였을 경우 IGCT1과 IGCT2의 차단 전압 분배가 동일하게 이루어 졌다.

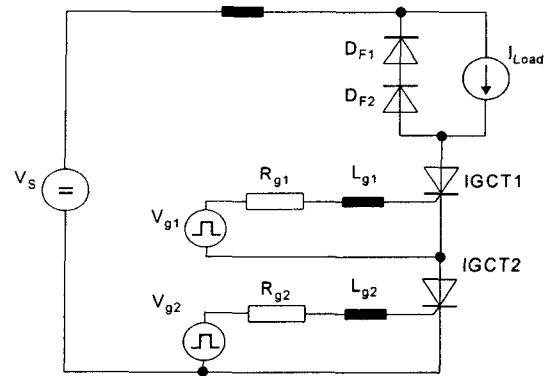


그림 4 2개의 IGCT 직렬 연결구조

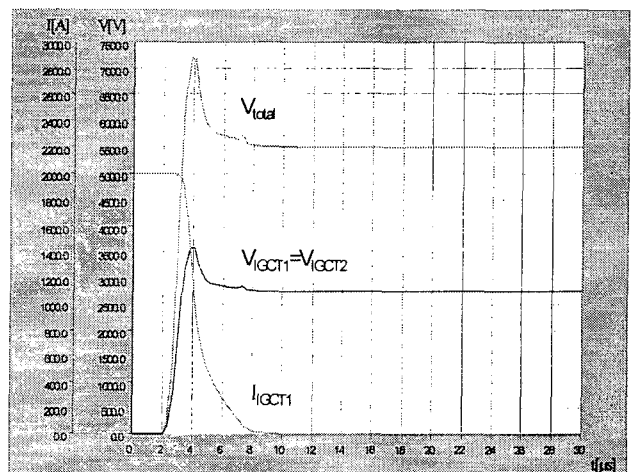


그림 5 동일한 IGCT 모델과 동일한 게이트 신호 사용시 (5.5KV, 2KA, Snubberless hard turnoff)

그림 6은 동일한 소자모델에 대하여 IGCT2의 게이트 신호의 인가 시점이 IGCT1의 게이트 신호보다 30ns 지연이 되었을 경우에 대한 전압파형이다.

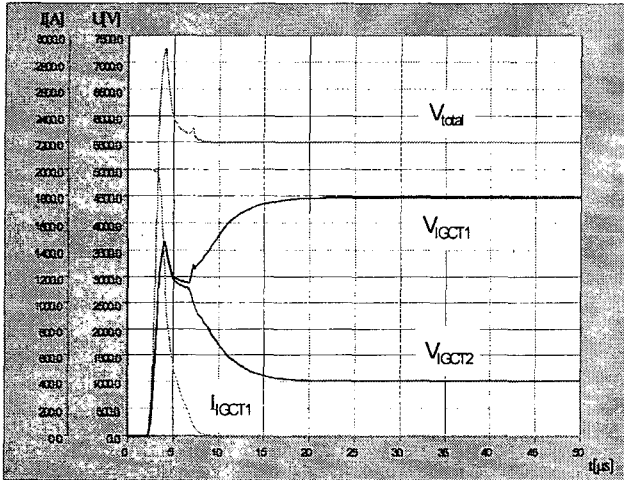


그림 6 IGCT2의 게이트 신호가 30ns 지연되었을 때 (5.5KV, 2KA, Snubberless hard turnoff)

파형에서 알 수 있듯이 IGCT1의 전압강하와 IGCT2의 전압강하가 많은 차이를 나타내고 있음을 알 수 있다. IGCT1이 30ns 먼저 turn off 되었기 때문에 IGCT1 쪽으로 전압 강하가 먼저 일어나게 되고 정상 상태가 되어도 전압분배가 균일하지 않게 된다.

2.3 3레벨 1상분 전력회로 시뮬레이션

물리적인 전력소자를 이용한 시뮬레이션 기술의 또 하나의 장점은 개발 초기에 검증되지 않은 전력회로를 실제 구성하여 시험하기 전에 시험 결과를 미리 예측 할 수 있다는 것이다. 그림 7은 3레벨 1상분에 대한 시험회로를 나타내고 있다. 이 시험회로는 4MW 3레벨 인버터 전력회로의 초기 개발 시에 3상분의 전력스택 중 1상분의 전력스택을 먼저 제작하여 실제로 IGCT의 고전압 차단능력과 각 소자간에 허용되는 게이트신호의 시간차이 등을 시험하였다 (그림 8). 물리적인 소자모델을 사용한 시뮬레이션 파형 (그림 7)과 실험파형 (그림 9)이 서로 다른 것은 3레벨 전력회로를 구동하기 위한 게이트 신호의 시퀀스가 다르기 때문이다. 몇 가지 시뮬레이션을 통하여 IGCT 소자의 직렬연결에 의한 전압, 전류 차단능력과 허용되는 각 게이트 신호 차이를 알 수 있었다. 한 가지 흥미로운 것은 3-level 전력회로를 구동하기위한 스위칭 동작 후 모든 게이트 신호를 차단하였을 때 시험회로의 출력단자에서 전압의 ringing 현상이 발생함을 알 수 있다. 이것은 free-wheeling 다이오드와 IGCT가

on, off 하는 동작 중에서 다이오드의 커패시터 성분과 부하 리액터의 공진에 의한 현상으로 시뮬레이션에서도 동일한 현상이 예측되었다.

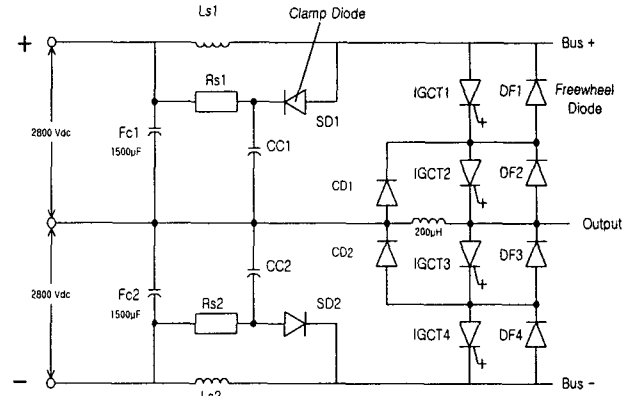


그림 7 3레벨 1상분 시험회로

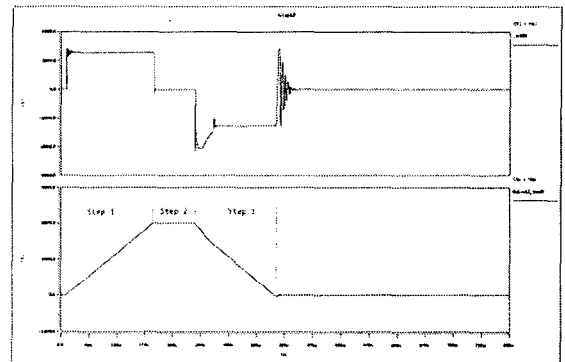


그림 8 부하단의 전압,전류 시뮬레이션 파형

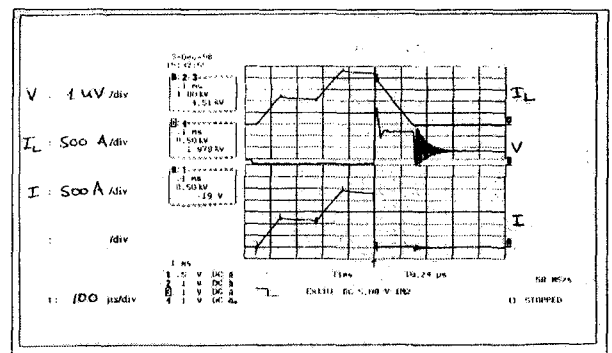


그림 9 부하단의 전압전류 시험 파형

2.4 4MW 3레벨 인버터의 시뮬레이션

2.2절에서 기술한 바와 같이 소자의 직·병렬로 구성된 전력회로는 각 전력소자의 게이트신호의 차이(시간지연)로 인하여 분배 전압불균형 (voltage asymmetry effect)이 일어나기 쉽다. 전력소자에

의한 악영향을 다시 정리하면 다음과 같다.

- (1) 각 소자간 물리적인 변수 차이 (예: 캐리어 life time, τ_H)
- (2) 각 소자에 인가되는 게이트 신호들의 시간차이
- (3) 게이트 인덕턴스 값의 차이
- (4) 상기 (1)항에서 (3)항까지의 조합

그림 10은 4MW 인버터 시스템^[3]의 인버터부 전력회로를 나타낸 것이다. 모두 12개의 IGCT를 사용한 3 레벨 방식의 전력회로 구조를 갖고 있다.

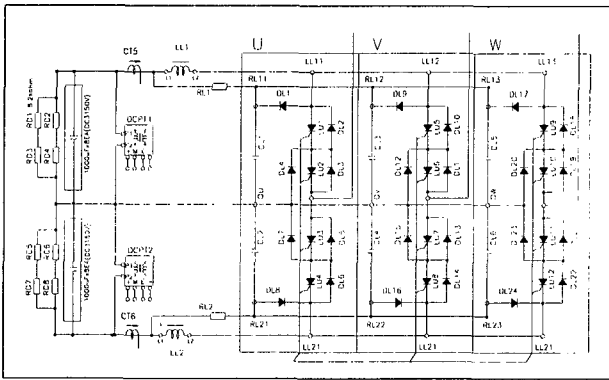


그림 10 4MW 3-level 인버터 전력회로 구성도

그림 11은 앞에서 언급한 (1)항목과 같이 두개의 IGCT1과 IGCT2의 캐리어 life time(τ_H)이 서로 20% 변동 하였을 때 IGCT1과 IGCT2의 전압강하 파형을 부하전류와 함께 나타낸 것이다. 캐리어 life time (τ_H)가 작아진 IGCT1쪽으로 많은 전압강하가 나타났다. 또한 그림12는 IGCT1과 IGCT2의 게이트 인덕턴스가 상호간에 10% 변화 하였을 때의 각 소자의 전압을 시뮬레이션 한 것이다. 소자의 물리적인 특성 변화에 대하여 각소자간 전압강하가 크게 차이가 남을 알 수 있다.

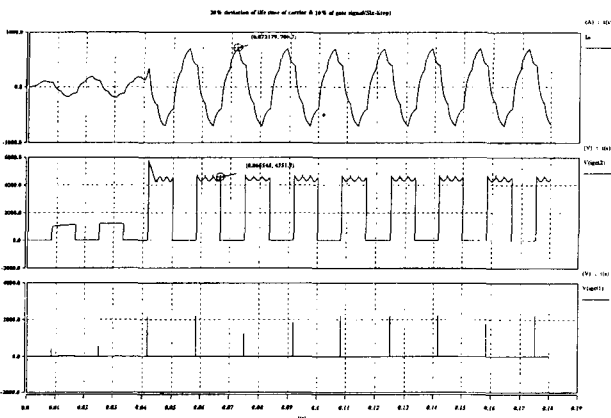


그림 11 내부변수(Carrier life time, τ_H)이 20%변화시 IGCT1과 IGCT2의 전압 분배

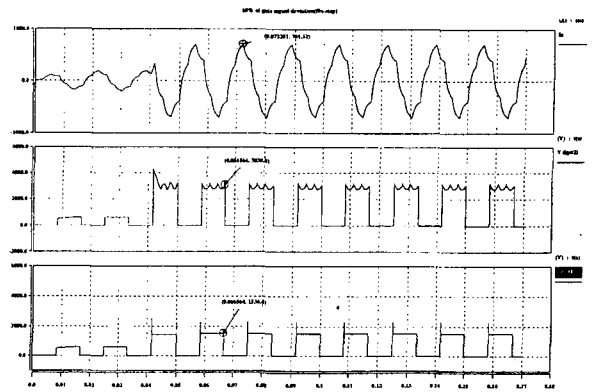


그림 12 IGCT1과 IGCT2의 게이트 인덕턴스가 10%변화시 각소자간 전압 분배

3. 결 론

본 논문에서는 전력소자 모델 (IGCT 4.5kV/3kA)의 물리적 특징을 소개하였다. 그리고 단일 소자와 직렬로 연결된 전력회로의 전기적 특성을 소개하였다. 그 활용으로서 검증되지 않은 전력회로의 시험 예측에 유용하게 활용될 수 있음을 확인하였다. 또한 전력소자의 내부 변수 변동문제와 같은 실제 시험으로 검증하기 어려운 전력회로의 문제점 파악에도 유용하게 사용될 수 있다. 앞으로 다양한 전력소자를 사용한 직·병렬 전력회로의 topology 검증과 전력소자 보호회로 설계에 활용될 예정이다.

참 고 문 헌

- [1] H. Kuhn and D. Schröder "Circuit Simulation of Hard-Driven IGCT for snubberless Operation using a Physically Based Model", Proc. of IPEC, Tokyo, 2000
- [2] H. Kuhn and D. Schröder "A new Validated Physically Based IGCT Model for Circuit Simulation of Snubberless and Series Operation", Proc. of IEEE IAS, Rome, 2000
- [3] 박영민, 한기준, 최세경, 정명길, 이세현 "4MW급 고압인버터 시스템 개발" 전력전자학회 논문집 6권5호 2001.10