

SRM 인버터의 병렬 스위칭을 위한 새로운 스위칭 패턴

이상훈¹, 이상훈², 정성우, 임현호, 박성준*, 안진우**

KT전기(주), *동명대학, **경성대학교

Novel Switching Pattern for the Parallelizing of SRM Inverter

S. H. Lee, S. H. Lee, S. W. Jung, H. H. LIM, S. J. Park*, J. W. Ahn**

KT Electric Co. *Tongmyung College, **Kyungsung Univ.

ABSTRACT

A SRM inverter has very low switching frequency. This results in reducing the burden for a high-speed of the gate-amp interface circuit. and the linearity of optocoupler is used to protect the instantaneous peak current for the stable operation

In this paper, series resistor is used to equal the current sharing of each switching device and a linear gate-amp is proposed to protect the instantaneous peak current which occurs in transient state.

1. 서 론

최근 환경정책에 따라 전기자동차의 관심과 필요성이 대두되면서 견인력 모터에 대한 관심이 높아지고 있다.

SRM은 토오크 특성이 우수한 릴렉턴스전동기의 고유특성 뿐만 아니라 가변속도에 종속되지 않는 직류전동기의 특성을 가지고 있어 기동에서 정상 가변속도까지 원활한 운전을 요구하는 견인력 모터로서 많은 연구가 이루어지고 있다. 전기자동차의 전원특성은 저전압 대전류의 특성을 가지고 있다. 이는 전기자동차의 전력변환장치의 가격상승을 초래한다. 최근 이와 같은 전기자동차의 전원특성에 맞는 저가형 전력변환장치의 개발을 위해 저전류 용량의 소자를 이용한 인버터의 병렬운전에 대한 관심이 높아지고 있다. 기존의 스위칭소자의 병렬운전은 소자의 기생성분에 대한 특성과 전력선의 표유인덕턴스에 대한 영향을 고려한 복잡한 해석이 요구되었다.

본 연구에서는 설계된 전력선의 형상 및 소자의 기생성분으로 인한 전류분담 불평형성을 케이트-소

스 양단의 전압조정으로 복잡한 해석없이 간단히 전류분담에 대한 평형을 유지 하였으며, turn-on, turn-off에서 동적분담으로 인한 정격이상의 과전류 상태를 안정시키기 위한 gate 신호패턴을 opto-coupler 1차측에서 구현하고자 하였다.

2. 본 론

2.1 SRM 여자를 위한 인버터의 스위칭 주파수

SRM 여자를 위한 인버터의 스위칭 주파수는 다른 전동기에 비해 낮다. 이는 기존의 높은 스위칭 주파수로 운전하는 전동기에 대한 gate-amp 인터페이스 회로의 고속화에 대한 부담을 덜 수 있으며 급격한 스위치 turn-on turn-off 동작으로 인한 정격이상의 과전류에 대한 별도의 스너버 회로없이 스위칭 패턴에 의한 제어를 가능하게 한다.

2.2 POWER MOSFET의 병렬운전

고용량 인버터의 저가격화를 위해 저용량 소자는 언제나 병렬운전을 하게 된다. 저가의 저용량 소자로 병렬운전을 하는 것은 기술적인 위험이 따르게 된다. 이러한 관점에서 병렬운전에서는 전압, 전류, 접속온도가 가장 중요한 파라미터들이다. 일반적으로 MOSFET의 병렬운전은 크게 정상 상태의 전류 분담 그리고 과도 스위칭 상태 하에서의 전류의 동적 분담으로 나누게 된다.

2.2.1 전류의 정상상태에서의 분담

정상상태에서 Power MOSFET의 병렬그룹에서의 전류는 개개의 on 저항에 대해 역의 비율로 개개의 소자 자체에 배분 할 것이다. 가장 낮은 on 저항 상태에서의 소자는 가장 큰 전류를 흐르게 할 것이다. 이것은 스스로 전류분담에 대한 보상이 된다. 왜냐하면 이 소자의

전력 손실이 최대이기 때문이다. 이것은 열저항이 다른 소자보다 더 많아지며 그것은 전류를 같게 해주는 경향을 가지게 해줄 것이다. N개 병렬 연결된 소자의 그룹에서의 분석은 가장 낮은 on 저항을 분석하므로 단순화 할 수 있다.

2.2.2 Switch turn-on 기간동안의 동적 분담

그림 1은 turn-on에서 Drain 단의 전압, 전류파형 및 gate 파형을 나타내고 있다.

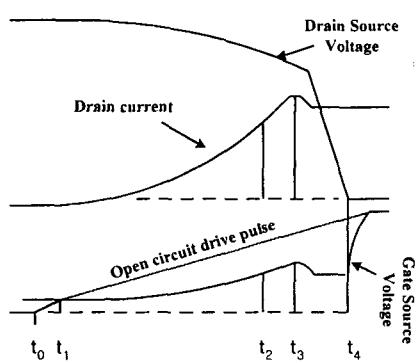


그림 1 Switch turn-on 시 전압 및 전류 파형

Fig. 1 Current and voltage waveforms at switch turn-on

먼저 게이트 전류와 공통인 소스와 직렬로 연결된 인더터스은 유도 전압을 발생한다. 그것은 소스 전류의 결과로 할 수 있다. 이 전압은 게이트-소스 양단의 전압 상승 비율을 낮게 만든다. 이것은 결국에는 부하 전류의 전류 상승 비율을 낮게 한다. 이것은 부의 피드백 효과이다

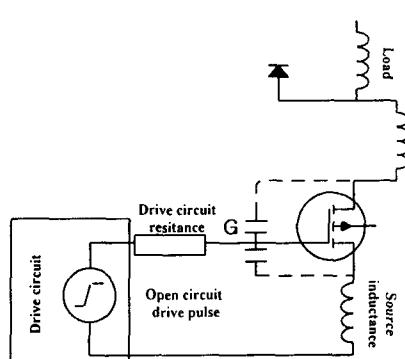


그림 2 Switching-on 시 동적분담 효과

Fig. 2 Diagrammatic Representation of Effects When Switching-on

그림 2는 회로의 기생성분을 포함한 switching-on 시 회로의 상태를 나타내고 있다. 게이트 소스의 전압의 영향을 주는 두 번째 요소는 소위 말하는 밀리 효과이다.

t_1 과 t_2 기간동안 얼마간의 전압이 드레인과 직렬로 연결된 회로 인더터스에 걸쳐 떨어진다. 그리고 드레인 소스 전압은 떨어지기 시작한다. 드레인 소스의 전압의 감소는 드레인 게이트에 걸친 캐패시턴스가 방전하게 되며 이것은 게이트와 소스 사이에 나타나는 전압 상승 비율을 감소시킨다. 드레인에서의 증가하는 전류는 드레인-소스 전압의 강하를 초래하고 이것은 결국 게이트 소스 전압의 증가를 더하게 하여 드레인 전류 증가를 반하는 성질을 가지게 한다.

2.2.3 Switch turn-off 기간동안의 동적 분담

그림 3은 Power MOSFET의 병렬연결에 따른 Swiching-off시 각 소자의 전압 및 전류파형을 나타낸다. 우선 소스 인더터스는 0이라고 가정한다. t_1 에서 게이트 전압은 Power MOSFET B가 더 이상 드레인 전류를 지탱할 수 없는 지점까지 도달하게 된다. 이때 부하전류는 재분배된다. Power MOSFET B에서의 전류는 감소하고 반면에 Power MOSFET A에서의 전류는 증가한다.

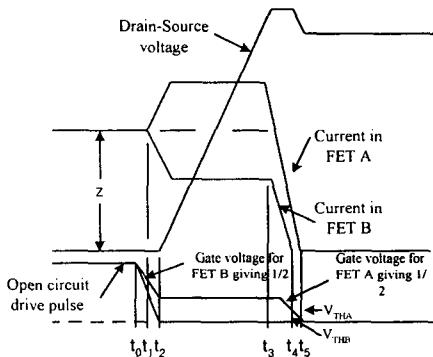


그림 3 Switch turn-off 시 전압 및 전류 파형

Fig. 3 Current and voltage waveforms at switch turn-off

t_2 에서의 Power MOSFET B는 더 이상 전류를 지탱할 수 없게 된다. 두 개의 Power MOSFET 모두 다 선형적인 영역에서 동작하고 있다. 그리고 드레인 전압은 올라가기 시작한다. 게이트 소스간 전압은 밀려의 효과에 의해서 실제적으로 유지하는 반면 두 개의 Power MOSFET에서의 전류는 분리된 수준으로 남아 있다. 이는 두 소자의 전류의 불균등을 초래하게 된다.^[2]

2.3 제안된 POWER MOSFET의 병렬운전

전류정격을 높이기 위해 스위칭 소자의 병렬운전을 할 경우 스위칭 소자 전류분담은 소자의 포화전압특성곡선에 의해 좌우된다. 그림 4(a)와 같은 포화전압을 갖는 스위칭 소자에서 SW_1 의 스위칭 소자는 드레인 소스단 전

압이 V_{SI} 이 될 때 소자의 정격전류가 흐르게 되고, SW_2 의 스위칭 소자는 드레인 소스단 전압이 V_{S2} 가 될 때 소자의 정격전류가 흐르는 특성을 갖는다고 가정하자. 그림 4(a)와 같이 상이한 스위칭 포화전압을 갖는 두 스위칭 소자를 병렬운전 할 경우 정상상태에서 전류분담 특성은 그림 4(b)로 나타낼 수 있다. 두 스위칭 소자를 병렬로 연결하므로 드레인 소스전압은 하나가 되고 이 전압에 의해 두 스위칭 소자는 포화전압 특성에 의해 전류분담율이 정해진다. 그림 4(b)와 같이 부하전류에 의해 두 스위칭 소자의 드레인 소스단 전압인 V_{DS} 가 V_{SI} 이 된다면 SW_1 에 흐르는 전류는 소자의 정격전류인 i_{RATE} 가 흐르는 상태가 되고, 이 때 SW_2 에 흐르는 전류는 I_{DS2} 가 되어 소자의 정격전류보다 적은 전류가 흐르게 된다. 이 전류의 크기는 스위치 SW_1 의 포화특성 곡선에서 V_{S2} 일 때의 전류값이 된다.

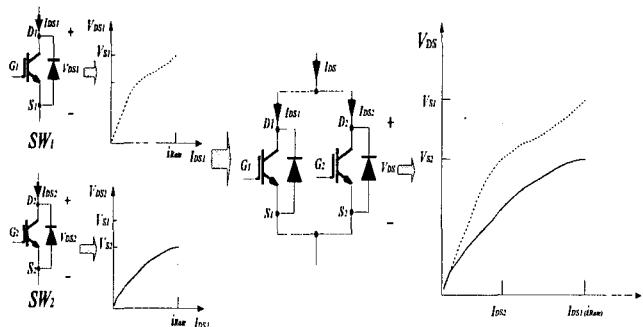


그림 4 병렬 스위칭 방식의 전류분담 특성

(a) 포화전압 특성 (b) 전류분담 특성

Fig. 4 Characteristics of current division in parallel switching method

(a) Characteristics of saturation voltage

(b) Characteristics of current division

즉 스위칭 소자를 병렬운전 할 경우 소자의 포화전압이 높은 쪽의 스위칭 소자로 전류가 집중되어 결국 전류분담율이 매우 낮게되어 스위칭 소자의 전류분담의 의미를 상실하게 된다. 이를 보상하기 위해 스위칭 소자에 직렬로 저항을 삽입하는 방식을 사용하여 게이트-소스 양단의 전압을 조정함으로서 회로 기생성분 및 각 소자의 고유특성의 복잡한 해석없이 동일한 전류분담을 가능하게 한다.

그림 5는 switch turn-on 및 turn-off시 과도상태에서 생기는 정격이상의 피크 전류를 억제하여 소자의 정격 전류 용량에서 안정한 동작을 구현하기 위해 사다리꼴 형태의 펄스 구현이 가능한 선형 gate-amp 회로이다. 이는 Power MOSFET가 소자 특성에 영향을 받지 않도록 스위치 선형영역을 거쳐 스위치 모드로의 동작 하도록 한다.

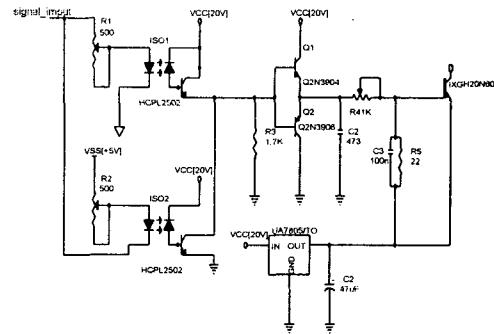


그림 5 선형 gate-amp 회로

Fig. 5 Linear gate-amp circuit

본 회로를 이용하여 turn-on 및 turn-off시 두 소자의 서로 다른 과도상태에 대한 급격한 전류 변화 및 불평형 전류를 막고자 하였다.

3. 실험 및 고찰

Power MOSFET의 원활한 병렬운전 및 병렬스위칭 패턴을 검증하기위해 그림 6과 같은 SRM 비대칭 인버터 토포로지의 test 지그를 제작하였다.

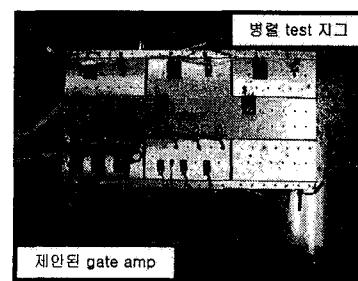
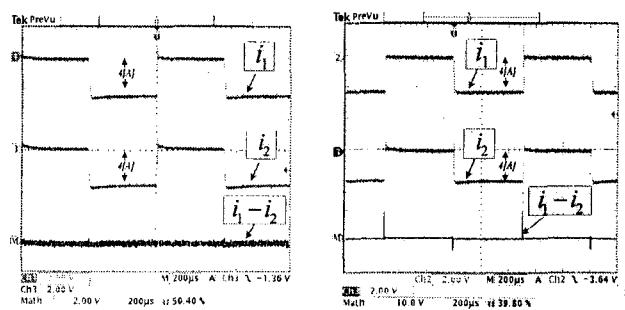


그림 6 병렬운전 test 지그 및 제안된 gate-amp 회로

Fig. 6 Paralleling test zig and proposed gate-amp circuit



(a) proposed circuit

(b) general circuit

그림 7 각 소자의 전류 분담파형

Fig. 7 Sharing Current waveform of each power MOSFET

그림 7은 IRF830을 이용한 제안된 gate-amp의 전류분담 파형과 기존의 EXB841을 이용한 gate-amp에서의 전류분담 파형을 나타내고 있다.

IRF830의 정격전류는 5A이며 0.5옴의 저항을 달아 전류를 검출하였다. 그림에서 알 수 있듯이 각 소자당 4A의 전류분담이 이루어지고 있으며 기존 회로에 비해 제안된 회로에서 과도 상태시 안정된 동작을 하고 있음을 알 수 있다.

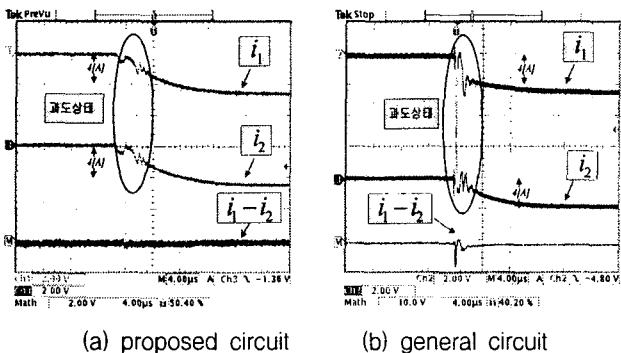


그림 8 Switch turn-on시 전류 분담파형

Fig. 8 Sharing Current waveform at switch turn-on

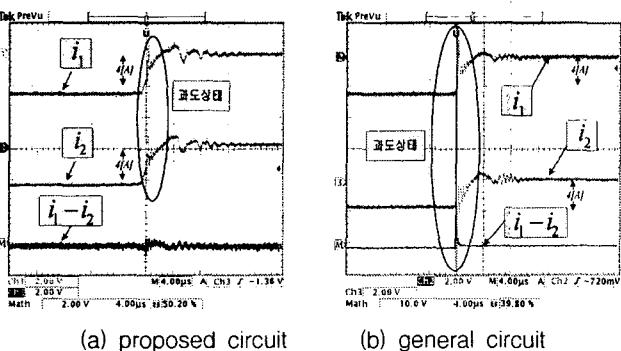


그림 9 Switch turn-off시 전류 분담파형

Fig. 9 Sharing Current waveform at switch turn-off

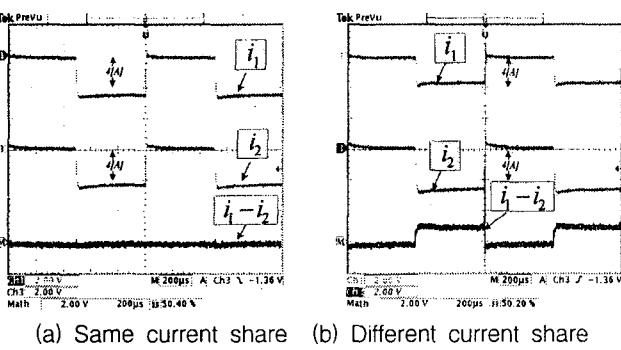
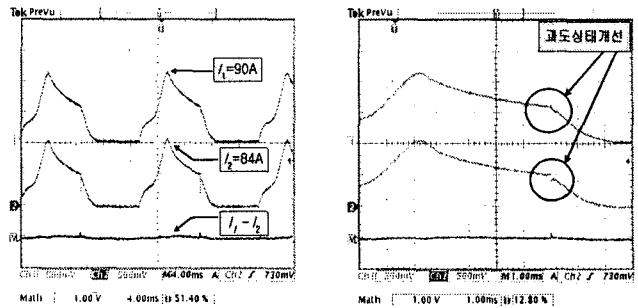


그림 10 각 소자의 gate 전압변화에 따른 상전류 파형

Fig. 10 Sharing Current waveform of each gate voltage

그림 8과 9은 과도상태시 제안된 회로의 기존의 회로의 비교 파형이다. 그림에서 알 수 있듯이 기존의 회로는 과도상태에서 순시 피크전류가 크게 나타난다.



(a) Phase current share (b) sharing current zoom

그림 11 고용량 소자의 전류 분담 파형

Fig. 11 Sharing Current waveform of high power MOSFET

특히 turn-off시에는 정격전류 이상의 순시 피크전류가 나타난다.

그림 10은 게이트-소스 양단 전압 조정에 따른 상전류 파형을 나타내고 있다. 그림 10(a)는 동일한 전류부담을 위해 각 소자의 gate단의 직렬저항을 조절하였으며 그림 10(b)는 각 소자가 다른 전류분담을 하도록 직렬저항을 조절 하였다. 결과에서 알 수 있듯이 gate에 직렬저항을 조절하므로서 회로의 기생성분 및 소자특성에 무관한 병렬분담이 간단히 이루어짐을 알 수 있다.

그림 11은 실제 SRM 상권선을 부하로 하여 100V 100A의 정격을 가지는 Power MOSFET의 상전류 분담 파형이다. 그림에서 알 수 있듯이 실제 각 소자의 전류분담은 정격 용량의 85%이상 가능하며, 과도상태시 순시 피크 전류없이 안정된 동작을 하고 있음을 알 수 있다.

4. 결 론

본 연구에서는 회로의 기생성분과 소자의 특성에 무관한 동작을 할 수 있는 gate-amp 및 gate 신호 패턴을 제시하였다. 정상상태에서는 소자의 gate 전압에 따른 드레인 전류 특성을 이용해 높은 on 저항을 가지는 소자의 드레인 전류와 동일한 전류 분담을 이루기 위해 gate 전압을 gate단에 연결한 직렬저항으로 조절 하였으며 과도상태시에는 급격한 turn-on turn-off로 인한 순시피크 전류를 막기 위해 직선성이 뛰어난 opto-coupler를 이용하여 1차 측에서 소자가 선형영역에서 스위치영역으로 동작할 수 있는 gate 패턴을 만들고자 하였다.

참 고 문 헌

- [1] B. K. Bose, T. J. E. Miller, P. M. Szezesny and W. H. Bocknell, "Microcomputer Control of Switched Reluctance Motor", *IEEE Trans. Industrial Application*, vol. 22, no. 4, pp. 708-715, 1986.
- [2] J.B. Forsythe, "Paralleling of Power MOSFETs," *IEEE-IAS Conference Record*, October 1981