

AC-PDP의 ADS 구동방법에 적합한 고효율 에너지 회수회로에 관한 연구

박현욱, 강필순, 박성준*, 김철우
 부산대학교 전기공학과, 동명대학*

AC-PDP Energy Recovery Circuit suitable for ADS Driving Method

Hyun-Wook Park, Feel-Soon Kang, Sung-Jun Park, and Cheul-U Kim
 Pusan National University, Tongmyong College*

ABSTRACT

본 논문에서는 AC-PDP 구동에 있어 효율적이며, 패널 전압을 빠르게 상승시킬 수 있어 현재 많이 이용되는 ADS 구동 방식에 적합한 에너지 회수 회로를 제안한다. 제안된 회로는 기존의 LC 순수 공진의 방식을 적용하여 에너지를 회수하는 방식 Weber 회로와 비교하여 제한적인 유지 기간 동안 동작 여유 마진을 증가시킬 수 있고, 픽셀의 ON·OFF 상태와 상관없이 효율을 증가시킬 수 있다. 제안하는 회로를 기존의 Weber 회로와 비교하여 동작원리와 특징들을 분석하고, 7.5 인치 PDP 시작품을 이용하여 제안하는 회로의 타당성과 우수성을 검증하였다.

1. 서 론

플라즈마 디스플레이 패널은 반복적인 충·방전을 통해 패널의 양단에 교번적인 교류펄스를 방전 개시 전압까지 인가하고, 이 임계전압으로 인해 발생하는 가스방전을 이용하여 가시광을 발생시키는 장치이다. 이런 교류펄스 전압을 유지(sustain) 전압이라 하고 sustain 회로에 의해서 생성되지만 sustain 회로가 에너지 회수 기능을 가지고 있지 못하면 유지 구간의 한 주기 동안 $2C_p V_s^2$ 의 에너지 소비가 발생하며, 스위칭 주파수에 비례해서 증가하게 된다.

최근 AC-PDP 구동에 주로 적용되는 ADS 구동 방법에서는 Address와 Sustain 구간이 구별되어 동작되는데, 8개의 Sub-fields들이 하나의 TV 프레임 형성하고 각각의 필드는 reset, address, 그리고 sustain 구간으로 이루어진다^[1]. PDP 구동에 있어 False 윤곽선을 줄이기 위해서 Scan lines와 Sub-fields를 증대시키는 것이 해결방법이지만 Sustain 주기의 감소로 충분한 밝기를 얻을 수 없

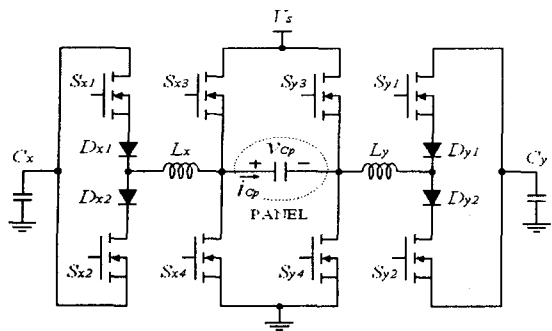
다는 단점을 가진다^[2,3]. 이러한 밝기(brightness) 감소 문제를 해결하기 위해 여러 가지 방법들이 제시되어 왔는데 이 중에 sustain 펄스 폭을 감소시켜 sustain 방전횟수를 증가시키는 방법이 제안되었다^[4]. 그러나 유지 펄스 폭이 유지 전압의 상승 시간에 의해 제한되어지면 동작 마진이 감소되는 단점을 가진다^[5,6]. 기존의 Weber 회로와 같이 외부의 인덕터와 패널의 커패시턴스 성분의 단순 공진에 의존하는 형태에서는 패널 전압의 상승시간에 의해 유지 펄스 폭이 제한 받게 된다. 상승시간을 빠르게 하기 위해서 인덕터의 값을 줄이는 방법이 적용될 수 있지만 순수 공진에 의존하는 에너지 회수 회로에 있어서는 인덕터 값이 감소하면 할수록 에너지 회수효율이 감소하므로 적합하지 않다.

본 논문에서는 에너지 회수 동작에 있어 기존 동작에 추가된 승압(step-up) 구간으로 패널 전압을 빠르게 상승시킬 수 있는 새로운 회로를 제안한다. 기존 Weber의 에너지 회수 회로와 제안하는 회로를 비교해보면 제안된 회로가 낮은 평균 입력 전류를 가지면서 빠른 상승 시간을 가짐을 확인할 수 있다. 결과적으로 제안된 회로는 일반적으로 사용되는 ADS 방식에 대단히 유용하다. 또한 기존의 회로와 비교해서 구조적으로 간단하고 모든 능동소자 위치 소자들의 소프트 스위칭이 가능하여 상당한 스위칭 손실을 저감시킬 수 있는 장점을 가진다.

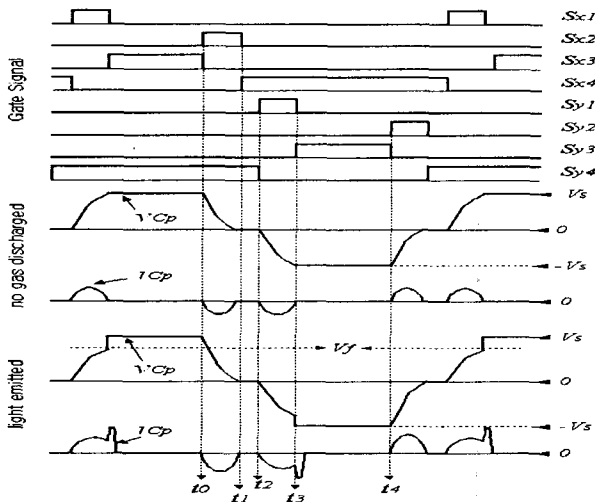
2. 에너지 회수 회로

2.1 기존의 에너지 회수 회로

기존에 널리 이용되는 Weber의 회로도 동작 파형을 그림 1(a)와 (b)에 나타낸다. 먼저 기존의 회로를 동작 모드별로 구분하여 설명한다. 단 State 1 이전에 $V(C_x, C_y)$ 는 $V_s/2$ 이고 S_x3 와 S_y4 는 닫혀있다고 가정한다. 따라서 패널 양단 전압은 V_s 로 유지되고 있다.



(a)



(b)

그림 1 기존 Weber의 에너지 회수 회로와 동작 파형
Fig. 1 Weber's energy recovery circuit and its operational waveform

Stage 1 [$t_1 - t_2$]: t_0 에서 S_{x2} 가 턴-온 되고, S_{x3} 는 턴-오프 된다. S_{x2} 의 턴-온에 의해서 L_x 와 C_p 는 직렬 공진 회로를 형성하므로 패널의 에너지는 L_x , D_{x2} , S_{x2} 를 통해서 C_x 로 회수된다.

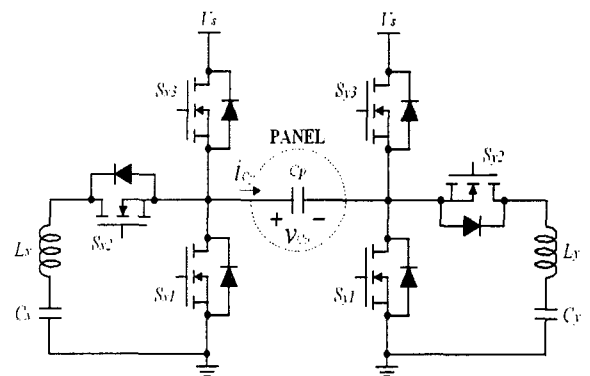
Stage 2 [$t_1 - t_2$]: S_{x4} 가 턴-온 되어 V_{cp} 를 ground로 유지시키는 구간이다.

Stage 3 [$t_2 - t_3$]: S_{y1} 이 턴-온 되어 L_y 와 C_p 가 다시 직렬 공진 회로를 형성하고 $V_{cy} = V_s/2$ 의 강제 전압을 가지게 된다. I_{Ly} 가 제로가 되는 순간에 V_{cp} 는 V_s 까지 상승되고 D_{y1} 은 역바이어스 되어 턴-오프 된다.

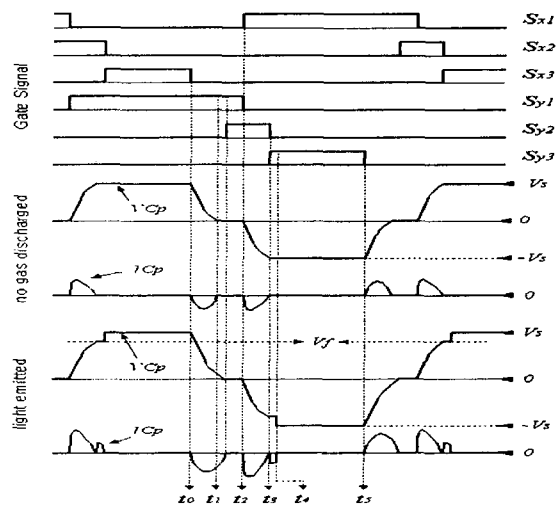
Stage 4 [$t_3 - t_4$]: S_{y3} 가 턴-온 되어 V_{cp} 가 음(negative)의 V_s 로 클램프 되는 구간이며, 패널이 방전할 경우 방전전류가 흐르는 경로를 제공한다.

이상과 같이 그림 1에 나타난 기존의 회로에서는 외부 인덕터와 패널의 커패시턴스 사이에서의 공진 현상만을 이용한다. C_p 가 항상 일정하고 유지 펄스 폭에 대한 제약이 없다면 상당량의 에너지를 회수할 수 있다. 하지만, C_p 는 픽셀들의 온-오프 상태에 따라서 항상 가변적이어서 모든 조건에서 완전한 공진을 기대하기는 어렵다. 결과적으로 에너지 회수 효과가 저감된다. 인덕터 값을 줄여 빠른 공진을 이룰 수 있다. 그러나 순수 공진 형태의 회로에서는 큰 인덕터 값이 회수율을 보장하므로 적합치 않다.

2.2 제안하는 에너지 회수 회로



(a)



(b)

그림 2 제안하는 에너지 회수 회로와 동작 파형
Fig. 2 Proposed energy recovery circuit and its operational waveform

제안하는 에너지 회수 회로의 구조와 동작 파형을 그림 2에 나타내었다. 제안하는 회로는 Y, Z 전극에 내부 바디 다이오드를 가지는 각각 세 개의

Power MOSFET, 패널과 공진을 이루기 위한 인덕터 L_x 와 L_y 를 가진다. Sx1, Sy1의 스위칭 동작에 의해서 인덕터를 통해 패널로부터 에너지를 회수하며, 인덕터를 이용하여 회수된 에너지를 승압(step-up) 시키고, Sx1과 Sy1의 턴-오프와 동시에 패널로 전달 되게 된다. 결과적으로 추가된 인덕터의 승압 구간의 덕택으로 빠른 상승 시간을 가질 수 있어 유지 펄스 폭의 제약 없이 동작 여유 마진을 늘일 수 있게 된다. 또한, Sx1과 Sy1의 내부 바디 다이오드는 회수된 에너지가 방출되지 않도록 reset 구간과 address 구간 동안 전류차단 역할을 하게 된다. 그림 2(b)에 동작 파형을 나타낸다. 패널을 대칭으로 각 각의 회로들은 동일한 동작을 수행하므로 $t_0 - t_5$ 의 반주기의 동작 원리만을 설명한다. t_0 이전에는 Sx3와 Sy1에 의해 패널 전압은 양(positive)의 V_S 를 유지하고 패널을 통해 흐르는 전류는 제로이다.

Mode 1 [$t_0 - t_1$]: t_0 에서 Sx3가 턴-온되면 패널의 에너지는 Sx2와 Sy1의 내부 바디 다이오드와 인덕터를 통해 회수된다. 이 모드에서의 공진은 전적으로 인덕터와 커패시터에 의한 자연 공진 특성에 의해 패널의 에너지 회수가 이루어진다. 완전한 공진 후에 패널 전압은 제로로 떨어진다. 인가전압이 방전 개시 전압에 도달하여 빛이 방사되는 경우에 패널의 전체 커패시턴스는 가스방전이 없을 경우보다 크다. 그러므로 그림 2(b)의 아래 파형에 보여진 것처럼 방전상태에서는 완전한 공진을 위해서 추가적인 시간이 요구된다.

Mode 2 [$t_1 - t_2$]: t_1 에서 Sy2가 턴-온 되면 외부 커패시터 C_v 에 저장된 에너지가 Sy1과 Sy2를 통해 인덕터 L_y 로 전달된다. 인덕터 양단 전압은 Sy1과 Sy2의 듀티비에 의해 제어될 수 있고 인덕터를 통해 흐르는 전류는 Sy1이 턴-오프 될 때까지 증가한다.

Mode 3 [$t_2 - t_3$]: t_2 에서 Sx1은 도통 되고 Sy1이 턴-오프 되는 순간 인덕터 양단 전압은 극성이 바뀌게 되며, 결국 V_{Cx} 와 V_{Ly} 의 합 전압이 패널에 가해지고 인덕터로 저장된 에너지는 급속히 빠른 상승시간을 가지고 패널로 전달된다. 따라서 고속의 상승 시간은 유지 펄스 폭의 동작 여유 마진을 증가시키게 된다.

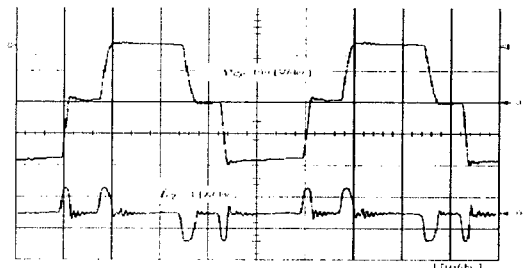
Mode 4 [$t_3 - t_4$]: t_3 에서 Sy3가 턴-온 되고 Sx1은 계속적으로 도통 된다. 이전 모드가 끝났을 때 패널의 양단 전압은 공급 전압과 같아지고 입력전류는 제로가 된다. 패널의 특징은 일반 콘덴서의 성질과는 다르다. 방전 개시 전압 아래에서는 단지 변위 전류만 패널을 통해 흐르다가 방전 전류는 패널이 방전을 통해

서 가시광을 낼 경우에만 흐르게 된다.

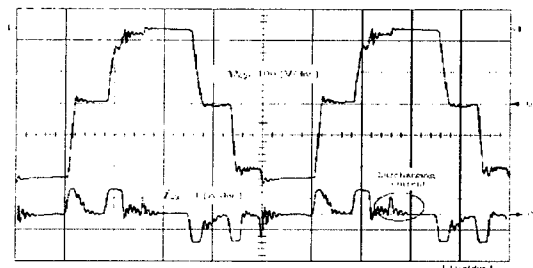
Mode 5 [$t_4 - t_5$]: t_4 에서 t_5 까지 Sy3와 Sx1이 도통 되고 패널 양단 전압은 임계 전압 레벨, 즉 유지 전압을 유지하게 된다. 이후의 모드는 위의 동작 모드를 따라서 반복하게 된다.

3. 실험 결과

그림 3(a)와 (b)는 각각 방전 전과 후의 패널 양단의 전압 파형과 전류를 나타낸다. 그림 4는 영전압, 영전류 스위칭의 동작을 확인할 수 있는 스위치 소자의 양단 전압과 인가되는 게이트 전압의 파형을 나타낸다.



(a)



(b)

그림 3 방전개시 전/후의 패널양단 전압 및 전류
(a) Before igniting (b) After light emitted

그림 5에 인덕터의 값에 따른 평균 입력 전류를 비교하였다. 동일한 비교를 위해서 각각의 에너지가 전달되는 구간을 $0.5 [\mu s]$ 로 제한하고 유지 구간은 $1 [\mu s]$ 로 설정하였다. 만약 충분한 공진 시간이 기존의 회로에 주어진다면 인덕턴스의 값에 비례하여 회수율이 증가할 것이다. 그러나 $0.5 [\mu s]$ 로 제한되기 때문에 충분한 공진을 보장할 수 없고 평균 입력 전류들은 인덕터 값과 함께 증가하게 된다. 더욱이 전체 패널 커패시턴스는 항상 픽셀의 ON·OFF 조건에 따라 변하기 때문에 결과적으로 패널이 방전하게 될 경우 평균 입력 전류는 상당히 증

가하게 된다. 기존의 회로에서 평균 입력 전류가 가장 적은 값 61.692 [mA]를 가지는 경우는 인덕터의 값이 15 [μ H]에서 이다. 이는 제안된 회로에서의 인덕터 값 30 [μ H]와 비교되어질 수 있고 이때의 평균 입력 전류는 49.398 [mA]이다. 제안된 회로는 에너지 회복 효율을 더 큰 인덕터의 사용에 의해 향상시킬 수 있음을 확인할 수 있다. 효율 감소의 결과를 유발하는 인덕터의 값을 줄임 없이 가능하다.

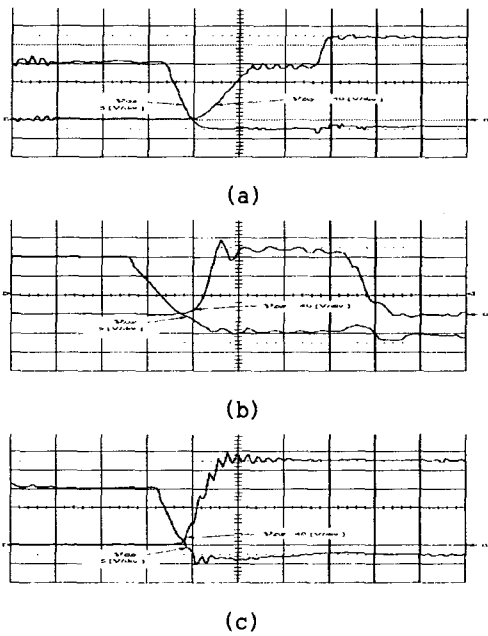


그림 4 스위치 양단 전압 및 게이트 신호
Fig. 4 Voltage across each switch and their gate signal

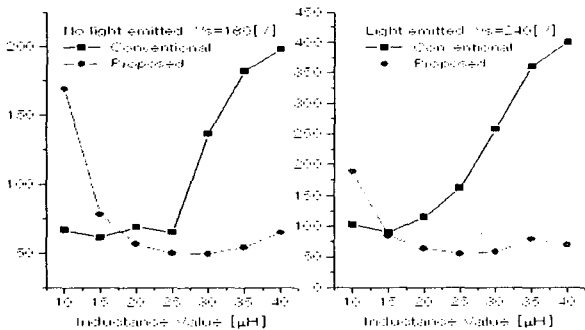


그림 5 인덕터 값의 변화에 따른 평균입력전류 비교
Fig. 5 Comparison of averaged input current according to the inductance variation

4. 결 론

본 논문에서는 AC-PDP 구동에 있어 효율적이며, 패널 전압을 빠르게 상승시킬 수 있어 현재 많

이 이용되는 ADS 구동 방식에 적합한 에너지 회수 회로를 제안하였다. 제안하는 회로의 동작원리와 특징들을 분석하고, 7.5 인치 PDP 시작품을 이용하여 제안하는 회로의 타당성과 우수성을 검증하였다. 제안된 회로는 기존의 LC 순수 공진의 방식을 적용하여 에너지를 회수하는 방식 Weber 회로와 비교하여 픽셀의 ON·OFF 상관없이 패널 전압의 빠른 상승 시간을 보장하고 효율을 증가시킬 수 있다는 장점을 가진다.

참 고 문 헌

- [1] C. C. Liu et al, "An Energy-Recovery Sustaining Driver with Discharge Current Compensation for AC Plasma Display Panel", *IEEE Trans. on Industrial Electronics*, vol. 48, No. 2, pp. 344-351, April 2001.
- [2] K. Yoshikawa et al, "A Full color AC Plasma Display with 256 Gray Scale", *Proc. of Japan Display*, pp. 605-608, 1992.
- [3] J. D. Ryeom et al, "A Study of the high speed driving scheme for HDTV grade AC PDP", *ASID'99*, pp. 305-308, 1999.
- [4] L. F. Weber, "The Performance and Promise of Color Plasma Display", *Proc. of Asia Display*, pp. 373-376, 1995.
- [5] C. L. Chen et al, "Evaluation of Binary-Coded Light-Emission-Period Schemes for Improving the Moving Image Quality on PDP", *ASID'99*, pp. 309-313, 1999.
- [6] C. H. Park et al, "A New Method to Reduce Addressing Time in a Large AC Plasma Display Panel", *IEEE Trans. on Electron Devices*, vol. 48, No. 6, pp. 1082-1086, June 2001.
- [7] H. B. Hsu et al, "Regenerative Power Electronics Driver for Plasma Display Panel in Sustain-Mode Operation", *IEEE Trans. on Industrial Electronics*, vol. 47, No. 5, pp. 1118-1125, Oct. 2000.
- [8] C. C. Liu et al, "A Novel Energy-Recovery Sustaining Driver for Plasma Display Panel", *IEEE Trans. on Industrial Electronics*, vol. 47, No. 6, pp. 1271-1277, Dec. 2000.
- [9] M. Ohba and Y. sano, "Energy recovery driver for a dot matrix AC plasma display panel with a parallel resonant circuit allowing power reduction", *U. S. Patent 5 670 974*, Sept. 1997.
- [10] F. S. Kang et al, "A novel AC-PDP sustaining drive based on dual resonance in sustaining mode operation", *IEEE/IECON'01*, pp. 954-959.