

DSP를 이용한 DSSS-QPSK 방식의 모델에 관한 연구

김장신*, 안도량, 이동욱
 동국대학교 전기공학과

A study on the Direct Sequence Spread Spectrum QPSK Modem Using DSP

J. Kim*, D. Ahn, D. Lee
 Dept. of Electrical Engineering, Dongguk University

Abstract - This paper presents the design and implementation of a baseband Modem using DSP that supports a wireless LAN. It is implemented with DSP and D/A and A/D Converters in baseband and tested without using IF and RF modules.

In this paper, we have used the matched filter and DLL(delay lock loop) for synchronization. And the matched filter and the carrier recovery are directly connected. Therefore, the proposed architecture is very simple and the operation of DSP becomes fast.

1. 서 론

무선 LAN은 건물 내부의 유선 LAN 대안 또는 기능이 증가된 유연성이 뛰어난 데이터 통신 시스템이다. 무선 LAN은 라디오 주파수(RF)를 사용하여 간단한 설비로 사용자가 데이터를 주고 받을 수 있게 한다. 또한 기존 유선 LAN 시스템의 상위 계층 구조는 그대로 유지하면서 물리 계층만 무선화 했기 때문에 단말기의 재배치가 용이하며, 빠른 시간 안에 LAN 구축이 가능하다.

무선 LAN 표준안 802.11은 DSSS, FHSS, Infrared 등의 세 가지 물리 계층을 규정하고 있다. 이중 대역확산 방식은 보안성이 높고 사용 대역에서 신호 전력 밀도가 작아 다른 통신 시스템에 대한 간섭을 줄일 수 있다. 또 ISM(Industrial, Scientific, and Medical) 무허가 주파수 대역 사용이 가능해짐으로써 대역확산 방식이 많이 이용된다. 대역 확산 방식의 장점으로로는 전파 방해, 간섭(interference), 다중경로 페이딩에 좋고 다중 액세스를 하는데 용이하다.[1][2][3]

본 논문은 DSP를 이용해서 DSSS QPSK방식의 모델을 구현하는 것이다. 중심이 되는 것은 동기화의 과정으로 동기획득과 동기추적으로 나뉜다. 동기 획득 방법으로 정합필터를 사용하는 직렬 탐색 방법을 이용했고, 동기추적 방법으로 DLL(Delay Locked Loop)을 이용한 심볼 타이밍 복원회로를 이용하여 설계하였다. 차분 부호화 방법을 이용했고 PN-code 한 개의 code에 네 번의 샘플을 수행했다.

2. 본 론

2.1 송신부 구조

송신부는 그림 1과 같이 구성되어 있다. PLCP(Physical Layer Convergence Protocol) 부 계층에서 전달된 데이터 패킷은 스크램블 되어 송신부로 입력된다. 입력된 직렬 데이터는 S/P(serial to parallel)블록을 통해서 QPSK변조를 수행하기 위해 병렬 데이터로 변환된다. 병렬로 변환된 데이터는 차동 부호화기를 통해서 차동 부호화된다. 차동 부호화기는 그레이 부호화 방법을 이용하는데, 심볼간 데이터의 변환 정도 차이를 1비트 이내로 줄여서 전송함으로써 에러의 가능성이 줄어들게 한다.

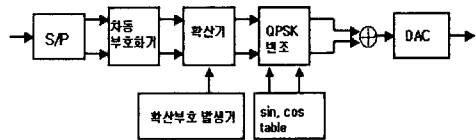


그림 1. 송신부 구조

차동 부호화된 신호는 FCC에서 정하는 10dB이상의 처리 이득을 위해, 11비트 길이의 PN code(00011101101)와 XOR 연산되어 확산된다. 확산된 신호는 QPSK변조 블록에서 sin, cos 값과 XOR 연산되어 변조가 된다.

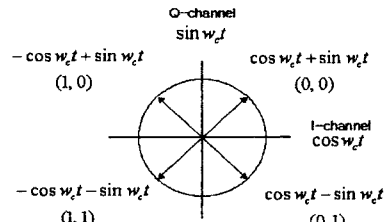


그림 2. QPSK 변조를 위한 위상분포

그림 2와 같은 위상 분포를 바탕으로 QPSK 변조된 반송파신호는 DA Converter를 통하여 아날로그 파형으로 출력된다.

2.2 수신부 구조

수신부는 그림 3과 같이 크게 반송파 Down-Converter 부분과 Costas Loop, Matched filter 그리고 DQPSK Decoder 부분으로 구성된다.

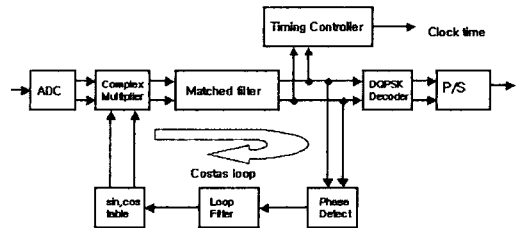


그림 3. 수신부 구조

2.2.1 반송파 Down-Converter

AD Converter에서 수신된 신호는 복소 곱셈기에서 수신기 국부 신호와 곱해지면서 Down-conversion된

다. 이때 실수 성분만 쓰느냐 아니면 실수, 허수 성분을 같이 쓰느냐에 따라 DSB와 SSB 시스템으로 나뉜다. DSB방식을 쓰면 구조는 간단하지만 출력 값이 직류성분과 두 배의 주파수 성분을 포함하는 단점이 있어서 적절한 LPF를 사용해서 제거해야 한다. 이와 반대로 SSB시스템을 이용하려면 입력된 실수 데이터를 힐버트 변환을 통해 복소수로 변환 시켜줘야 하는 복잡함이 있지만 SNR이 좋은 장점이 있다.

2.2.2 정합 필터

정확한 역확산을 위해서 입력 신호에 포함된 PN code와 수신 시스템의 PN code는 동기를 이루어야 한다. 이를 위해 자기 상관 관계(autocorrelation)를 이용해서 PN code의 일치점을 찾는다. DSSS 시스템은 자기 상관 관계 곡선의 부엽이 최고점에 비해서 매우 작은 특징이 있다. 만약 PN code가 일치한다면 매우 큰 값을 갖게 되고 한 개의 code라도 어긋난다면 그 값은 매우 작아진다. 본 논문에서는 자기 상관 관계의 계산을 위해 그림 4와 같은 정합필터를 사용하였다.

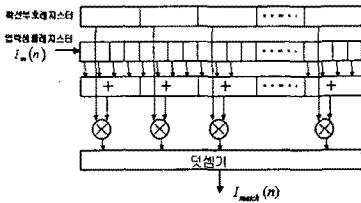


그림 4. 정합필터

일반적으로 PN code의 동기는 동기 획득과 추적으로 나뉜다. 본 논문에서는 동기 획득 방법으로 AD 변환기 출력 샘플 단위로 입력 신호와 수신부 확산 부호를 곱하여 누적하는 방식의 정합 필터를 사용하여 그 출력이 전력 임계값을 넘는 위상을 찾는 직렬 탐색 방식을 사용한다. 동기추적은 획득한 위상을 기준으로 DLL방식을 사용하여 추적한다. 자기 상관 관계의 값을 식으로 표현하면 식 (1)과 같다.

$$\text{Correlation values} = \sum_{i=0}^{10} \left\{ \text{code}[i] \left(\sum_{j=0}^3 \text{sample}[i*4+j] \right) \right\} \quad (1)$$

연산량을 줄이기 위하여 괄호 안의 4개의 샘플 값을 더하고, 이 값을 11개의 PN code와 곱해서 더한다. 이런 연산 방법을 사용함으로써 44번의 곱을 11번의 곱으로 줄일 수 있다. 이 연산은 매 샘플링 타임마다 수행된다. 정합필터에서 구해진 I채널과 Q채널의 값으로 타이머는 심볼 타이밍을 복원한다.

2.2.3 Costas Loop

DSSS-QPSK방식의 모뎀 수신부에서는 반송파 동기 추적과 PN-code 동기획득이 중요한 문제이다. 반송파 동기란 입력 신호가 포함된 반송파 신호와 수신부 자체의 반송파가 일치되는 것이다. 반송파의 동기를 일치시킴으로써 SNR을 증가시키고 이를 위한 회로로 Costas Loop가 잘 알려져 있다.

본 논문에서는 기존의 논문[1]과 달리 역확산기 부분과 integrate-and-dump 부분을 생략하였다. 정합 필터가 역확산기 부분과 integrate-and-dump 부분의 역할을 하기 때문이다.

입력신호 반송파의 위상과 수신기 자체의 반송파가 일치하지 않는다면 위상차이가 난다. 이 차를 보상하기 위해 위상차이가 어느 정도 인지를 확인하는 부분(Phase Detect)이 필요하다. 정합필터의 출력 값을 가지고 식 (2)와 같은 식으로 위상차이를 계산할 수 있다.

$$\text{Phase error} = I \cdot \text{sign}(Q) - Q \cdot \text{sign}(I) \quad (2)$$

만약 입력신호 반송파와 수신부 시스템의 반송파간에 위상차이가 없다면 Phase Error는 0° 이고, 위상차이가 - 또는 +의 값을 갖는다면 Phase Error는 위상차이의 정도에 따라서 - 또는 +의 값을 갖게 된다. 루프 필터는 입력신호와 수신부 반송파간에 발생된 위상차이를 입력으로 필터 전달함수 따라 위상차이를 보상하게 된다.

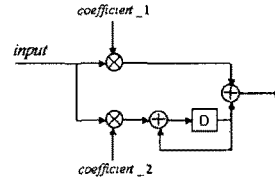


그림 5. 루프필터

그림 5와 같은 1차 루프 필터의 전달함수를 구해보면 식 (3)과 같다.

$$F(x) = C_1 + \frac{C_2}{1-z^{-1}} \quad (3)$$

여기서 C_1 과 C_2 는 루프 밴드 폭(loop bandwidth)과 안정화 속도(settling speed)로 결정된다.[1]

본 논문에서는 Costas Loop와 PN code 추적 루프는 서로 독립적이다. 정합 필터의 신호 전력을 이용한 PN code 추적은 I, Q 채널의 반송파 위상의 이동으로 인해서 영향을 받지 않는다. 그러므로, PN 동기획득이 Costas Loop의 반송파가 복원되기 전 수 심볼 내에서 빠르게 이루어진다. PN동기 이후 Costas Loop는 PN 동기추적을 수행한다.

2.2.4 DQPSK Decoder

송신부에서 데이터를 차동 부호화를 통해서 송신하기 때문에 수신기는 이를 다시 복원해야 한다. Costas Loop가 동기를 추적하게 되는데 약간의 오차가 수반된다. 이때 입력 데이터가 0°의 값을 가진다면 약간의 오차 때문에 데이터의 부호가 바뀌게 된다. 이러한 문제의 해결을 위해 45° 만큼 위상을 회전 시켜준다. 따라서 ±45° 이내의 오차는 데이터에 직접적인 영향을 미치지 못한다. 이를 수식으로 표현하면, 차동 복호화기에서 45° 회전하기 위해 (1-j)를 입력신호에 식 (4)와 같이 곱해준다.

$$\begin{aligned} (I_{rot}(k), Q_{rot}(k)) &= (I_k + jQ_k)(1-j) \\ &= (I_k + Q_k) + j(-I_k + Q_k) \\ &= I_{rot}(k) + jQ_{rot}(k) \end{aligned} \quad (4)$$

$$\begin{aligned} (I(k_{rec}), Q(k_{rec})) &= (I_k + jQ_k)[I_{rot}(k-1) + jQ_{rot}(k-1)]^* \\ &= (I_k I_{rot}(k-1) + Q_k Q_{rot}(k-1)) \\ &\quad + j(Q_k I_{rot}(k-1) - I_k Q_{rot}(k-1)) \end{aligned} \quad (5)$$

식 (5)에서 $I(k_{rec})$ 와 $Q(k_{rec})$ 는 수신기에서 복원된 신호로 각각의 부호가 정보를 나타낸다. I, Q병렬 부호의 데이터는 P/S(parallel to serial)블록을 거치면서 직렬 데이터로 복원되어 출력된다.

2.3 구현 알고리즘

2.3.1 송신부 알고리즘

그림 6은 송신부의 알고리즘을 나타낸다. 변수 초기화에서는 sin, cos table과 PN-code 등의 변수들을 설정한

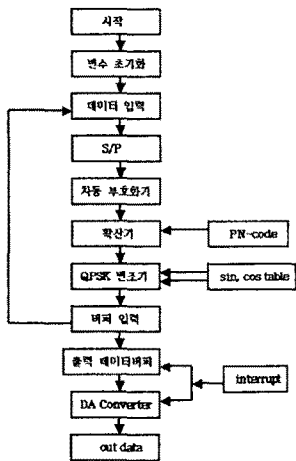


그림 6. 송신부 알고리즘

다. 먼저 입력데이터를 받아들인다. QPSK변조를 하기 위해 직렬 데이터를 병렬 데이터로 바꿔준다. 차동 부호화기는 그레이 부호화법을 이용하여 변환시킨다. 확산부호와 차동 부호화기의 출력 데이터가 XOR연산이 되면서 확산된다. QPSK변조기에서 확산된 데이터에 sin, cos값을 부호에 맞게 곱한다. 이 데이터는 버퍼에 입력된다. 두 개의 버퍼를 이용하면서 데이터의 오버프로어를 방지한다. 이후 타이머에 의한 주기적인 인터럽트가 발생하면 버퍼의 데이터는 DA Converter를 통하여 아나로그 신호로 출력된다.

수행과정 중 DSP 연산속도의 장점을 이용하기 위하여, QPSK변조부의 데이터는 두개의 버퍼에 저장되어 이용된다. DSP가 기본적으로 32비트의 연산을 수행하기 때문에 32비트단위로 데이터를 입력받아 저장하고 이것을 한번에 QPSK변조해서 버퍼에 저장하고 타이머에 의해 일정하게 인터럽트가 발생하여 출력되고, 여분의 시간에 다른 연산을 할 수 있다.

2.3.2 수신부 알고리즘

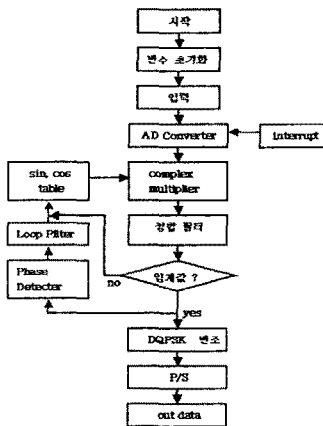


그림 7. 수신부 알고리즘

그림 7은 수신부의 알고리즘을 나타낸다. 송신부와 같이 변수 초기화에서는 sin, cos table과 PN-code등의 변수들을 설정한다. 타이머에 의한 주기적인 인터럽트가 발생하면 AD Converter가 동작된다. AD Converter로부터 입력된 데이터와 sin, cos값은 복소

곱셈되어 정합필터로 입력된다. 정합필터는 자기상관관계를 계산한다. 이 값은 타이머제어기에서 비교되어 임계값 이상이면 제어신호를 발생하여 다음 과정을 수행하고, 임계값 이하이면 임계값 이상이 될 때까지 대기한다. 타이머제어기에서 제어신호가 발생하면 위상차이를 구하고, 이 값을 루프필터에 통과시켜서 sin, cos table 값의 번지를 지정해 준다. DQPSK변조를 거친 후 병렬 데이터는 직렬 데이터로 변환되어 출력된다.

2.3 전체 시스템의 구조

그림 8은 전체 시스템 구조를 나타낸다. 송신부는 컴퓨터에서 데이터가 DSP로 전송되어 연산된 후 I/O 인터페이스 칩인 8255를 통하여 DA-Converter에서 아나로그 신호로 출력된다. 수신부는 AD-Converter를 통해 데이터가 입력되어 8255인터페이스 칩를 통해 DSP로 전송되어 연산 후 컴퓨터로 전송된다.

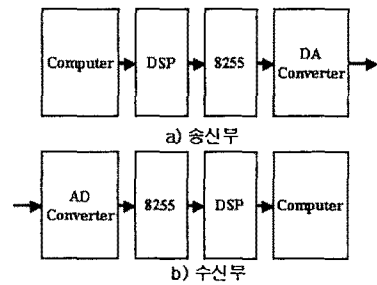


그림 8. 전체 시스템 구조

3. 결론

본 논문에서는 무선 LAN을 위한 모뎀을 DSP를 이용하여 베이스밴드 대역에서 직접 DA-AD Converter를 이용하여 구현했다. 비록 IF와 RF모뎀을 사용하지 않고 구현하고, 테스트했지만 실질적으로 디지털 영역에서의 기능을 실험하기에는 충분하였다. 본 연구에서는 전송속도를 중요하게 고려하지는 않았다. 그 이유는 전송속도가 DSP의 연산 속도와 밀접한 관련이 있고, 연산 속도는 DSP의 성능에 따라 다르기 때문이다. 현재 DSP의 기술과 발전의 속도를 보면, DSP를 이용한 고속모뎀의 출현은 충분히 가능하리라고 생각된다. 본 논문은 기존의 결과에 비해 정합필터와 반송파 복원 회로가 직접 연결되는 구조를 택함으로써, 그 구조가 간단해 졌다. 따라서 DSP의 연산 시간이 보다 단축되는 효과가 있다.

[참고 문헌]

- [1] Jen Shi, His Pin Ma, and Tzi Dar Chiueh, "A 2.6, 44 MHz All Digital QPSK Direct Sequence Spread Spectrum Transceiver IC", IEEE Journal of Solid State Circuits, vol. 32, no. 10, pp. 1499 1510, October 1997
- [2] Boskovic, B. and Markovic, M., "On Spread Spectrum Modulation Techniques Applied in IEEE 802.11 Wireless LAN Standard", EUROCOMM 2000. Information Systems for Enhanced Public Safety and Security. IEEE/AFCEA, pp. 238 241, 2000
- [3] Hyun Man Chang and Myung H. Sunwoo, "Implementation of a DSSS modem ASIC chip for wireless LAN". Signal Processing Systems, IEEE Workshop on, pp. 243 252, 1998