

자기검사특성을 갖는 시리얼데이터 분배모듈의 개발

신덕호*, 이종우*, 김종기*, 이기서**

* 한국철도기술연구원 **광운대학교

Development of Self-Checking characteristics Serial Data Distribution Module

Shin Duck Ho*, Lee Jong Woo*, Kim Jong Ki*, Lee Key Soe**

* Korea Railroad Research Institute **KwangWoon University

Abstract - This paper show serial communication method in order to design how to interface between fault tolerant systems with redundancy. Problem has been in the method that fault tolerant system had switched of serial data with common switching device. This problem degrade reliability in itself and total system which is interfaced with that serial communication system. So Arbitration module of serial communication which is suggested in this paper can improve the reliability using voter algorithm which fault is detected passively.

1. 서 론

현재 철도신호제어장비들의 급속한 전자화로, 많은 장비들이 마이크로프로세서를 이용한 임베디드 시스템의 구조를 사용하고 있다. 높은 신뢰성과 안전성이 요구되는 철도신호제어장비들은 이러한 시스템 요구사항을 만족하기 위해, 여분을 갖는 다중화 구조로 시스템을 설계하여 시스템 내부에서 결함이 발생하여도 여분을 재구성하여 결함을 극복하는 구조를 갖는다.

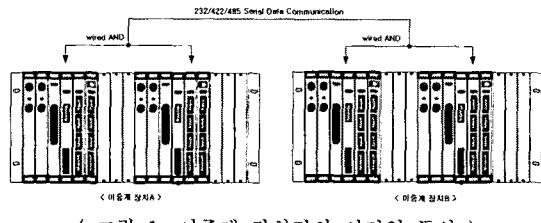
본 논문은 이러한 시스템의 입출력 대상이 시리얼 데이터 통신일 경우, 여분들이 단일의 시리얼 전송 경로를 사용하여 재구성 시에 안정적인 데이터의 입출력을 발생시키기 위한 모듈을 개발하는데 요점을 두었다.

2. 본 론

2.1 기존 시리얼 데이터 통신 분배 모듈의 구성

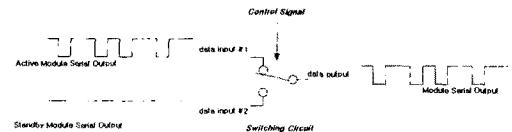
높은 신뢰도와 가용도를 요구하는 제어분야에서 다중계 시스템은 일반적인 설계 방식이다. 이러한 다중계의 설계는 같은 응용프로그램을 병렬로 수행하여 결함을 검출하거나 결함이 검출되어 결함발생 부분을 제외하고 나서 시스템이 복구되기 이전까지 정상동작을 할 수 있는 용도로 사용된다.

다중계로 설계된 제어장치는 대부분 독립된 형태로 동작하지 않고 다른 시스템과 인터페이스 하여 분산제어되고 있는 추세이다. 따라서 이러한 다중계 시스템간의 통신이 중요한 부분으로 떠오르고 있다. 다중계 시스템들의 통신은 이더넷과 시리얼데이터 통신 그리고 병렬데이터통신으로 나뉘어 볼 수 있다. 이 중에서 본 논문에서 연구하는 시리얼데이터통신 중재모듈은 다중계 시스템의 신뢰성 있는 시리얼데이터 통신을 위한 장치이다.

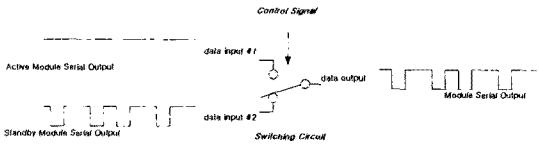


〈 그림 1. 이중계 장치간의 시리얼 통신 〉

그림1에서 이중계로 동작하는 장치A는 동작중 결합을 검출하여 결함이 발생한 부분을 제외시키는 구조로 동작한다. 또한 이중계로 동작하는 장치B도 결합을 검출하여 결함이 발생한 부분을 제외시킨다. 이를 장치A와 장치B간의 연결은 232/422/485 시리얼 데이터 통신라인으로 연결되어 있다. 따라서 장치A에서 장치B로 데이터를 송신하는, 장치A의 동작계에 결함이 발생하여 대기계가 동작을 인수받게 되면, 장치A에서 장치B로 송신하는 데이터 출력을 결함이 발생한 동작계의 출력을 분리시키고 대기계에서 동작계로 전환되는 모듈의 시리얼 데이터 출력으로 전환되어야 한다.



〈 그림 2. 물리적 스위칭소자를 사용한 시리얼데이터 절체기의 정상상태 〉



〈 그림 3. 물리적 스위칭소자를 사용한 시리얼데이터 절체기의 절체완료 〉

이러한 시리얼데이터 전환기능은 장치 내부에서 설계 시에 고려하여 사용할 수 있으나 대부분 상용보드를 사용하여 다중계 시스템을 구성하는 현재의 상황에서는 보드 단위의 신뢰성 있는 동작은 우수하지만 계절체 동작에서 요구되는 인터페이스측면이 전무한 상태이다.

이러한 상용보드를 사용한 설계에서 주로 사용하는 시리얼 데이터통신 절체방법은 그림2와 같이 내부에 기계식 계전기 또는 전자접점 계전기를 사용하여 통신선로를 전환하지만 절체가 일어나는 순간에 노이즈 또는 예측할 없는 데이터의 송신으로 결함이 시스템 전체로 확산될

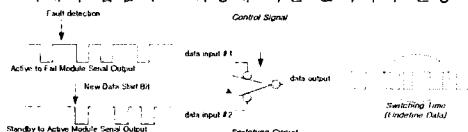
우려가 있다. 현재는 이러한 문제의 극복을 위해 시리얼 데이터 통신의 데이터 검증을 소프트웨어에 의존하여 처리하고 있으나, 예측하지 못한 데이터의 손실을 소프트웨어적인 검출에 의해 재전송 하는 방법보다는 하드웨어적으로 결합을 구속하여 결합확산을 방지하는데 목표를둔다.

2.2. 스위칭 소자를 사용한 시리얼데이터 통신 절체회로의 문제점

시리얼 분주기는 단일로 송수신되는 데이터를 2개 이상의 제어장치가 송수신 할 수 있도록 인터페이스 해주는 장치를 말한다. 단일의 데이터를 2개 이상으로 수신하기 위해서는 수신되는 데이터를 분주하여 사용하지만 2개 이상의 송신장치가 연결된 송신부는 동작하고 있는 계의 출력이 송신되도록 스위칭 해주는 장치가 필요하다.

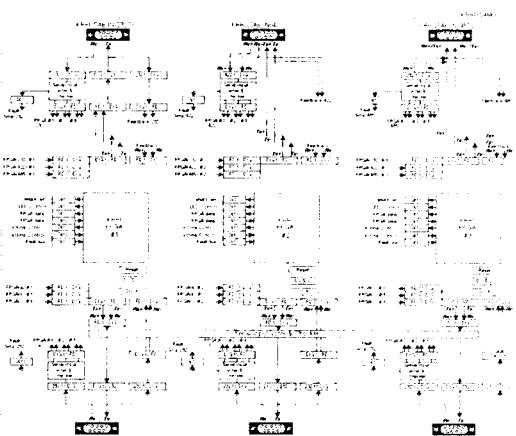
이러한 스위칭을 위해서 기계식 계전기나 전자식 계전기를 사용하지만 다음과 같은 상황에서는 데이터가 손실되거나 예측할 수 없는 데이터가 송신된다. 그림4는 위와 같은 상황이 발생된 그림이다.

- 데이터가 송신되는 도중에 발생하는 스위칭
- 기계적 접점의 스위칭에 의한 글리치의 발생



〈그림 4. 물리적 스위칭소자를 사용한 시리얼데이터 절체순간의 데이터 오염〉

2.3 FPGA를 사용한 시리얼 데이터 통신 분배 모듈의 구현



〈그림 5. 시리얼데이터통신 분배모듈의 내부구조〉

가. 단일신호 분주

시리얼데이터통신 분배모듈은 단일데이터 라인과의 인터페이스를 위한 포트와 다중계 시스템과의 인터페이스를 위한 포트로 구성된다. 단일신호 분주 기능은 단일데이터 라인으로부터 입력된 데이터를 다중계 시스템과의 인터페이스 포트로 송신하는 역할을 한다.

나. 다중계신호 합성

시리얼데이터통신 분배모듈은 단일데이터 라인과의 인터페이스를 위한 포트와 다중계 시스템과의 인터페이스를 위한 포트로 구성된다. 다중계신호 합성 기능은 다중

계 시스템 인터페이스 포트에서 입력된 데이터가 단일데이터 라인으로 합성되어 송신하는 역할을 한다.

다. 입력데이터 평가

입력데이터의 평가는 시리얼데이터통신 분배모듈로 입력되는 모든 시리얼 데이터를 대상으로 수행된다. 입력데이터가 물리적으로 완전한 데이터인지 EPLD 내부의 클럭으로 분주하여 9600bps 또는 19200bps로 입력되는 데이터의 stop bit를 검지 한다. 만약 데이터 전송양식을 만족하는 시간범위인 stop bit가 검지된 후에 데이터가 존재하면 손상 또는 중첩된 데이터로 간주하여 데이터를 삭제하며, 전송속도에 따라 데이터를 샘플링하여 데이터의 오염을 확인한다.

라. 232/422/485 인터페이스

시리얼데이터통신 중재모듈은 여러 가지 시스템과의 인터페이스를 위해 다양한 표준의 시리얼데이터 통신 규격을 지원한다. 다중계 시스템과의 인터페이스를 위한 포트는 상용보드를 사용한 다중계 시스템의 여분판리에 가장 많이 사용되는 RS232를 사용하며, 단일데이터 라인으로 인터페이스 하는 시리얼 디바이스를 232/422/485 3가지의 통신규격을 만족하도록 설치하여 시리얼데이터통신 중재모듈과 인터페이스 하는 장치들은 9pin DB 커넥터의 펜 배치를 데이터에 맞게 구성하여 사용한다.

마. 이중계 또는 삼중계와 인터페이스

시리얼데이터통신 중재모듈은 다중계 시스템과의 인터페이스를 위해 사용되는 포트를 3개로 구성하여 최대 3중계 시스템과 인터페이스 하도록 설치하였다. 2중계 시스템과 인터페이스 하는 경우에는 다중계 시스템과의 인터페이스 포트 3개중에 순서에 관계없이 2개의 포트에 RS232 포트를 설치하면 단일데이터 라인으로부터 시리얼데이터통신 중재모듈로 수신된 데이터(다중계 시스템으로 송신하는 데이터)가 동기적으로 다중계 시스템으로 송신되고, 동시에 입력되지 않는 다중계 시스템에서 시리얼데이터통신 중재모듈로의 송신데이터(다중계 시스템에서 단일 인터페이스 시스템으로 송신하는 데이터)를 단일 데이터 라인으로 합성하여 송신한다.

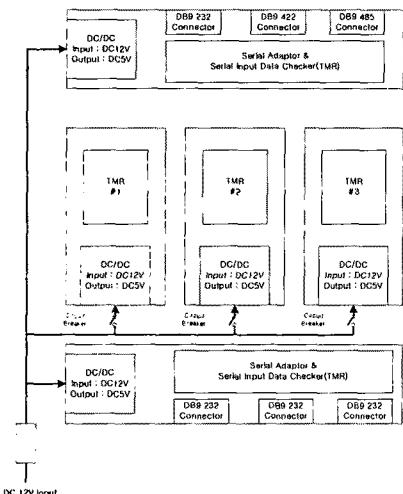
2.3. 분배모듈의 결합검출 및 결합격리

분배모듈의 결합검출은 전원부와 시리얼 인터페이스부 그리고 FPGA부의 세 부분으로 나누어 구성하였다. 전원부는 FPGA에서 3중계의 다수결논리를 수행하여 오동작을 한 모듈에 대한 Shot-Down 신호에 의해 Fuse Blowing Circuit(Circuit Breaker)을 동작시키도록 설계하여 결합이 검출된 후에 시스템의 다른 부분으로 결합이 확산되는 것을 방지하였다. 이러한 구조를 위해 모듈내부에서도 각 디바이스들이 공통 그라운드를 사용하지 않고, 결합에 영향을 받을 수 있는 부분들을 그림 6과 같이 나눈다. 시리얼 데이터통신은 밸런스드(Valanced) 통신을 사용한 그라운드 분리로 구성하였으며, 병렬통신은 그림 7과 같이 옵티아이솔레이터(Opto-isolator)를 사용하여 분리하였다.

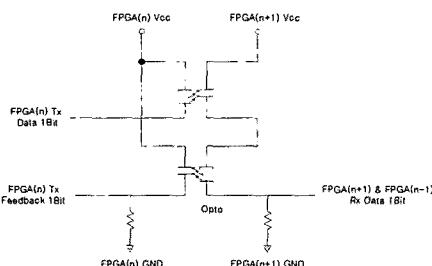
시리얼 인터페이스부의 결합검출은 시리얼 어댑터의 단일 결합이 발생하면 TMR로 구성된 Serial input voter에 의해 결합이 극복되고 checker에 의해 결합발생을 FPGA에 송신해야 한다. 데이터 송신은 FPGA#1이 우선권을 갖지만 FPGA#1의 어댑터에 발생한 경우에는 다른 FPGA가 송신을 대신할 수 있는 구조로 구성하였다.

FPGA에 입력되는 시리얼 데이터는 3중의 시리얼 어댑터를 사용하여 물리적으로 동일한 데이터가 송신되도록 설계하였다. FPGA의 출력부는 TMR방식으로 구성되어 voter출력구조(안전측 동작)로 데이터를 안정적으로 송신하는 역할을 수행한다.

FPGA는 단일모듈과의 인터페이스에서 수신된 데이터를 FPGA(n-1)과 FPGA(n+1)에게 송신하고 FPGA(n-1)과 FPGA(n+1)에 할당된 8bit 레지스터가 모두 Full이 되면 비교한다. 비교값이 일치하는 경우에는 여분모듈과의 인터페이스 232로 데이터를 송신한다. 비교값이 일치하지 않는 경우에는 해당하는 FPGA의 shutdown 출력을 내보낸다.



< 그림 6. 시리얼데이터통신 분배모듈의 전원분리 >



< 그림 7. Opto-isolator를 통한 병렬데이터 전원분리 >

FPGA는 여분모듈과의 인터페이스에서 수신된 데이터를 FPGA(n-1)과 FPGA(n+1)에게 송신하고 FPGA(n-1)과 FPGA(n+1)에 할당된 8bit 레지스터가 모두 Full이 되면 비교한다. 비교값이 일치하는 경우에는 단일모듈과의 인터페이스 (232/422/485)로 데이터를 송신한다. 비교값이 일치하지 않는 경우에 해당하는 FPGA의 shutdown 출력을 내보내도록 한다.

이러한 동작은 안정적인 데이터 송신을 위한 버퍼 사용시에 버퍼의 신뢰성을 확보하기 위해서이다. FPGA는 입력되는 시리얼 데이터가 송신도중에 중단되는 것을 감지하기 위한 Time Out 기능을 갖어야 한다.

3. 결 론

본 논문에서 개발한 모듈은 여분구조를 갖는 결합허용 시스템에서 여분의 재구성순간에 데이터를 안정적으로 전환시켜 발생된 결함에 의한 다른 시스템으로의 결합확산을 방지하는데 중요한 역할을 수행할 것으로 기대된다.

(참 고 문 헌)

- (1) "Design and Analysis of Fault-Tolerant Digital Systems" written by Barry W. Johnson Edited by Addison-Wesley. 1989.
- (2) "Fault-Tolerant and Fault Testable Hardware Design" written by parag K. Lala. 1985.
- (3) "Fail-Safe Interface for VLSI : Theoretical Foundations and Implementation" Michael Nicolaidis, Member, IEEE Computer Society. Vol. 47. No. 1 JAN. 1998.