

## FRAM 응용을 위한 BLT박막의 제작 및 특성

## A Fabrication and ferroelectric properties of BLT Thin Films for FRAM

김경태\*, 권지운\*\*, 심일운\*\*, 김창일\*

(Kyoung-Tae Kim\*, Ji Woon Kwon\*\*, Il-Wun Shim\*\*, Chang-Il Kim\*)

## Abstract

We have fabricated  $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$  (BLT) thin(200nm) films on the Pt/Ti/SiO<sub>2</sub>/Si substrates using a MOD(Metalorganic decomposition) method with annealing temperature from 550°C to 750°C. The structural properties of the films examined by x-ray diffraction. The layered-perovskite phase obtained above 600°C. Scanning electron micrographs showed uniform surface composed of rodlike grains. The grain size increased with increasing annealing temperature. The BLT thin films showed little polarization fatigue test up to  $3.5 \times 10^9$  bipolar cycling at a 5V and 100kHz.

**Key Words** : ferroelectric film,  $\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$  (BLT), Metalorganic decomposition(MOD)

## 1. 서 론

강유전체 박막은 비휘발성 강유전체 메모리 소자 FeRAM(nonvolatile ferroelectric random access memories)으로의 적용 가능성에 의해 많은 주목을 받고 있다[1]. 현재 비휘발성 강유전 메모리 소자로서의 응용에 있어 강유전 물질로 PZT계 강유전체 물질이 많이 연구 되어왔다. 그러나 비휘발성 기억소자로 사용되기 위해서는 소자의 구동에 대한 논리상태 보존의 안정성이 요구된다. PZT박막은 분극피로(fatigue), imprint, retention 등의 문제점을 가지고 있다. 이를 해결하기 위해 산화물전극( $\text{IrO}_2$ ,  $\text{RuO}_2$ )등을 이용하여 피로특성등을 향상시키 수 있었지만, 전기전도도가 낮고, RC 시정수가 높아지며, 이차 비강유전상을 만드는 문제점이 있다. 최근 이런 문제점을 해결하기 위해 비스무스계 층상 페로브스카이트(Bi-layer structured perovski

te)구조를 가지는  $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT),  $\text{Bi}_4\text{Ti}_3\text{O}_{12}$  (BTO)가 연구되어 지고 있다[2]. SBT박막은 분극 피로가 거의 없는 강유전체이므로 FRAM소자로서의 응용가능성에 대해 많은 연구가 진행되고 있다. 그러나 SBT박막은 높은 공정온도(750°C~850°C)가 요구되어 메모리 기술에 적용하기에 부적합한 단점을 가지고 있다. BTO 박막은 열처리에 의한  $(\text{Bi}_2\text{O}_2)^{2+}$ 층 사이의 Bi이온의 휘발로 인한 층상구조의 불안정성으로 피로특성을 나타내며, 잔류분극량이 작다는 단점을 가지고 있다. 최근 분극피로가 적고 비교적 낮은 공정온도(650°C)에서도 증착이 가능하며 SBT박막보다 큰 잔류분극값을 가지는 BTO의  $\text{Bi}^{3+}$ 이온을  $\text{La}^{3+}$ 이온으로 치환하는 BLT( $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ ) 박막에 대한 연구가 조사되고 있다[3].

Park 등은 PLD법으로 BLT박막을 형성하였으며, PZT 박막에서 나타났던 분극피로 현상이 사라지고, 공정 온도도 SBT 박막보다 100~150°C 낮아졌으며(650~700°C), 잔류분극값도 큰 것으로 보고되었다[4]. 이와 같은 메모리 소자로서의 응용 가능성이 있는 BLT 박막을 MOD방법으로서 제조하여 구조적 및 전기적 특성을 조사하고자 한다.

\* : 중앙대학교 전자전기공학부  
(서울시 동작구 흑석동 221,  
Fax : 02-812-9681  
E-mail: cikim@cau.ac.kr)

\*\* : 중앙대학교 화학과

## 2. 실험

BLT 박막의 제조는 사용된 기판은 p형 (100) 실리콘 웨이퍼이며, 실리콘 웨이퍼 위에 Ti(50nm)와 Pt(150nm)를 스퍼터링법을 이용하여 같은 반응로 안에서 연속적으로 증착하여 제작하였으며, 출발원료로 Bismuth(III)-acetate  $[\text{CH}_3\text{CO}_2]_3\text{Bi}$ , Lanthanum-acetate hydrate  $(\text{CH}_3\text{CO}_2)_3\text{La} \cdot x\text{H}_2\text{O}$ , Titanium iso-propoxide  $[\text{Ti}(\text{OCH}(\text{CH}_3)_2)_4]$ 을 사용하였다. Bismuth(III)-acetate와 Lanthanum acetate의 용매로는 acetic acid, Titanium iso-propoxide의 용매로는 ethylen glychol의 일종인 2-methoxyethanol을 사용하였다. 먼저  $\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$  [x=0.75] 조성식에 따라 평량을 하였으며, 소결 시 휘발하기 쉬운 Bi-acetate를 10[wt%] 과잉 첨가하여 용액을 제조하여 사용하였다. 스핀 코팅을 이용하여 350 [°C]에서 수분간 건조하였으며 이 과정을 수회 반복하였다. 건조된 BLT 박막은 550~750°C의 온도에서 1[h] 동안 열처리하여 200nm의 BLT 박막을 최종적으로 제작하였다. 열처리 공정을 거친 BLT 박막을 직경이 0.3 mm인 새도우 마스크를 이용하여 DC 스퍼터링 방법으로 백금을 증착하여 상부전극으로 사용하였다. 증착된 박막의 결정구조를 확인하기 위하여 x-ray diffraction (XRD-Rigaku, RTP 300 RC)을 사용하였으며, 주사현미경(SEM)을 통해 박막의 표면 및 단면형상을 관찰하였으며, 전류-전압 특성은 HP 4145B semiconductor parameter analyser를 사용하였으며, BLT 박막의 강유전 특성은 precision workstation(Radiant Technologies, USA)을 사용하여 측정하였다.

## 3. 결과 및 고찰

그림 1은 열처리 온도에 따른 BLT 박막의 XRD 패턴을 나타낸 것이다. BLT XRD 회절패턴은  $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 의 스탠다드 분말 회절 데이터를 이용하여 분석하였다. Bi-층상 페로브스카이트 구조는 550°C 이후에 나타났으며, 온도가 증가함에 따라 결정성 및  $\text{Bi}_4\text{Ti}_3\text{O}_{12}$  회절 피크와 일치하는 결과를 통해 결정성장 상태를 확인하였다. 600°C 이상에서 얻어진 BLT 박막은 다결정 형태로 성장함을 알 수 있었다.  $\text{Bi}_4\text{Ti}_3\text{O}_{12}$  회절 피크와 일치하는 BLT 박막은  $\text{Bi}_4\text{Ti}_3\text{O}_{12}$  구조에 La의 첨가는  $\text{Bi}_4\text{Ti}_3\text{O}_{12}$  층상 페로브스카이트 구조에 아무런 영향을 미치지 않는 것을

알 수가 있었다. 열처리 온도가 증가 함에 따라 peak의 회절 강도의 증가와 full widths at half maximum(FWHM)의 감소는 열처리 온도가 증가 함에 따라 결정립 크기가 증가함을 예측할 수 있다.

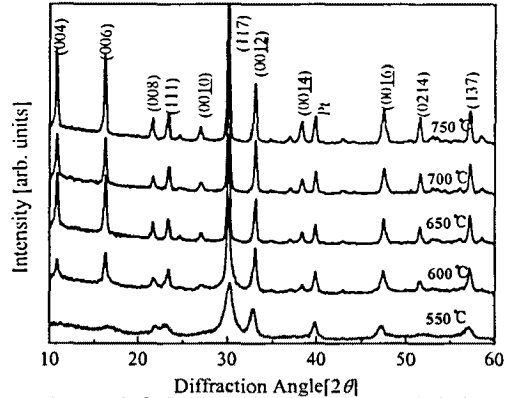


그림 1. 열처리 온도에 따른 BLT 박막의 X 선 회절 패턴  
Fig. 1. X-ray diffraction pattern of BLT thin films with various annealing temperature.

그림 2는 열처리 온도에 따른 BLT 박막의 SEM 미세 표면사진을 나타내고 있다. 막의 표면은 크랙이 없는 균일한 rod-like 형태의 결정립을 관찰할 수 있으며, 그림 1의 XRD 결과와 같이 온도가 증가함에 따라 결정립이 성장하는 것을 관찰 할 수 있다.

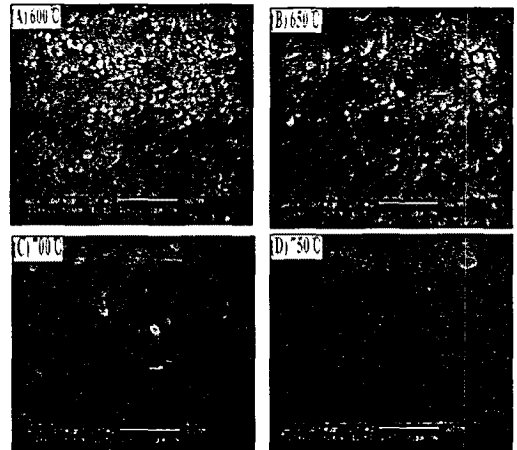


그림 2. 열처리 온도에 따른 BLT 박막의 SEM 표면사진.

Fig. 2. Surface SEM image of BLT thin films with various annealing temperature.

그림 3은 650°C에서 열처리한 BLT 박막의 SEM 단면구조를 나타낸 것이다. BLT박막과 Pt 하부전극 사이의 경계면이 뚜렷하고 선명한 것을 관찰할 수 있다. BLT 박막의 두께는 약 200nm이다.

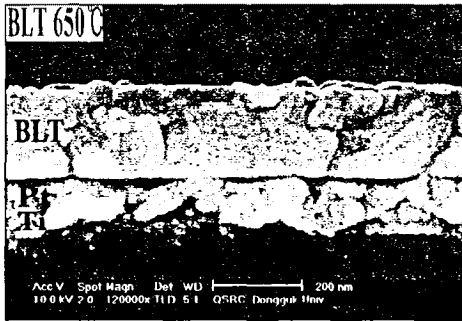


그림 3. 650°C에서 열처리한 BLT 박막의 SEM 단면사진.

Fig. 3. Cross-section SEM image of BLT thin films at 650°C annealing temperature.

BLT 박막의 열처리 온도에 따른 유전상수 및 유전손실을 그림 4에 나타내었다. 결정화 온도가 증가 할수록 유전상수값은 증가하였으나, 750°C 이상에서는 유전상수값이 작아지는 경향을 나타내었다. 이는 고온 열처리에 Bi 휘발에 의한 것이라 사료된다. 유전손실은 1.8[%]에서 4.2[%]이내의 양호한 특성을 나타내었다.

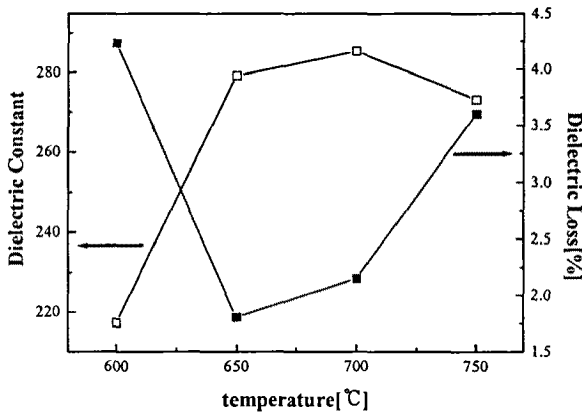


그림 4. 열처리 온도에 따른 BLT 박막의 유전상수 및 유전손실

Fig. 4. Dielectric Constant and Dielectric loss of BLT thin films with various annealing temperature.

그림 5는 열처리 온도에 따른 BLT박막의 이력곡선을 나타낸 것이다. 이력곡선을 측정하기 위해 1~10V를 인가하여 측정하였다. 이력곡선은 메모리 소자로의 응용 시 가장 이상적인 모양은 가늘며 사각형 모양이다. 600°C이하에서는 XRD 회절 피크에서 관찰하였듯이, 결정성이 약하여 분극이 포화되지 않는 특성을 나타내었다.

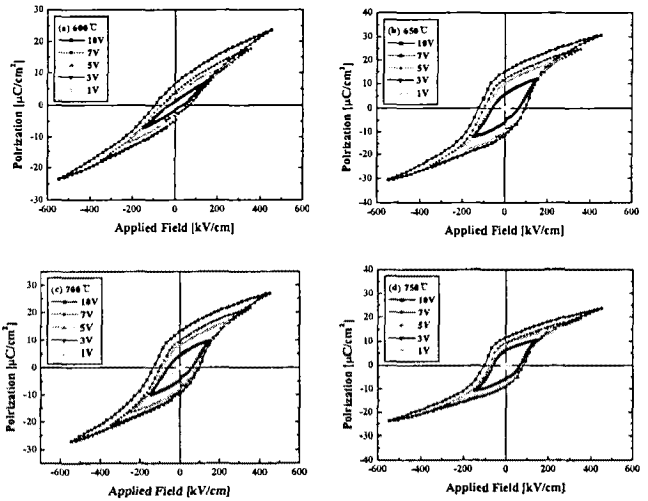


그림 5. 열처리 온도에 따른 BLT 박막의 P-E 이력곡선

Fig. 5. P-E Hysteresis of BLT thin films with various annealing temperature.

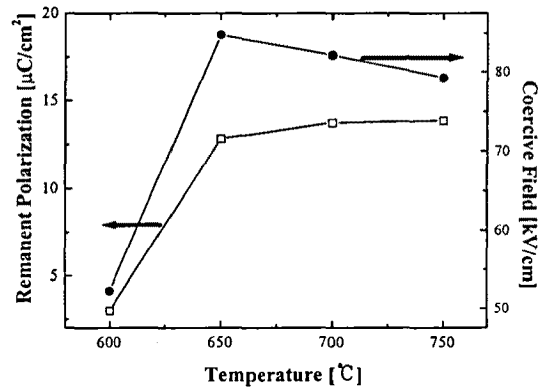


그림 6. 열처리 온도에 따른 BLT 박막의 잔류분극 및 항전계

Fig. 6. Remnant Polarization and Coercive Field of BLT thin films with various annealing temperature.

그림 6은 열처리에 따른 BLT박막의 잔류분극 및 항전계를 나타낸 것이다. 열처리 온도가 증가함에 따라 잔류분극은 증가하며, 항전계는 감소하는 경향을 나타내었다. 이는 열처리 온도가 증가함에 따른 결정립의 크기가 증가하여 결정립계(grain boundary)의 감소와 분역벽(domain wall)의 스위칭의 횟수가 증가하는 것으로 사료된다. 열처리 온도가 650°C인 BLT박막의 잔류분극(Pr) 및 항전계(Ec)값은 각각  $12.83 \mu\text{C}/\text{cm}^2$ ,  $84.75\text{kV}/\text{cm}$  이었다.

BLT박막을 FRAM용 메모리 소자로의 전하축적 물질로 사용하기 위해서는 박막의 제조조건 및 전압인가에 따른 전기전도 특성의 이해가 필요하다. 현재까지는 BLT 박막의 전기전도기구는 명확히 밝혀지지 않는 상태이다. 그림 7은 인가 전압에 따른 BLT박막(650°C)의 누설전류밀도를 나타낸 것이다. 1.5V 이하에서 누설전류밀도는 인가 전압에 선형적으로 의존하는 오옴법칙(ohmic low)형태의 누설전류밀도 특성을 보이고 있으며, 1.5V 이상에서는 비선형 I-V곡선을 관찰 할 수 있다. 이는 높은 저항 물질에 대한 전류 주입에 의한 공간 전하 제한 전도 특성(space charge limited current)이라고 사료된다[5].

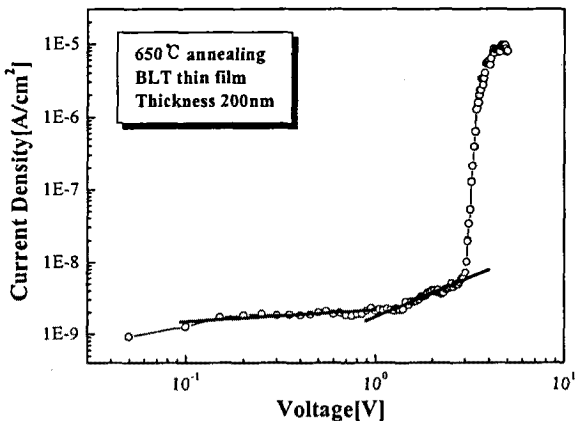


그림 7. 650°C 열처리한 BLT 박막의 인가전압에 따른 누설전류밀도

Fig. 7. Leakage current density with applied voltage for the BLT thin films at 650°C annealing temperature.

그림 8은 BLT박막의 피로특성을 조사하기 위해 박막에  $\pm 5\text{V}$ 의 펄스파를 인가하여  $3 \times 10^9$  회까지 인가하여 분극값의 변화를 조사하였다. 그림에서와 같이  $10^9$  회까지 분극을 스위칭 하여도 600°C에서 열처리한 BLT 박막을 제외하고 분극 피로에 의한

분극량 감소 현상은 나타나지 않았다.

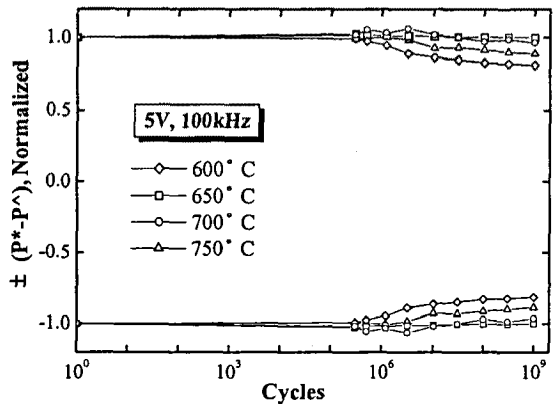


그림 8. 열처리 온도에 따른 BLT 박막의 피로특성

Fig. 8. Fatigue properties of BLT thin films with various annealing temperature.

#### 4. 결론

MOD법으로 제작한 BLT박막은 600°C 이상에서 결정화가 되었으며, XRD 분석결과 다결정 형태로 성장함을 확인할 수 있었다.

열처리 온도가 증가함에 따라 결정립 크기가 증가하는 것을 관찰 할 수 있었으며, 유전상수는 열처리 온도가 증가함에 따라 증가하는 경향을 나타내었다. 650°C에서 유전상수 및 유전손실은 279, 1.85[%]의 양호한 특성을 얻었다

600°C 이상에서 P-E 이력곡선을 관찰하였으며, 잔류분극 및 항전계는 열처리 온도가 증가함에 따라 잔류분극은 증가하며, 항전계는 감소하는 특성을 나타내었으며, 피로특성 측정 결과 피로현상이 없는 우수한 피로특성을 얻을 수 있었다.

#### 참고 문헌

- [1] J. F. Scott and C. A. Paz de Araujo, Science 246, 1400, 1989.
- [2] K. Amanuma, T. Hase, and Y. Miyasaka, Appl. Phys. Lett. 66, 221, 1995.
- [3] S. E. Cummins and L. E. Cross, J. Appl. Phys. 39, 2268, 1968.
- [4] B. H. Park, B. S. Kang, S. D. Bu, T.W. Noh, J. Lee and W. Jo, Nature 401, 682, 1999
- [5] H. Wang, X. N. Shen, X. J. Su, Z. Wang, S. X. Shang, and M. Wang, Ferroelectrics 233, 195, 1997