

제주-해남 HVDC 모델 개발 및 디지털 제어기 개발 방안

신정훈* · 김태균 · 윤용범 · 추진부 · 허성일*
한전 전력연구원 · LG산전연구소*

Development of the RTDS Controls Models of the Cheju-Haenam HVDC link

Jeong-Hoon Shin · T.K.Kim · Y.B.Yoon · J.B.Choo · S.I.Hur
KEPRI · LGIS

Abstract - The Cheju-Haenam HVDC System is currently being operated in KEPCO's system. But it is quite difficult to control properly due to the newly-introduced system in KEPCO. Therefore, the operators and/or engineers who have little field experiences want to know the system responses for their control actions. To satisfy the needs, the detailed control models which are represented near to real systems are being developed in KEPS project performed by KEPRI.

This paper presents the plan for developing the detailed control models and the digital controller based on RTDS of the Cheju-Haenam HVDC system in KEPS project. The EMTDC models of the Cheju-Haenam HVDC system which are the pre-stage models for developing RTDS-based models and digital controllers are also introduced.

1. 서 론

현재 제주-해남간에 설치되어 운용중인 HVDC 시스템의 제어기는 제어계층에 따라 아날로그와 디지털 타입이 혼합된 하이브리드 형태를 취하고 있다. 본 과제는 이를 완전 디지털 형태의 제어기로 제작하여 각종 제어 현상의 재현 및 제어기법의 적용과 같은 계통 해석과 기타 운전원 훈련 등에 활용하고자 한다. 개발될 제어기의 형태는 RTDS(Real-Time Digital Simulator)에서 운용될 수 있는 S/W 모델과 이의 실시간 계산을 위한 DSP H/W 시스템으로 구성된다. 또한, 디지털 제어기로 제작되어야 하는 네 부분 즉, Master Control, Pole Control, Phase Control, Protection 부분을 제외한 나머지 부분들은 실제 현장 운전원들이 수행할 수 있는 운전 데스크와 동일한 기능을 가지는 입출력 시스템으로 구성되어 RTDS와 디지털/아날로그 인터페이스 할 수 있도록 제작될 것이다.(그림1)

본 논문에서는 디지털 제어기의 구현을 위한 전 단계로서 제작사에서 제공한 매뉴얼 및 도면을 통해 제어기를 구성하고 있는 각 부분들의 기능을 분석하고 이를 디지털 과도현상 모의 프로그램인 EMTDC를 이용하여 상세히 구현하고 이를 위한 모델개발 절차와 검증방법 및 RTDS 모델변환에 대해 간략히 소개하기로 한다.

2. 제주-해남 HVDC 제어기의 EMTDC 모델 개발

일반적으로 HVDC 시스템의 계획과 운용 및 교류계 통과와 연계에 있어서 안정도를 해석하고자 하는 측면에 있어서는 CIGRE 벤치마크 모델에서 볼 수 있는 수준의, 다시 말해서 시스템의 제어특성만을 반영하는 수준, 제어기를 구성하여 사용할 수 있을 것이다. 하지만 각종

외란에 대해 아주 짧은 과도현상동안 발생하는 제어특성을 정확히 해석하기 위해선 상세한 모델이 요구된다. 이를 통하여 제작사 또는 HVDC시뮬레이터와 TNA에 의존하지 않고도 다양한 제어기법에 대한 연구를 수행할 수 있다. 캐나다의 Manitoba Hydro사의 경우 자체 시스템의 사이리스터 밸브와 시스템의 확장을 위한 계통해석을 위해 EMTDC상에서 제어기를 상세하게 구현하고 이를 다양한 목적으로 활용하고 있다[1].

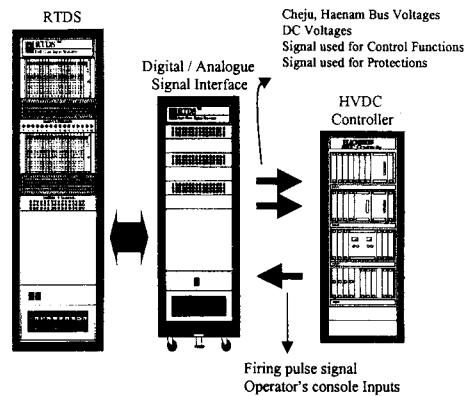


그림1. RTDS - HVDC 제어기 인터페이스

아울러 HVDC 시스템 제작사인 지멘스사의 경우에도 디지털 제어시스템인 SIMADYN으로 구성되어 있는 자사의 디지털 제어기를 EMTDC상에서 그 기능단위별로 실제 시스템과 유사하게 구현하여 새로운 제어기의 설계 및 최적화, 보호협조 등을 위한 사전모의해석을 수행하고 있다[2]. 본 절에서는 제주-해남 HVDC 제어기의 구성을 살펴보고 모델 개발과 관련된 내용을 소개하기로 한다.

2.1 제주-해남 HVDC 제어기 모델

제주-해남 HVDC 시스템은 각 Pole당 2개씩 4개의 12 펄스 밸브그룹으로 구성된 양극성(Bipole)구조로 이뤄져 있으며, $\pm 180kV$, 833A의 정격용량으로 최대 300MW까지의 전력을 양방향으로 전송할 수 있도록 설계되어 있다. 해남측은 주로 Rectifier로 제주측은 Inverter로 동작하는 이 시스템의 제어기는 소프트웨어로 구현된 Master Control, Pole Control부분과 아날로그 형태의 카드 단위로 이뤄진 Phase Control, Pole Protection 등으로 구성되어 있다. 그림 2는 실제 제어기의 구성을 바탕으로 꾸며진 제어기 모델의 전체 구조를 간략하게 블록 다이어그램으로 나타낸 것이다. 그림에서 각 블록들의 기능은 다음과 같다.

1) 한 개의 12펄스 Valve Group은 12개의 사이리스터 밸브로 이뤄짐

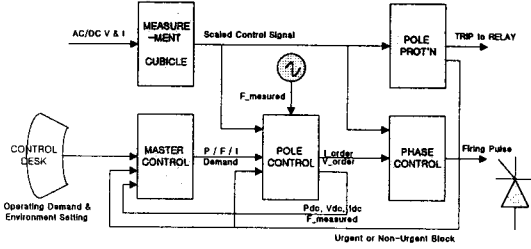


그림 2. HVDC 제어기 모델의 연결 구성도

- Control Desk : 컨트롤 데스크에서는 표 1에서 보는 바와 같이 시스템의 운전 환경 및 운전 요구량을 설정한다.

표 1. Control Desk의 조작항목

Control Desk의 조작 항목	
운전 환경 설정	운전 요구량 설정
전력전송방향 수동/자동 운전모드 선택 제어모드(Control Mode) 선택 : 전력/주파수/전류 정전후 시스템 가동	전류 요구값(Current Demand) 전류변화 요구값(dI/dT Demand) 전력 요구값(Power Demand) 전류변화 요구값(dP/dT Demand) 주파수 요구값 (Frequency Demand) 주파수 기울기 요구값 (Frequency Slope Demand)

- Master Control : 컨트롤 데스크의 지령과 Pole Control의 출력신호(전류, 전압, 전력 그리고 주파수)를 이용하여 제어모드에 따른 전력/주파수/전류 요구 값을 Pole Control로 전달하게 된다.

- Pole Control : Pole Control and Command System(PCCS)라 불리며, 시스템의 운전 특성을 반영하는 부분으로 Master에서 전달된 전력/주파수/전류 요구 값을 기준값으로 사용하고 Measurement Cubicle을 통해 적절한 제어신호의 레벨로 조정된 DC 전압과 전류 신호 그리고 제주측 모선에 연결된 동기 조상기로부터 얻어지는 주파수를 측정값으로 하여 전압 및 전류 등의 지령값을 계산한다. 이를 위해 Pole Control 은 다음과 같은 세부 제어 블록들로 구성되어 있다.

- 탭 변환 제어(Tap Changer Control)
- 운전차단 제어(Blocking Control)
- 스위칭 상태 감시(Switch Position Monitoring)
- 주파수 제어(Frequency Control)
- 전류 평형(Current Balancing)
- 전류 제어(Current Order Control)
- 전압 제어(Voltage Order Control)
- 보조 루프 제어(Auxiliary Loop Control)

- Phase Control : Pole Control에 의하여 계산된 전압, 전류의 지령값에 따른 적절한 점도각(α)를 계산하여 점도펄스를 생성한다. 다음과 같은 세부 제어 블록들로 구성되어 있다.

- AC 전압 측정 (AC Voltage Measurement)
- 점도신호 위상 제한 (Phase Limit)
- 루프 제어 (Loop Control)
- 오실레이터 펄스 발생 회로 (Oscillator)
- 점도펄스 배분 회로 (Ring Counter)
- 점도신호 균등 보정 회로 (Alpha Balancing)

- 소호신호 균등 보정 회로 (Gamma Balancing)
- 3차 고조파 보정 회로(3rd Harmonic Balancing)

- Pole Protection : 컨버터의 보호를 위해 사고 발생을 판단하고 사고의 정도에 따른 보호동작을 수행한다. 이를 위해 다음의 세부 제어 블록들이 있다.

- AC/DC 전류차등 보호 회로 (AC/DC Differential)
- DC전압의 기본과 성분으로부터 컨버터 보호 (Asymmetry)
- 비정상 점호/소호 신호로부터 컨버터 보호 (Abnormal Firing Angle)
- AC 과전압 보호 회로 (AC Over-Voltage)
- AC 과전류 보호 회로 (AC Over-Current)
- DC 과전압/과전류 보호 회로 (DC OV & OC)

2.2 제주-해남 HVDC 제어기 EMTDC 모델

제어기 모델은 다음과 같은 목적에 초점을 두고 개발하였다.

- 모델은 가능한 자세하게 구현하되, 특정한 목적의 계통해석을 위해서는 그 특성을 최대한 살리면서 단순화될 수 있어야 한다.
- 모델의 구조는 가능한 실제 회로와 유사하게끔 한다.
- 모델의 제어신호레벨은 실제 제어시스템에서의 신호레벨과 같게 한다.
- 모델은 실제 제어회로에 기재된 신호 측정점을 제공한다.
- 모델의 검증은 개발과 병행하여 수행한다.

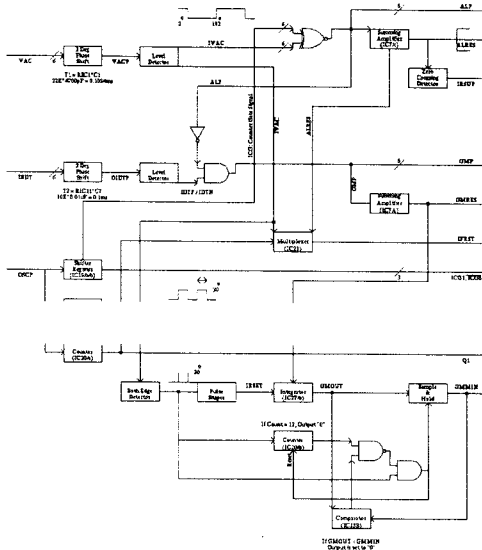
위에서 열거한 목적에 근거하여 제주-해남 제어기의 모델 개발과 검증을 위하여 다음의 4가지 단계를 거쳐 진행하였다.

- 1) 도면과 매뉴얼을 통한 제어카드의 기능 분석 및 기능 블록도 작성
- 2) 모델 소스코드 작성 및 PSCAD 컴포넌트 작성
- 3) 카드 시험규격인 RTS²⁾을 통한 모델의 성능 검증
- 4) 12펄스 HVDC시스템과의 연계를 통한 모델의 통합 시험 및 검증

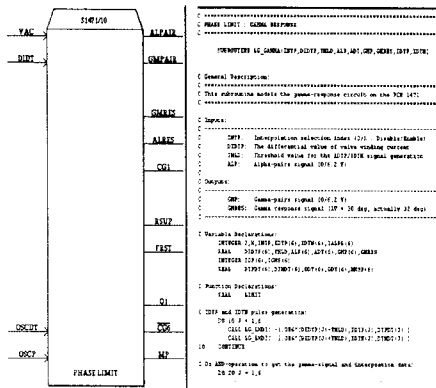
먼저 도면을 통해 회로의 기능을 이론적으로 분석하고 P-SPICE 또는 MathCad와 같은 프로그램을 이용하여 이를 확인하는 작업을 통해 모델링을 위한 기초자료인 기능 블록도를 작성한다. 이를 바탕으로 회로의 기능을 그대로 살리기 위한 EMTDC 소스코드를 작성하게 되며, 아울러 실제 제어카드와 동일한 입출력을 갖는 컴포넌트를 작성하게 된다. 다음으로는 제작사에서 제공하는 제어카드의 시험규격인 RTS를 바탕으로 시험을 수행하고 이를 통해 작성된 모델의 개별기능들을 일일이 점검하게 된다. RTS-시험의 주요 기능은 각 카드에서 저항 또는 커패시터와 같은 수동소자의 값들이 시스템이 원하는 기능을 내기 위해 제대로 설정되어 있는지 확인할 수 있게 하는 것이다. 참고로 이 과정은 아날로그로 구성되어 있는 Phase Control과 Pole Protection 모델에 대해서만 행해진다. RTS-시험을 통한 모델의 검증은 각 모델에 대해 임의의 입력을 가했을 때 그에 대한 응답을 보는 것이기 때문에 실제 HVDC 시스템과의 상호작용을 살펴볼 수 없다. 따라서 RTS-시험을 통한 모델검증이 마치게 되면 12펄스 컨버터로 구성된 단순하지만 해남-제주 시스템의 컨버터와 동일하게 설정된 HVDC 시

2) Routine Test Specification: 개별 Sub-unit의 기능검증을 위해 Alstom에서 사용하고 있는 Spec.

시스템에 개발된 모델을 통합 적용하여 시스템차원에서 제어모델의 전체성을 재확인하는 작업을 수행하게 됨으로써 최종적인 모델의 개발이 완료된다. 그림 3은 Phase Controls의 일부분인 Phase Limit 모델을 예로 들어 개발 절차의 일례를 보여주고 있다. 컴포넌트는 실제 카드의 입출력과 동일하게 주고 있으며 출력에 MP(Measuring Point)를 부여하여 회로에서의 실제 측정점의 값을 볼 수 있게 하고 있다.



(a) 회로분석을 통한 기능 블록도 작성

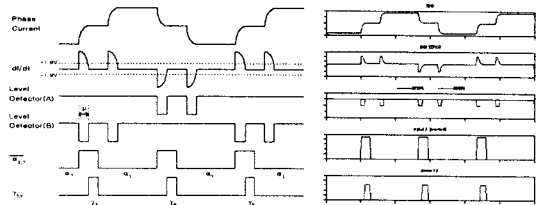


(b) PSCAD 컴포넌트와 소스코드 작성

그림 3. 모델 개발 절차 예시 (Phase Limit 카드)

그림 4는 모델의 검증을 위해 Phase Limit 카드의 기능가운데 소호각 측정이 제대로 이뤄지는지를 확인하기 위한 시험으로 RTS에서 제시하는 파형과 유사한 파형이 얻어짐을 볼 수 있다.

그림에서 di/dt 신호는 Termination Bay안에 있는 di/dt 변압기에 의해서 만들어지는 신호로 상위와 하위 밸브 사이에 위치한 두 밸브간에 전환(Commutation)이 이뤄지는 시간인 μ 를 의미한다. γ -신호는 두 밸브간에 전환이 이뤄진 시점부터 측정하는 것이므로 이러한 전환 시간(Commutation Period)을 배제하여야 한다.



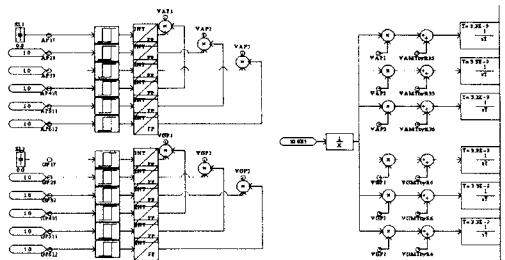
(a) RTS 기준 파형 (b) 모델 검증 파형

그림 4. RTS를 이용한 모델의 성능 검증 : 소호각(γ) 측정

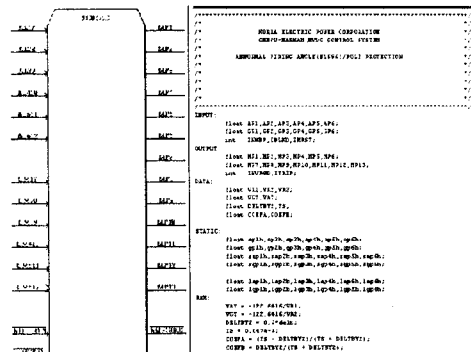
따라서, 그림에서 나타난 것처럼 di/dt신호를 $\pm 1.8V$ 의 값을 기준으로 하여 각각 상위 및 하위 밸브를 위한 두개의 신호로 양분하여 사용하고 있는 것이다. 예를 들어, 3번 밸브의 감마 값은 밸브에 흐르는 전류가 완전히 소멸하는 시점 즉, 3번과 7번 밸브사이의 전환이 완전히 끝나는 시점으로부터 7번 밸브가 도통이 된 후 여기에 음의 전압이 걸리게 되는 다시 말해서 3번 밸브에 양의 전압이 다시 인가되기까지의 시간으로 측정되어 진다. 9번 밸브의 감마 값은 3번 밸브의 Pair신호로서 그림과 같이 얻어진다. 그림을 통해서도 알 수 있듯이 γ -신호는 전환이 끝난 시점(밸브의 전류가 완전히 멈춘, di/dt펄스의 끝점)으로부터 밸브에 양의 전압이 걸리는 시점을 알리는 적절한 α -Pairs 신호를 사용하여 만들어지고 있는 것이다.

3. RTDS 모델 및 디지털 제어기 개발 방안

본 절에서는 RTDS를 이용한 디지털 HVDC 제어기의 제작과 관련하여 RTDS용 모델 변환에 대해 기술하고자 한다.



(a) 컨트롤 라이버리(C)를 이용한 모델 구성 예



(b) 사용자 정의 모델(UDC)을 이용한 모델 구성 예

그림 5. RTS용 모델 개발 예시 : Abnormal Firing Angle

RTDS는 EMTDC와 동일한 알고리즘에 의해 구동되는

것으로 실시간으로 시스템의 운동특성을 살펴 볼 수 있다는 잇점이 있다. 이를 통해 실시간 교류계통과의 연계 해석 및 보호협조 등에 대한 다양한 연구를 수행할 수 있다. RTDS용 모델을 개발하는 방법은 크게 두가지로 나누어 볼 수 있다. 하나는 RTDS에서 기본적으로 제공하는 컨트롤 라이브러리(CC)를 사용하여 제어블록을 순차적으로 연결하여 모델을 구성하는 방법과 다른 하나는 사용자 정의 모델(UDC: User Defined Controls)을 통해 코드레벨에서 단일 모델로 구성하는 방법이 있다. 두가지 방법 모두 가능하나 모델의 복잡성 정도나 사용 목적 또는 향후 수정 및 업그레이드의 용이성을 고려하여 모델을 개발하여야 할 것으로 사료된다.

4. 결론

본 논문은 제주-해남 HVDC 제어기의 RTDS 모델과 디지털 H/W Controller의 개발을 위한 전 단계로써, EMTDC를 이용한 제주-해남 하이브리드 HVDC 시스템의 모델 구현기법과 이의 검증결과를 중심으로 간단히 기술되었다. RTS를 기본으로 한 검증결과만을 제시하는 것으로 모델결과의 정확성을 논하기에는 부족한 점이 없지 않지만, 이미 본 모델은 전체 통합 모델을 이용하여 정상상태에서의 운동특성과 현장 사고 케이스 해석을 통하여 모델의 정확성을 정밀, 검증하였다. 본 결과는 추후 다른 여러 가지 현장 사고 케이스 분석을 통해 제어 파라미터의 값을 보다 정확히 튜닝한 후, 그 결과를 제시하도록 할 예정이다.

개발된 총 25개의 블록으로 구성된 EMTDC 모델은 제주-해남 HVDC 시스템 제작사가 제공한 매뉴얼을 기본으로 작성되어, RTDS 모델로의 변환시 방대한 량의 작업이 필요할 것으로 예상되나, 신호 측정부, 모니터링 부, 레코더 등의 기능은 단순히 DSP 메모리 어드레싱 작업으로 대체가능하기 때문에 별도의 개발이 불필요하거나 매우 간단하게 처리가능하므로 모델변환 작업이 용이하리라 생각된다. 또한, 원하는 해석결과와 정밀도에 따라, 개발될 RTDS 모델 또는 개발된 EMTDC 모델을 간략화하여 계산시간 및 RTDS H/W 프로세서의 소요량을 줄일 수가 있다. 그림 6과 같은 모델은 HVDC 시스템의 dynamic 특성만을 살펴보기에 적합한 간략화된 제어블록으로 마지막 단계에 설치되어 있는 360/s 블록은 Phase Control 부분 전체를 간략하게 표시한 것이다.

[참고 문헌]

1. P.Kuffel, K.L.Kent, G.B.Mazur, M.A. Weeks, "Development and Validation of Detailed Controls Models of The Nelson River Bipole 1 HVDC System", IEEE Tr. on Power Delivery, Vol. 8, No. 1, January 1993, pp. 351-358.
2. K.Sadek, G.Wild, A.M.Gole and D.P.Brandt, "Modelling of Digital HVDC Control Systems Using a Graphical Electromagnetic Simulation Program", IEEE WESCANEX '95 Proceedings.

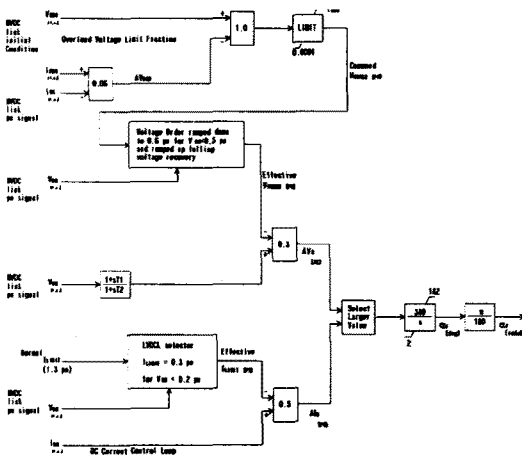


그림 6. Inverter 측 제어시스템 블록 (간략모델)