불평형시 반복추정기법을 이용한 배전계통 고장점 표정 알고리즘

이덕수* 진보건 이승재 최면송 강상희
명지대학교

안복신 윤남선
P&C Tech.

A fault location algorithm using iterative method at unbalance conditions for distribution feeder systems

D.S. Lee* B.G. Jin S.J. Lee S.H. Kang M.S. Choi
Myongji University

B.S. Ahn N.S. Yoon
P&C Tech.

Abstract - This paper presents a fault location algorithm using iterative method at unbalance condition for distribution feeder systems. Distribution feeders include single phase and three phase laterals. The proposed algorithm achieves a high accuracy by continuously updating voltage and current phasor using the phase components and admittance load model.

1. 서 론

많은 분기선과 간선을 포함하고 있는 배전 계통은 전원단과 수용가를 연결하는 중요한 역할을 하는 연계 계통으로써 비약적인 산업 발전으로 수요의 증가와 함께 복잡, 다양화되었으며 기간산업으로서의 중요성 또한 높아지고 있다. 이러한 전력 계통에 기후조건, 동물의 접촉, 보호기기의 오·부 동작, 그리고 사고 등의 원인으로 고장이 발생하였을 경우 고장점을 빠르고 정확하게 표정하여 전전 계통으로부터 고장 구간을 분리하고, 고장을 제거하고, 고장을 복구하는 것은 정전 비용을 최소화하는데 필수적이며 더 나아가 서비스 신뢰도와 전력의 질을 높이는 측면에서 매우 중요하다. 또한 전력 산업의 구조 개편으로 서비스의 향상과 보다 양질의 전력을 안정적으로 공급하는 것은 커다란 화제로 대두되고 있다.

고장점을 표정하는 다양한 방법들이 여러 문헌들을 통해 제시되어 왔으며 현재 실 계통에 적용하고 있다.

송전계통에서의 고장점 표정 방법으로는 진행파를 이용하는 방법, 전압과 전류의 고조파 성분을 이용하는 방법, 그리고 전압과 전류의 기본파 성분을 사용한 겉보기 임피던스 법 등으로 구분할 수 있으며, 세부적으로 기본파 성분을 이용하는 방법의 적용에 있어서 한단 정보를 이용하는 것과 양단 정보를 이용하는 방법으로 구분된다. 그리고 양단 정보를 사용하는 경우 정확한 고장점 표정이 가능하지만 통신장비 등 다양한 장비들이 부가적으로 필요하게 됨으로 한단 정보를 사용하면서 분배계수, 보상 등의 방법을 적용하여 보다 정확한 고장점 표정 방법들이 제안되어왔다. 이러한 방법들은 배전 선로의 비 동질성, 부하 전류, 다중의 부하 탭, 불평형 등의 이유로 배전계통에 적용 시 많은 오차를 나타낸다.

배전계통에서의 고장점 표정 방법[1-4]으로는 전압, 전류의 고조파 성분을 이용하는 방법과 기본파 성분, 선로 파라미터를 이용하는 방법으로 나눌 수 있으며, 배전계통의 다양한 특이성을 고려하기 위해 전압, 전류를 업데이트하는 방법이 소개되었다. 제안된 방법들은 배전계통 고장 시 일반적으로 개입되는 고장 저항의 영향으로 고장점 표정 시 오차를 포함 할 수밖에 없다.

본 논문에서는 반복추정기법을 이용하여 고장저항의 영향을 최소화한 알고리즘을 제안하였다. 제안된 방법은 실제 고장전류를 추정하기 위하여 고장점의 전압을 계산한 후, 방사상 조류 계산 알고리즘을 이용하여 부하전류를 구하여 고장전류를 추정하는 방법을 사용하였다.

배전계통 EMTP 고장 모의 데이터를 사용하여 제안된 알고리즘을 검증하였으며, 두 가지 사례연구를 통하여 검증한 결과를 본 논문에 나타내었다.

2. 고장점 표정 알고리즘

2.1 기본 개념

제안한 알고리즘은 변전소 인출단에서 취득한 전압, 전류와 계통의 구성 정보를 사용하였다. 그림 1은 불평형 배전계통의 1선지락 고장 시 단선도이다.

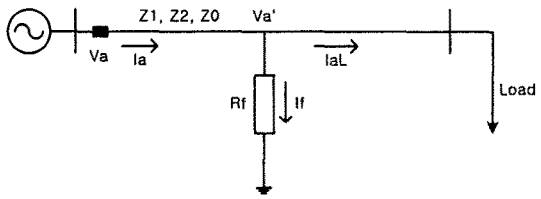

그림 1. 1선지락 고장시 단선도

변전소 인출단에서 측정되는 전압 방정식은 식 (1)과 같다.

$$V_a = D \times z_1 (I_a + kI_0) + I_f R_f \quad (1)$$

여기서, V_{abc} : 변전소 인출단 상 전압
I_{abc} : 변전소 인출단 상 전류
I_{012} : 시퀀스 전류
z_{012} : 단위 길이당 선로의 시퀀스 임피던스
k : $(Z_0 - Z_1)/Z_1$
I_f : 고장 전류
R_f : 고장 저항

식 (1)에서 고저항 지락사고 시 큰 V_f가 고장 저항과 부하단에 병렬로 걸리게 된다. 따라서 고장시 큰 부하전류가 흐르게 되므로, 변전소 인출단에서 측정되는 전류는 고장전류와 부하전류의 합이 된다. 본 논문에서는 실제 고장 전류를 구하기 위해서 등가 부하 임피던스를 이용한 반복 추정 기법을 사용하였으며, 실제 등가 임피던스를 사용할 수 없는 경우 부하 모델[5,6]을 사용하였다.

단상 분기선로에서 고장이 발생한 경우 식(2)를 이용하여 고장점 표정을 한다.

$$V_a = D \times z_1 \times I_a + I_f R_f \quad (2)$$

2.2 반복 추정 기법

고장시 정상 상태의 반복 계산을 기초로 하여, 1선 지락 고장을 고려하여 다음과 같은 고장점 표정 방법을 반

복 수행한다.

i) 고장 전류 I_f를 고장시 측정전류와 고장전 부하전류의 차 값이라고 가정한다.

$$I_f = I_a - I_{aL} \tag{3}$$

ii) 가정한 고장전류 값을 식 (1)에 대입하고, 실수부와 허수부로 분리한 후 R_f를 소거하여 고장거리를 구한다.

iii) 위에서 구해진 고장거리 D와 식 (3)을 이용하여 고장점에서의 전압을 구한다.

$$\begin{bmatrix} V_a' \\ V_b' \\ V_c' \end{bmatrix} = \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} - D \begin{bmatrix} Z_{aa} & Z_{ab} & Z_{ac} \\ Z_{ba} & Z_{bb} & Z_{bc} \\ Z_{ca} & Z_{cb} & Z_{cc} \end{bmatrix} \begin{bmatrix} I_a \\ I_b \\ I_c \end{bmatrix} \tag{4}$$

iv) 등가 부하 임피던스를 이용하여 고장시 부하전류를 구한다.

$$I_{aL} = Y_{aL} \times V_a' \tag{5}$$

v) 식 (2)를 이용하여 더욱 정확한 고장 전류를 추정하고, 고장거리가 수렴할 때까지 위 과정을 반복 수행한다. 여기서 실제 등가 부하 임피던스를 사용할 수 없는 경우 식 (5)와 같은 부하 모델[5,6]을 사용하여 구한다.

$$I = I_r \left| \frac{V_r}{V_0} \right|^{n_p - 1} + jI_i \left| \frac{V_r}{V_0} \right|^{n_q - 1} \tag{6}$$

여기서, V_0는 정격 전압이고, I_r, I_i는 정격전압에서의 유효, 무효 전류이다. 그리고 n_p, n_q는 복소 값을 갖는 상수이고 부하의 동특성에 따라서 결정된다. 예를 들면 정 전류 부하는 $n_p = n_q = 0$의 값을 갖고, 정 전력 부하는 $n_p = n_q = -1$, 정 임피던스 부하는 $n_p = n_q = 1$의 값을 갖는다. 일반적인 배전계통에서는 이러한 부하들이 혼합되어 있으므로 $n_p = 0.5 \sim 1.8$, $n_q = 1.5 \sim 6$의 값을 갖는다.

2.3 부하 탭에서의 전압, 전류 추정

고장점 표정 시 사용하는 데이터는 변전소 인출단에서 취득한 전압, 전류 성분이다. 그런데 실제 배전 계통에 있어서 부하에 전력을 공급하기 위해 많은 1상, 3상 분기선과 부타 탭을 포함하고 있다. 따라서 식 (1)을 사용하여 고장점 표정을 하려면 고장 구간을 포함하고 있는 버스에서의 전압과 전류를 구해야 한다.

그림 2와 같은 계통을 고려하면, i번째 부하 인출 단에서의 전압을 다음과 같이 추정한다.

$$[V_i^{k+1}] = [V_i^k] - \sum_{k=1}^{i-1} [Z_i^k][I_i^k] \tag{7}$$

여기서, V_i^{k+1}= $k+1$ 부하 탭의 시퀀스 전압

Z_i^k= k 구간의 시퀀스 임피던스

I_i^k= k 구간의 시퀀스 전류

어드미턴스 부하 모델을 이용하여 i번째 부하 인출 단에서의 부하 전류는 식 (7)과 같이 추정된다.

$$[I_{id}^k] = [V_{fd}^k][Y_{id}^k] \tag{8}$$

여기서, I_{id}^k= $k+1$ 부하 탭의 부하 유출 전류

V_{fd}^k= k 부하 탭의 상 전압

Y_{id}^k= k 부하 탭의 부하 어드미턴스

k 구간을 흐르는 고장 전류는 식 (8)과 같이 계산된다.

$$[I_{fd}^k] = [I_{id}] - \sum_{k=1}^{i-1} [I_{id}^k] \tag{9}$$

여기서 I_{id}는 변전소 인출단 전류이고, I_{id}^k는 k구간 전까지의 부하 유출 전류의 합이며, 구간별로 반복하여 고장 구간을 포함하고 있는 버스에서의 전압과 전류를 추정한다.

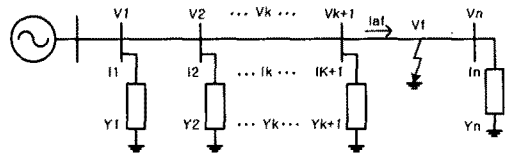

그림 2. 배전 계통을 축약한 단선도

3. 사례 연구

제안한 알고리즘을 검증하기 위하여 실 배전계통을 기반으로 모의 계통도를 만들고, 등가 부하 임피던스를 사용한 경우와 부하모델 식 (5)를 사용한 경우의 두 가지 사례를 모의하였다.

그림 3과 같은 22.9[kV]의 전원에 연결된 배전 피더는 약 38[km]로 단상, 3상 분기선로, 21개의 버스, 지상 역률 0.85를 갖는 단상, 3상 부하로 구성되어있다. 검증 변수로는 고장거리와 고장 저항을 선정하였다. 고장 거리는 0[km]~38[km], 고장 임피던스는 0[Ω]~50[Ω], 등가부하임피던스, 부하모델을 사용하여 모의. 이러한 세 가지 경우를 조합하여 약 1000여 번의 모의를 하였으며 그 결과를 제시하였다.

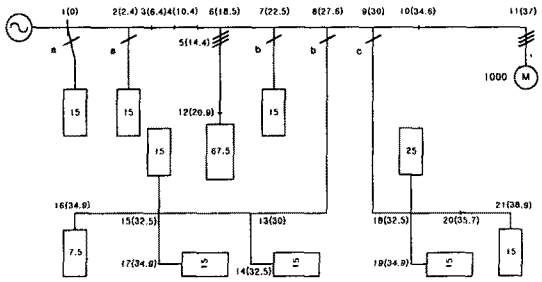

그림 3. 모의 계통도

데이터 취득을 위한 샘플링 주파수로는 1920Hz, aliasing 에러를 방지하기 위해 960Hz 차단 주파수 특성을 갖는 2차 Butterworth 저역통과 필터를 사용하였다. 그리고 전압, 전류 순시 데이터로부터 페이저를 추출하기 위하여 한 주기 데이터 윈도우를 사용하는 DFT를 사용하였다.

고장점 표정 에러는 다음 식을 사용하여 산정 하였다.

$$\%Error = \frac{\text{표정거리} - \text{실제고장거리}}{\text{전체선로길이}} \times 100 \tag{10}$$

3.1 등가 임피던스 이용

계통의 등가 부하 임피던스를 사용할 수 있는 경우, 고장점 표정 결과를 표 1과 그림 4에 나타내었다. 노드 9에서 고장저항이 50[Ω]일 때 최대 오차가 3[%]이내임을 알 수 있다.

표 1. 등가 부하 임피던스 사용시 고장점 표정 결과

고장 노드	실제고장 거리(km)	고 장 저 항			
		0[Ω]	10[Ω]	30[Ω]	50[Ω]
1	0.000	0.000	-0.003	-0.01	-0.017
2	2.414	2.413	2.402	2.320	2.162
3	6.437	6.436	6.430	6.350	6.269
4	10.461	10.460	10.458	10.365	10.232
5	14.484	14.482	14.479	14.398	14.251
6	18.507	18.506	18.485	18.371	18.165
7	22.530	22.528	22.512	22.407	22.296
8	27.680	27.725	27.706	27.615	27.452
9	30.094	30.082	30.069	30.03	29.834
10	34.600	34.598	34.637	34.70	35.111
11	37.014	37.166	36.898	36.618	35.941
12	20.920	20.973	21.002	21.102	21.413
13	30.094	29.202	30.279	30.599	31.276
14	32.508	32.681	32.751	32.930	33.52
15	32.508	32.681	32.743	32.922	33.51
16	34.922	35.048	35.123	35.431	35.841
17	34.922	35.051	35.112	35.429	35.912
18	32.508	32.672	32.762	32.933	32.444
19	34.922	35.053	35.154	35.456	35.993
20	35.727	35.812	35.953	36.227	36.681
21	38.949	38.992	39.169	39.438	39.784

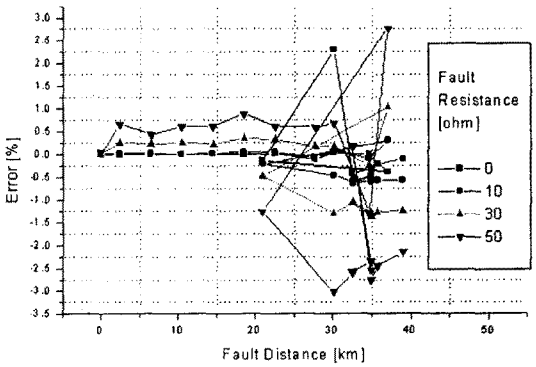

그림 4. 등가 부하 임피던스 사용시 고장점 표정 결과

3.2 부하 모델 사용

배전계통의 부하 임피던스를 사용할 수 없는 경우 부하 모델 식 (2)를 사용하여 고장점 표정한 결과를 그림 5에 나타내었다. 노드 21에서 고장저항이 50[Ω]일 때 최대 오차가 4.1[%]이내임을 알 수 있다.

식 (2)를 사용한 경우 복소 값을 갖는 임피던스 행렬을 같다고 가정하였기 때문에 등가 부하 임피던스를 사용하는 경우보다 오차는 커지지만 실시간으로 변화하는 계통 부하에 적용하는데 많은 이점이 있다. 그러나 실계통은 정 전류, 전력, 임피던스 부하들이 혼합되어있어 부하모델의 컨덕턴스, 서셉턴스 그리고 상수들을 정하는데 많은 연구가 필요하다.

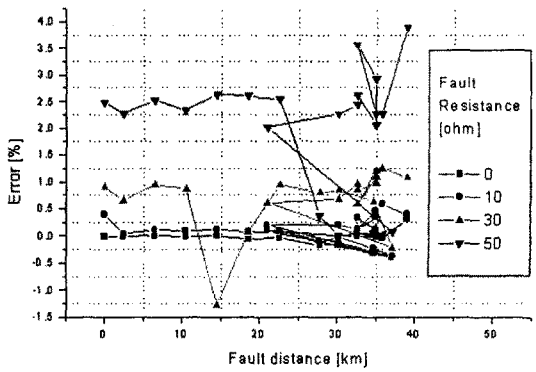

그림 5. 부하모델 사용시 고장점 표정 결과

3. 결 론

본 논문에서는 반복추정 기법을 사용하여 실제 고장전류를 추정함으로써 고장저항의 영향을 최소화한 배전계통 고장점 표정 알고리즘을 제안하였다. 실 배전 계통을 기반으로 모의 계통을 모델링하였으며, EMTP 고장 모의 데이터를 가지고 검증한 결과 만족할 만한 결과를 보였다.

우리나라의 경우 배전계통의 정확한 부하 임피던스 정보를 얻기가 어렵다. 이러한 경우를 고려하기 위하여 정임피던스 부하 모델을 이용하여 고장점 표정한 결과 고장 저항이 50[Ω]일 때 약 4[%] 정도의 정확한 결과를 얻었다. 향후 방향으로는 배전계통 부하 모델의 적용에 관한 연구를 통하여 실계통에 적용할 수 있는 알고리즘을 확립하는 것이다.

[참 고 문 헌]

[1] Adly A. Girgis, Christopher M. Fallon, David L. Lubkeman, "A fault location technique for rural distribution feeders", IEEE Transactions on Industry Applications, Vol. 29, No. 6, November/December 1993

[2] R. Das, M.S. Sachdev, T.S. Sidhu, "A Fault Locator for Radial Sub-transmission and Distribution Lines", Power Engineering Society Summer Meeting, 2000. IEEE Volume: 1 , 2000 , Page(s): 443-448

[3] Srinivasan, K.: St.-Jacques, A. "A new fault location algorithm for radial transmission lines with loads", Power Delivery, IEEE Transactions on Volume: 4 3 , July 1989 , Page(s): 1676-1682

[4] Das, R.: Sachdev, M.S.: Sidhu, T.S., "A technique for estimating locations of shunt faults on distribution lines", WESCANEX 95. Communications, Power, and Computing, Conference Proceedings., IEEE , Volume: 1 , 1995 Page(s) : 6-11 vol.1

[5] Reineri, C.A.: Alvarez, C., "Load research for fault location in distribution feeders", Generation, Transmission and Distribution, IEE Proceedings- , Volume: 146 Issue: 2 , March 1999, Page(s): 115 -120

[6] P. Kundur, "Power System Stability and Control", McGraw-Hill, 1994, Page(s): 271-275