

EMTDC를 이용한 UPFC의 스위칭 레벨 시뮬레이션 모형 개발

한병문, 백승택, 문승일, 이학성, 유일도, 추진부, 장병훈
 명지대, 서울대, (주)호성중공업, 한전전력연구원

Development of the UPFC Switching Level Simulation Model using EMTDC

B. M. Han, S. T. Baek, S. I. Moon, H. S. Lee, I. D. Yoo, J. B. Chu, B. H. Jang
 Myongji Univ., Seoul National Univ., Hyosung Heavy Industry, KEPRI

Abstract - 본 논문에서는 한전에서 강진변전소에 파이롯플랜트로 설치 중에 있는 80MVA 용량의 3-레벨 12-펄스형 UPFC의 EMTDC 모델링에 대해 기술하고 있다. UPFC의 EMTDC를 이용한 시뮬레이션 모형은 그 목적에 따라 상세 정도가 상이한 다양한 형태가 존재하나 본 연구에서는 향후 RTDS에 연계하여 전력계통과의 동작 성능 평가에 적용 가능하도록 인버터를 스위칭 레벨 다중펄스 전압원으로 모델링하였다. 개발된 시뮬레이션 모형의 타당성은 정현파 이상전원을 사용한 시뮬레이션 분석결과와 비교검토 하여 검증하였다. 개발된 시뮬레이션 모형은 UPFC의 성능분석과 전력계통과의 동작특성 해석에 유용하게 활용 가능하고 또한 UPFC 운전자에게 동작특성과 초보적인 운전특성을 교육하는데도 활용가능 할 것으로 보인다.

1. 서 론

UPFC의 정상상태 동작시 성능과 특성은 참고문헌 [1,2,3,4,5]에 자세히 분석되어 있다. UPFC는 2기의 전압원인버터로 구성되어 있는데 하나는 선로와 병렬로 그리고 다른 하나는 선로와 직렬로 결합되어 선로로 전송되는 전력조류를 연속 제어하는 기능을 갖는다.

UPFC의 시뮬레이션 모형은 그 목적에 따라 상세 정도를 달리하는데 계통해석에 중점을 둘 경우는 각 인버터를 정현파 전압원으로 대체하여 접근하고 전력전자적 특성을 분석하는데 역점을 둘 경우는 스위칭레벨 인버터 모형을 사용하여 접근한다. 또한 위에서 언급한 2가지 목적을 절충적으로 다루기 위해서는 인버터의 출력전압에 상응하는 다중펄스 전압원을 사용하여 시뮬레이션 모형을 구성한다. 본 논문에서는 2번째 접근을 택하여 UPFC가 교류계통과 연계되어 동작할 경우 상호작용을 분석하는데 역점을 두었다. 전압원인버터는 현재 한전에서 파이롯플랜트로 설치하게 되어있는 80MVA 3-레벨 12-펄스형 인버터를 기준으로 모델링하였다. 또한 전체 시스템의 제어와 보호 장치를 시뮬레이션하기 위해 EMTDC의 제어블록을 활용하여 구성하였다. 제안하는 시뮬레이션 모형은 향후 한전 강진계통에 설치예정인 80MVA UPFC의 동특성을 파악하고 그 효과를 분석하는데 유용하게 활용 될 전망이다. 또한 개발된 EMTDC 모형은 한전연구원이 보유하고 있는 RTDS 시뮬레이터에 연계되어 전체 전력계통에 미치는 제반 효과를 분석하는데 유용하게 활용 가능하다.

2. 본 론

2.1 상세 EMTDC 모델

본 논문의 상세 EMTDC UPFC 모델은 실제 UPFC 시스템과는 다르게 전력회로 구성면에서 인버터를 최대한 실시시스템과 동일한 특성을 보이고자 3-레벨 12펄스 형태의 등가전원으로 구성하였다. 3-레벨 인버터로 모델링한 것과는 다소 차이는 있겠지만 전체적인 시스템의 동특성의 결과를 예측하는 데에는 큰 차이가 없고 시뮬

레이션의 실행시간도 최대한 단축시킬 수가 있다. 실제 UPFC가 설치되는 강진지역의 주변계통을 등가축약해서 모델링하였고 계통사이에 UPFC를 연결하였다. 그림 1은 계통과 연결된 UPFC 모델의 구성을 나타낸 것이다.

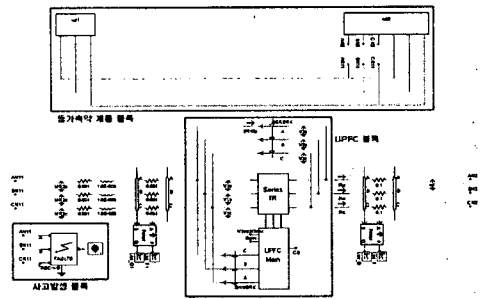
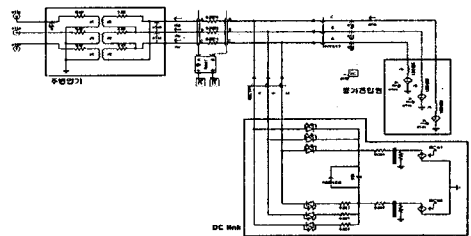


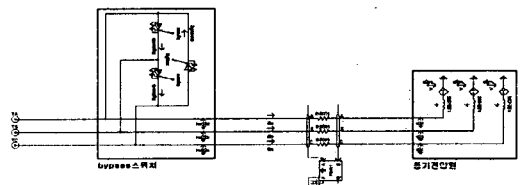
그림 1. 상세 EMTDC 모델

2.1.1 UPFC 시스템

그림 1의 상세 모델은 등가축약 계통블록과 UPFC블록, 모의사고 블록으로 구성하였다. UPFC 블록내에는 직렬과 병렬측 인버터를 계통과 연계시키는 변압기부와 등가전압원 인버터부, 그리고 제어기부와 보호회로부로 구성이 되어 있다.



(a) 병렬측 시스템



(b) 직렬측 시스템

그림 2. UPFC 시스템 구성도

UPFC 블록내의 직렬측과 병렬측 인버터의 모델을

그림 2에 나타내었다. 그림 2(a)는 병렬측 인버터부와 주변압기를 나타낸 것이다. 인버터부의 등가전압원은 제어기의 출력신호로 제어되는 외부제어 전압원으로 구성하였다. 그림 2(b)는 직렬측 인버터부를 나타낸 것이다. 직렬 인버터측 역시 외부제어 전압원으로 구성하였고 직렬측 주변압기의 2차측과 병렬로 연결된 bypass 스위치가 있어서 직렬측 사고시에 사고전류를 신속하게 bypass시킨다.

2.1.2 DC link 모델

본 논문의 UPFC 모델은 두 개의 등가전압원이 DC link를 공유하는 형태로 되어 있지만 전기적인 연결이 아닌 제어신호를 통해서 연결되는 구조로 되어 있다. 그림 3은 DC link 모델을 나타낸 것이다. DC link에 충·방전되는 전압은 두 개의 외부제어 전류원으로 제어된다. 또한 병렬측 인버터가 선로에 투입될 때 발생할 수 있는 과전류로부터 인버터를 보호하기 위해서 병렬측 인버터와 병렬로 정류기를 연결해서 과전류 발생시 직류 캐패시터를 충전하는 구조로 구성되어 있다.

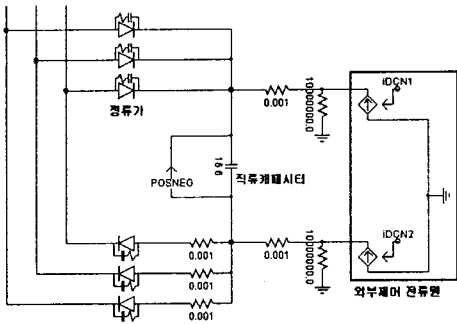


그림 3. DC link 모델

2.2 제어기 구성

EMTDC 상세모델의 제어기는 직렬과 병렬인버터의 제어기로 나누어져 있다. 또한 시스템을 보호하기 위한 보호제어기와 직류전압 제어기도 구성되어 있다.

2.2.1 병렬인버터 제어기

그림 4는 병렬인버터의 제어기 모델을 나타낸 것이다. 제어기는 크게 외부전압제어부와 내부전류제어부로 나누어진다.

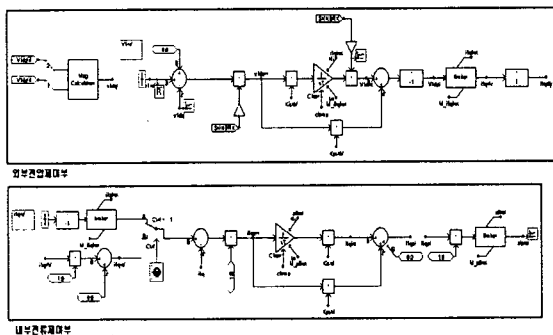


그림 4. 병렬인버터 제어기 모델

외부전압제어부는 병렬인버터의 모션단 전압 기준치를 입력을 해서 인버터의 q-축 전류성분 기준치를 발생시킨다. 병렬인버터가 투입이 되는 시점에 제어기가 동작하도록 제어기를 구성하였다.

내부전류제어부는 외부전압제어부의 출력인 무효전류 기준치를 입력으로 병렬측의 인버터로 동작되는 전압원의 위상을 조정하는 α 를 설정한다.

제어기 출력인 α 와 직류전압의 크기로 적절한 크기와 위상을 가지는 등가전압원을 발생시킨다.

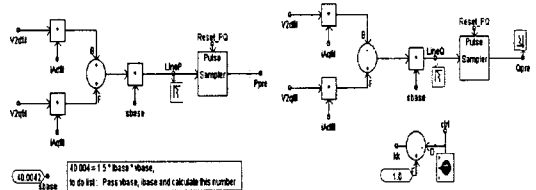
2.2.2 직렬인버터 제어기

직렬인버터의 제어기는 요구되는 유효전력 P와 무효전력 Q의 조류를 제어하기 위해서 적절한 주입전압을 자동으로 조절한다. 그림 5는 직렬인버터의 제어기 모델을 나타낸 것이다.

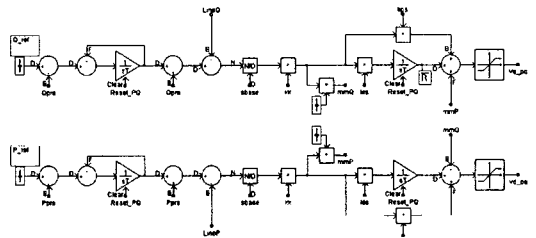
그림 5(a)는 현재 선로의 P, Q값을 산정하는 제어기 블록을 나타낸 것이다. 이 제어기는 선로에 사고 발생시 직렬측 인버터의 투입이 차단되고 사고 제거시 직렬인버터가 다시 선로에 투입될 때 사고전의 선로 P와 Q를 기억하고 있기 때문에 그 값부터 기준치 Pref와 Qref까지 서서히 증가시키는 역할을 한다.

그림 5(b)는 선로의 조류를 제어하기 위한 P, Q제어기 블록을 나타낸 것이다. 이 제어기의 출력은 직렬인버터가 선로에 주입해야 할 전압의 크기와 위상을 결정하게 된다.

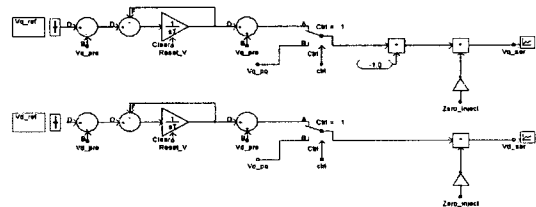
그림 5(c)는 주입전압 제어를 수행하는 제어기 블록을 나타낸 것이다. 상위 제어기인 P, Q제어기로부터 주입해야 할 전압의 크기를 구하는 것이 아니라 직접 주입전압의 크기를 결정하는 V_d, V_q 제어를 수행한다.



(a) 선로 P, Q 산정 블록



(b) P, Q 제어기



(c) V_d, V_q 제어기

그림 5. 직렬인버터 제어기

2.2.3 보호 제어기

보호제어기의 보호 로직은 시스템의 기동시부터 사고시 인버터의 동작 제어까지 전반적인 제어기의 동작에 큰

영향을 미치고 있다.

1) Starting Sequency

그림 6은 시스템의 기동 시퀀스를 나타낸 것이다. 병렬 및 직렬인버터의 동작은 그림 6의 시퀀스에 따라 제어된다.

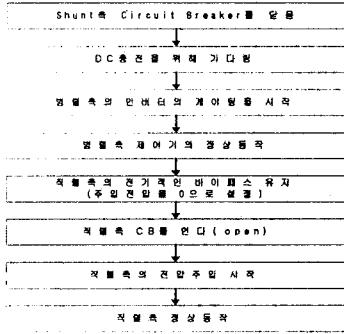


그림 6. 시스템의 기동순서

2) 병렬측 보호제어기

병렬측 보호제어기는 과전류가 발생한 경우와 선로 모선단 전압에서 저전압이 발생한 경우를 판별하여 그에 따른 보호동작을 수행한다.

그림 7은 과전류발생시 보호회로 동작 순서도를 나타낸 것이다. 보호회로를 살펴보면 과전류가 발생시 즉시 CB를 트립시키지 않고 우선 게이팅을 멈춘다. 10msec 동안 게이팅을 멈춘 후 다시 게이팅을 시작한다. 여전히 과전류가 검출이 되면 다시 게이팅을 멈춘다. 이 과정을 8회 반복 수행하여도 과전류가 검출이 되면 비로서 CB를 트립시킨다.

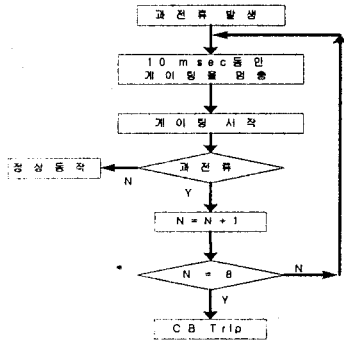


그림 7. 과전류 발생시 보호회로

선로 전압이 0.3p.u.보다 작은 경우는 그림 8과 같이 단순히 게이팅을 멈춘 후 전압이 회복되기를 기다린다. 전압이 회복되면 다시 게이팅을 시작한다.

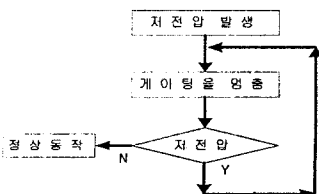


그림 8. 저전압 발생시 보호회로

3) 직렬측 보호제어기

직렬측 보호제어기는 선로에 과전류가 발생했을 시에 동작하도록 구성되어 있다. 그림 9는 선로에 과전류가 발생했을 시에 동작하는 보호제어기의 동작 순서도를 나타낸 것이다.

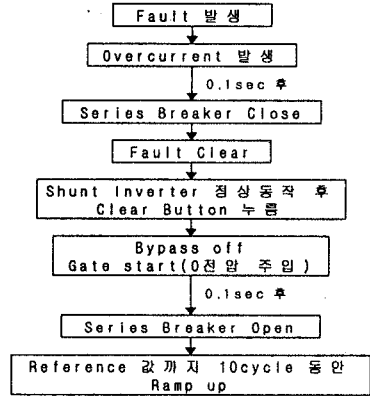


그림 9. 과전류 발생시 보호회로

2.3 시뮬레이션 결과

EMTDC UPFC 상세모델의 동특성을 검증하기 위해서 정상상태시와 과도상태시 두 가지 경우에 대해서 시뮬레이션을 실시하였다.

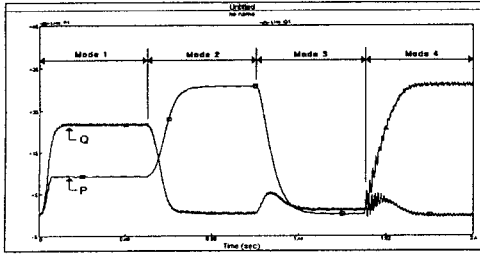
2.3.1 정상상태시

시뮬레이션 시나리오는 표 1과 같다. 시뮬레이션 초기부터 병렬인버터를 투입하고 시간대별로 기준치를 변화시키면서 UPFC의 동특성을 확인하였다.

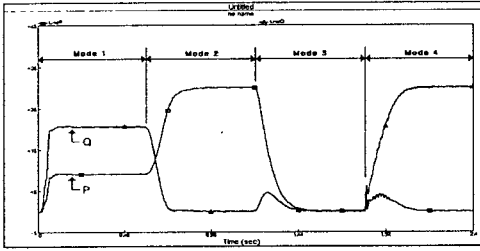
표 1. 시뮬레이션 시나리오

시간(sec)	0 ~ 0.6	0.6 ~ 1.2	1.2 ~ 1.8	1.8 ~ 2.4
Vref(p.u.)	Iq=0	1.015	1.015	1.015
P(MW)	Vd=0	30	0	0
Q(MVar)	Vq=0	0	0	30
병렬측 제어기	Iq 제어모드	Vref 제어모드	Vref 제어모드	Vref 제어모드
직렬측 제어기	Vdq 제어모드	P, Q 제어모드	P, Q 제어모드	P, Q 제어모드
Mode	①	②	③	④

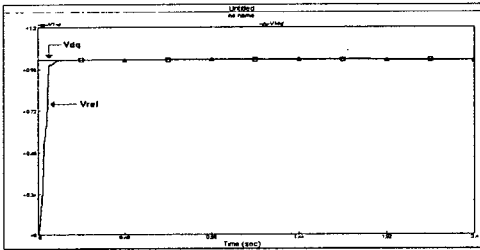
그림 10은 정상상태시 UPFC가 계통의 조류제어를 적용한 결과를 나타낸 것이다. 표 1에 나타낸 시뮬레이션 시간대별 모드 순에 의해서 계통의 전력 조류 P, Q가 지령치에 의해 변화되는 것을 확인할 수 있다. UPFC는 지령치인 Pref와 Qref에 의해서 직렬인버터의 선로 주입 전압을 자동으로 조절함으로써 계통의 조류를 제어할 수 있다. 그림 10(a)는 UPFC가 연결되어 있는 계통의 전단 유효전력 P와 무효전력 Q를 나타낸 것이다. 직렬인버터의 주입전압에 의해서 P와 Q가 변화하는 것을 볼 수 있다. 그림 10(b)는 UPFC가 연결되어 있는 계통의 후단 유효전력 P와 Q를 나타낸 것이다. 지령치인 Pref와 Qref에 의해서 선로의 유효전력과 무효전력이 잘 추종하고 있는 것을 볼 수 있다. 그리고 그림 10의 파형들은 UPFC의 선로 조류 제어시 각 부의 파형을 나타낸 것이다.



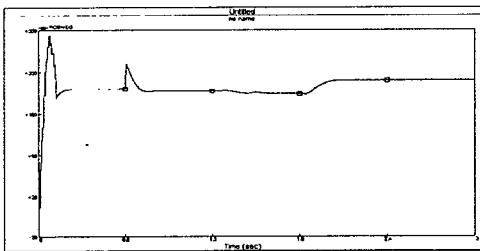
(a) UPFC 전단 송전선로 P와 Q



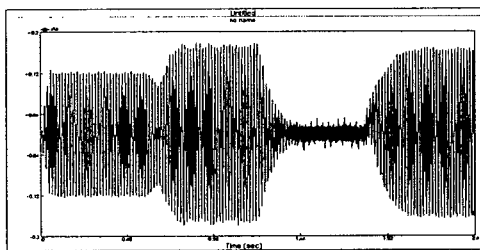
(b) UPFC 후단 송전선로 P와 Q



(c) 병렬인버터의 모션전압 기준치(Vref)와 모션 전압(Vda)



(d) DC link 전압



(e) 선로전류

그림 10. UPFC 시뮬레이션 결과(정상상태시)

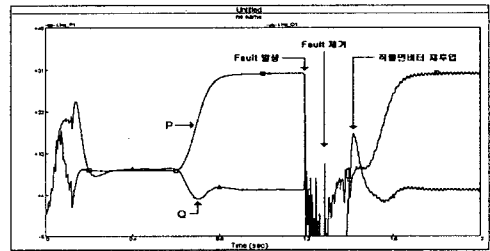
2.3.2 과도상태시

시뮬레이션 시나리오는 표 2와 같다. 과도상태시 UPFC의 동특성을 확인해보기 위해서 UPFC가 연결되어 있는 선로의 단상 지락사고를 모의하였다.

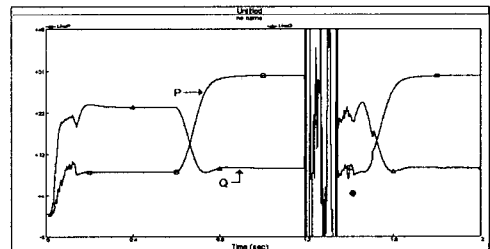
표 2. 시뮬레이션 시나리오

시간(sec)	0 ~ 0.6	0.6 ~ 1.2	1.2 ~ 1.3	1.45 ~ 2
Vref(p.u.)	Iq=0	1.015	Fault	직렬인버터 제투입
P(MW)	Vd=0	30		
Q(MVar)	Vq=0	10		
병렬측 제어기	Iq 제어모드	Vref 제어모드		
직렬측 제어기	Vdq 제어모드	P, Q 제어모드		

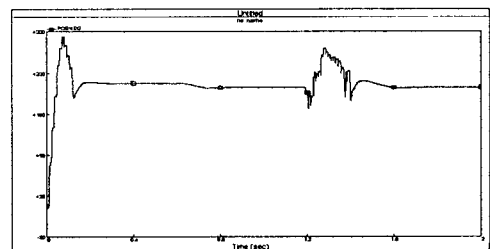
그림 11은 과도상태(단상지락)시 UPFC의 동특성을 나타낸 결과이다. 선로에 사고가 발생하면 직렬과 병렬측 보호제어기가 그림 7과 그림 9의 순서도대로 동작을 수행한다. 또한 그림 5(a)에 나타낸 것처럼 사고 제거시 직렬인버터가 정상동작을 시작하면 사고전의 선로 P, Q값으로 서서히 상승하는 것을 그림 11(a)에서 알 수 있다.



(a) UPFC 전단 송전선로 P와 Q



(b) UPFC 후단 송전선로 P와 Q



(c) DC link 전압

그림 11. UPFC 시뮬레이션 결과(과도상태시)

그림 11(a)와 (b)는 선로사고시 UPFC의 조류제어 동특성을 나타낸 결과이다. UPFC가 PQ제어를 수행하다가 1.2sec시 선로에 단상지락사고 발생하고 약 1sec 동안 사고가 지속되다가 사고가 제거되면 병렬인버터는 정상적인 동작을 수행하기 시작한다. 1.45sec시에 직렬 인버터를 재투입하면 사고전의 선로 P와 Q까지 서서히 상승하는 것을 그림에서 볼 수가 있다. 그림 11(c)는 DC link 전압을 나타낸 것이다.

3. 결 론

본 논문에서는 EMTDC를 이용하여 한전계통에 처음으로 적용될 80MVA UPFC 시스템의 스위칭레벨 시뮬레이션을 개발하고 동작을 분석한 내용에 대해 기술하였다. 다양한 모의를 통하여 UPFC의 제어기특성분석, 운용모드별 성능분석, 기기의 보호특성분석 등을 실시하였다. EMTDC를 이용한 시뮬레이션 모형에는 상세 정도에 따라 다중펄스 전압원에 의한 모형과 인버터레벨 모형이 존재하나 본 연구에서는 RTDS와 연계하여 실시간으로 다양한 시뮬레이션을 실시하여 전력계통과의 응답을 해석할 목적으로 전자의 모형을 택하였다. 후자의 경우 이미 한전연구원, 효성중공업과 공동으로 개발한바 있다. 개발된 모형의 실제적인 검증은 한전연구원과 공동으로 RTDS에 결합하는 작업을 수행 중에 있다.

[참 고 문 헌]

- [1] L. Gyugyi, et. al., "The Unified Power Flow Controller : A New Approach to Power Transmission Control", IEEE Trans. on Power Delivery, Vol. 10, No. 2, April 1995.
- [2] M. Iravani, et. al., "Steady-state and Dyanamic Models of Unified Power Flow Controller for Power System Studies", IEEE/PES Winter Meeting, 96WM257-6 PWRS, Baltimore, Maryland, January, 1996.
- [3] X. Lombard and P. Therond, "Control of Unified Power Flow Controller : comparison of methods on the basis of a detail numerical model", IEEE/PES Summer Meeting, 96SM511-6 PWRS, Denver, Colorado, July, 1996.
- [4] D. Ramey, et. al., "A Study of Equipment Sizes and Constraints for A Unified Power Flow Controller", IEEE Trans. on Power Delivery, Vol. 12, No. 3, July 1997.
- [5] L. Gyugyi, et. al., "Operation of The Unified Power Flow Controller under Practical Constraints", IEEE Trans. on Power Delivery, Vol. 13, No. 2, April 1998
- [6] R. Mihalic, et. al. "Improvement of Transient Stability using Unified Power Flow Controller", IEEE Trans. on Power Delivery, Vol. 11, No. 1, January 1996.
- [7] K. Sen and E. Stacey, "Unified Power Flow Controller: Theory, Modeling, and Application", IEEE PES 98 Winter Meeting, Tampa, Florida, Feb. 1-5, 1998.