2001년도 대한전기학회/대한전자공학회 시스템및제어분야 합동 추계학술대회 논문집 (2001.11.24)

반도체 소자의 직류특성 측정 시스템에서의 저전류 측정 오차 감소 기법

최인규, 정해용, 박종식
경북대학교 전자공학과

Measurement error reduction technique for the Semiconductor Device DC Characteristic Measurement System

In-Kyu Choi, Hae-Yong Jung, Jong-Sik Park
Dept. of Electronic Engineering, Kyunpook National University

Abstract - In this paper, we proposed measurement error reduction technique for the semiconductor device DC characteristic measurement system. Implemented system is composed of 4 SMUs, 2 VSUs, and 2 VMUs. Various efforts in hardware and software have been made to reduce the measurement errors due to the leakage current in measurement circuits. Internal and external sources of errors in measurement system especially in pA range measurement have been identified and removed. Experimental results show that the implemented system can be measure the DC characteristic of semiconductor devices in pA level.

1. 서 론

다이오드나 바이폴라 트랜지스터, MOSFET 등과 같은 반도체 소자의 정확한 모델 파라미터 추출은 회로 설계에 있어서 집적회로의 전기적 특성 및 성능을 제조공정을 거치기 전에 예측하고 최적화된 집적회로를 설계하는데 있어서 필수적인 과정이다. 이러한 파라미터의 추출은 반도체 소자의 전류 및 전압 특성(I-V curve)을 측정한 후 이로부터 최적화 알고리즘을 사용하여 파라미터를 추출한다[1][2][3]. 또한 반도체 소자의 전류 및 전압 특성의 측정은 소자 자체를 이해하거나 그 응용을 위해서도 필요하며 생산된 소자의 테스트 용도로도 이용할 수 있다.

반도체 소자의 직류 특성은 DUT(Device Under Test)에 전류를 인가하고 전압 측정 샘플 값을 저장하거나 전압을 인가하고 DUT에 흐르는 전류를 측정하는 방식으로 이루어진다. MOSFET의 경우 직류 파라미터 측정은 일반적으로 pA 수준의 전류 범위에서 빈번히 이루어진다. 이러한 저 전류 측정 시에는 측정 시스템의 외부 전기장에 의해 케이블에 발생하는 유도 전류와 전류 측정 회로의 각 지점에서의 전위 차이 때문에 발생하는 누설 전류에 의해 측정 오차가 발생한다[4]. 차폐된 케이블을 사용하고 guard를 사용하거나 절연체의 저항을 크게 하는 방법으로 이러한 오차를 감소시킬 수 있으나 누설 전류 및 유도 전류는 주위의 환경이나 온도에 의해서 시간적으로 변화하는 경향을 가지게 된다[5].

본 논문에서는 구현된 반도체 소자의 직류 특성 측정 시스템에서 저전류 측정시의 누설 전류에 의한 전류 측정 오차를 감소시키기 위한 기법을 제안한다. 측정 시스템에 내장된 마이크로프로세서를 사용하여 인쇄 기판(PCB)와 측정 회로의 절연 저항 성분 및 누설 전류를 측정하여 오차를 계산하고 이를 저장하는 과정을 주기적으로 수행하여 전류 측정 시에 측정 오차를 보상해 주는 방법을 사용한다. DUT에 소자가 연결되어 있을 경우에 대비하여 DUT쪽으로는 신호가 출력되지 않는 상태에서 이러한 보정 과정이 수행되도록 하였다. 실험 결과를 통하여 측정 회로에서 가지는 측정 오차가 pA 수준에서 유지됨을 확인하였다.

2. 측정 회로의 구현

구현된 측정 시스템은 반도체 소자에 전압을 인가하고 전류를 측정하거나 전류를 인가하고 전압을 측정하는 기능을 하는 SMU(Source and Measure Unit), 전압 인가를 위한 VSU(Voltage Source Unit), 전압 측정을 하는 VMU(Voltage Measure Unit)으로 구성된다.

2.1 SMU

그림 1에서는 전압을 인가하고 전류를 측정하는 경우의 블록도를 나타내었다. DA변환부에서 입력되는 전압 V_S는 U1에서 증폭된 후 U3를 통하여 DUT로 인가된다. 이 때 DUT에 인가되는 전압은 (1)과 같다.

$$V_{DUT} = -\frac{R_2}{R_1} V_S = -\alpha V_S \qquad (1)$$

α는 R_1의 값에 따라 2와 4, 10의 값을 가지며 최대 100V까지 DUT에 인가하거나 측정할 수 있다.

DUT에 흐르는 전류는 R_S를 통하여 흐르게 되므로 R_S양단의 전압 강하를 측정함으로써 전류를 계산할 수 있다. R_S 양단의 전압강하는 (2)와 같다.

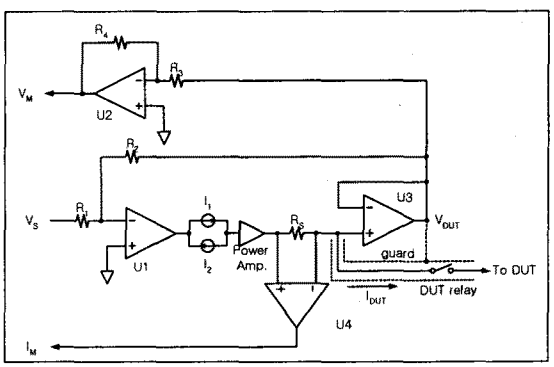

그림 1. 전압인가/전류측정을 위한 SMU 블록도.

$$I_M = I_{DUT} \times R_S \times \beta \qquad (2)$$

β는 U4의 전압 이득으로 1 또는 10의 값을 가진다. R_S는 10Ω, 1KΩ, 100KΩ, 10MΩ 그리고 1GΩ 중 마이크로 프로세서에 의해 선택되며 인가 및 측정이 가능하다.

전류 측정 시에는 누설 전류와 유도 전류에 의해 주로 측정 오차가 발생하게 된다. 유도 전류는 외부에서 전기장에 의해 케이블에 유도되므로 triaxial cable을 사용하여 이를 최소가 되도록 하였다. 누설전류는 전류 측정 회로의 각 지점에서의 전위 차이 때문에 발생하게 되는데 케이블이나 커넥터, 릴레이는 물론 절연체에서도 누설전류가 발생할 수 있다. 이를 방지하기 위해서 케이블이나 스위치는 적어도 $10^{14}\Omega$ 이상의 저항을 가지도록 하였고 U3 및 U4등의 연산증폭기는 100fA 이하의 입력 바이어스 전류를 가지는 연산증폭기를 사용하였다. 또한 guard를 사용하여 민감한 측정 도선을 둘러싸고 있는 절연체와의 전위차를 거의 0이 되도록 하여 누설 전류를 감소하도록 하였다.

측정 회로에서 오차는 DA변환기와 AD변환기, 연산증폭기의 이득 오차, 오프셋 전압 등에 의해서 발생한다. 이러한 오차는 보정(Calibration)을 통해 제거될 수 있다[6][7][8].

DUT에 인가되는 전압은 (3)과 같이 나타낼 수 있다.

$$V_{DUT} = -\alpha_1 \times V_{DAC} + V_{OS1} \quad (3)$$

여기서 V_{DUT}는 DUT에 인가되는 전압을 AD 변환한 값을 나타내며 V_{DAC}는 DA 변환기의 출력 전압을 나타낸다. α_1은 전압 인가 회로의 이득을 나타내며 V_{OS1}는 오프셋 전압을 나타낸다.

DUT에서 측정된 전압은 (4)와 같이 나타낼 수 있다.

$$V_{ADC} = -\gamma_1 \times V_{DUT} + V_{OS2} \quad (4)$$

γ_1은 전압 측정 회로의 이득을 나타내며 V_{OS2}는 오프셋 전압을 나타낸다.

마이크로 프로세서는 일정 시간마다 주기적으로 보정을 실행하여 측정값으로부터 α_1, V_{OS1}, γ_1 그리고 V_{OS2} 값을 구하여 저장한다. 보정 과정을 통해 얻어진 파라미터는 측정 시에 인가값 및 측정값을 계산하는데 사용된다. DUT에 인가 시에는 DA변환기의 이득 오차 및 오프셋, 그리고 인가 회로 이득 및 오프셋을 고려하여 DA변환기의 설정값을 결정한다. 또한 AD변환기를 통해 변환된 값은 측정 회로의 이득 및 오프셋 전압과 AD변환기의 이득 오차 및 오프셋을 고려하여 실제 측정값을 계산하여 측정 회로가 가지는 오차를 제거한다.

2.2 SMU의 누설 전류

그림 2에서는 구현된 SMU의 누설 전류 측정 결과를 나타내었다. DUT에 소자를 연결하지 않은 상태에서 DUT 릴레이를 차단한 경우와 도통한 경우에 인가 전압을 -60V에서부터 +60V로 가변시킬 때의 전류 측정 결과이다. 측정된 전류는 DUT에 소자가 연결되어 있지 않은 상태에서 측정된 결과이므로 측정 회로에서 발생하는 전류 성분으로 생각할 수 있다.

인가 전압이 커질수록 누설 전류가 증가하는 것은 인쇄 기판의 절연 저항이 유한한 값을 가짐으로 인한 결과로 유추된다. 오프셋 전류 성분은 릴레이 누설 전류와 측정 회로의 바이어스 전류에 의해 발생하게 된다. 인가 전압에 따른 누설 전류는 (5)와 같이 선형 근사할 수 있다.

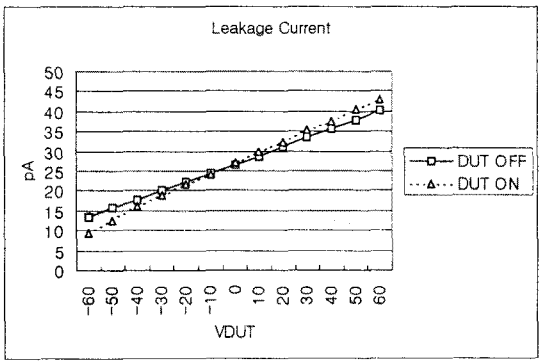

그림 2. 누설 전류 측정 결과.

$$I_{Leak} = \frac{1}{R_{PCB-ON}} \times V_{DUT} + I_{Offset-ON} \quad (5)$$

여기서 R_{PCB-ON}와 $I_{Offset-ON}$는 DUT 릴레이를 도통한 경우의 절연 저항 성분과 오프셋 전류 성분을 각각 나타낸다. (5)를 사용하여 그림 2에서 측정된 결과에 대해 저항 성분을 구해보면 DUT 릴레이를 도통한 경우는 $3.6\times10^{12}\Omega$, 릴레이를 차단한 경우는 $4.5\times10^{12}\Omega$ 정도를 가짐을 알 수 있다. 누설 전류의 영향은 측정 시스템의 초기 셋업 시에 구해진 R_{PCB-ON}와 $I_{Offset-ON}$을 저장하였다가 전류 측정값을 계산할 때 식 (6)을 사용하면 제거할 수 있다.

$$I_{DUT} = I_M - \left\{ \frac{1}{R_{PCB-ON}} \times V_{DUT} + I_{Offset-ON} \right\} \quad (6)$$

여기서 I_M은 (2)로부터 구해진 측정 전류를 나타낸다.

2.3 누설 전류 감소 기법

시간 경과에 따른 누설 전류를 살펴보기 위하여 DUT에 소자를 연결하지 않은 상태에서 릴레이를 도통한 경우의 전류를 (6)을 사용하여 10분 간격으로 44시간 동안 측정하였다.

그림 3에서는 첫 번째 측정 결과와 약 44시간이 경과한 후인 259 번째 전류 측정 결과를 나타내었다. 첫 번째 측정에서는 누설 전류가 거의 제거되었지만 259 번째 측정 결과에서는 상당량의 누설 전류가 여전히 존재함을 볼 수 있다.

그림 4에서는 시간 경과에 따른 측정 전류의 평균값과 표준 편차를 나타내었다.

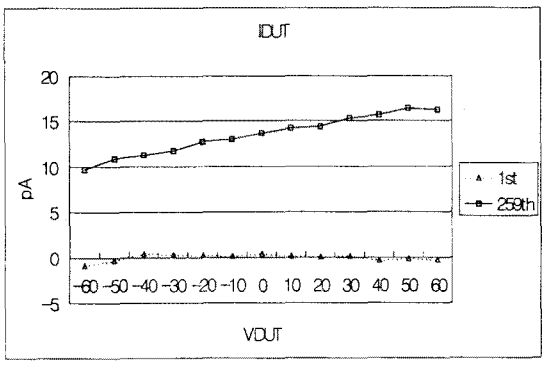

그림 3. 시간경과에 따른 전류 측정 결과.

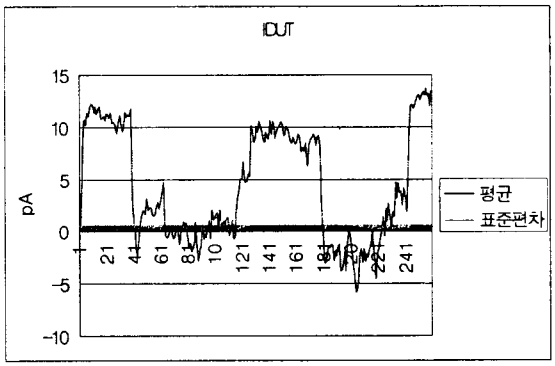

그림 4. 시간에 경과에 따른 측정 전류 특성.

(6)을 사용한 경우 시간 경과에 따라 누설 전류 성분이 제거되지 못하고 남아있게 됨을 볼 수 있는데 이는 온도 변화에 따라 전류 성분이 변화하게 됨을 의미한다. 따라서 측정 시스템의 초기 셋업 시에 구해진 R_{PCB-ON}과 $I_{Offset-ON}$만으로는 측정 시스템의 누설 전류를 감소시키는데 한계를 가지게 된다.

그림 5와 6에서는 시간 경과에 따른 절연 저항 성분과 오프셋 전류 성분을 나타내었다. 시간이 흐름에 따라 절연 저항 성분과 오프셋 전류가 변화하므로 주기적으로 R_{PCB-ON}과 $I_{Offset-ON}$을 구하여 누설 전류를 감소시켜 주어야 한다. 그러나 DUT에 소자가 연결되어 있을 경우 전압을 인가하여 누설 전류를 측정할 경우 연결된 소자가 파손될 우려가 있으며 또한 누설 전류 이외에 연결된 소자에 의한 전류가 함께 측정되므로 R_{PCB-ON}과 $I_{Offset-ON}$을 구할 수 없게 된다.

따라서 본 논문에서는 DUT 릴레이를 차단한 경우의 절연 저항 성분과 오프셋 전류 성분을 주기적으로 측정하여 이 값으로부터 릴레이를 도통한 경우의 누설 전류를 계산하여 이를 제거하는 기법을 제안한다. 이를 (7)에 나타내었다.

$$I_{DUT} = I_M - \{R_{PCB-OFF}(T) \times V_{DUT} \times \lambda + I_{Offset-OFF}(T)\} \quad (7)$$

여기서 $R_{PCB-OFF}(T)$와 $I_{Offset-OFF}(T)$는 DUT 릴레이를 차단한 상태에서 주기적으로 구해진 절연 저항 성분과 오프셋 전류 성분을 각각 나타낸다. λ는 초기 장비 셋업 시에 구해진 $R_{PCB-OFF}$와 R_{PCB-ON}으로부터 (8)과 같이 구해진다.

$$\lambda = \frac{R_{PCB-ON}}{R_{PCB-OFF}} \quad (8)$$

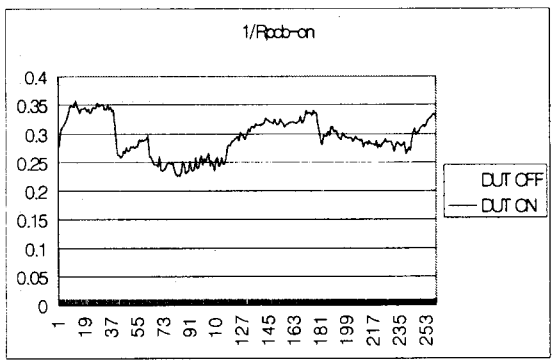

그림 5. 시간 경과에 따른 절연 저항 성분.

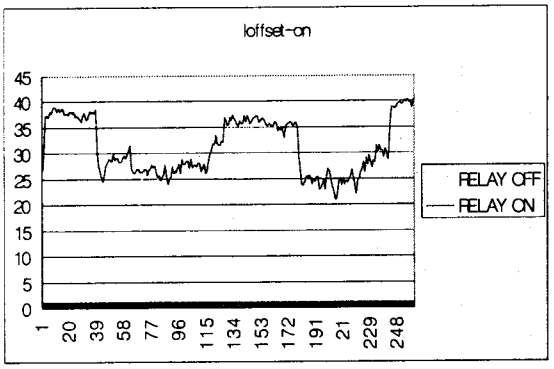

그림 6. 시간 경과에 따른 오프셋 전류 성분.

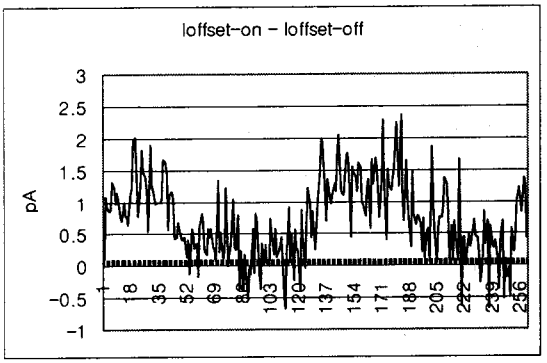

그림 7. 시간에 따른 $I_{Offset-ON}$ - $I_{Offset-OFF}$ 측정 결과.

그림 6에서 DUT 릴레이를 도통한 경우와 차단한 경우의 오프셋 전류 성분은 거의 동일한 값을 가지므로 차단한 경우의 오프셋 전류를 그대로 사용하도록 한다. 그림 7에서는 릴레이를 도통한 경우와 차단한 경우의 오프셋 전류 성분의 차이를 나타내었다.

3. 실험 결과

그림 8에서는 본 논문에서 제안한 전류 측정 오차 감소 기법을 사용하여 주기적으로 절연 저항 성분과 오프셋 전류 성분을 측정하고 (7)을 사용하여 측정 전류를 구한 결과를 나타낸다. 250 번째 측정 결과는 그림 3의 결과에 비하여 약 1/5 이상으로 줄어들었음을 볼 수 있다. 그림 9에서는 측정 전류의 평균 및 표준 편차를 나타내었다.

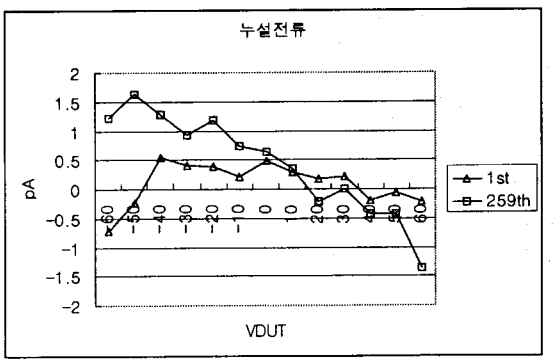

그림 8. 시간에 따른 전류 측정 결과.

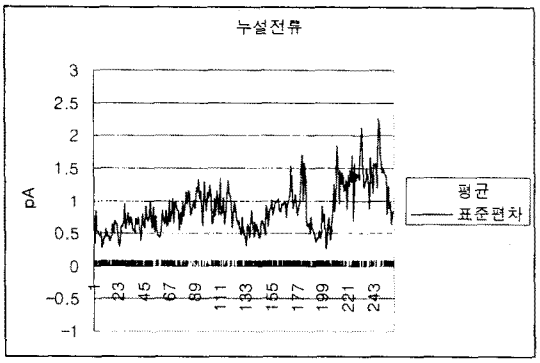

그림 9. 시간에 따른 측정 전류의 평균 및 표준편차.

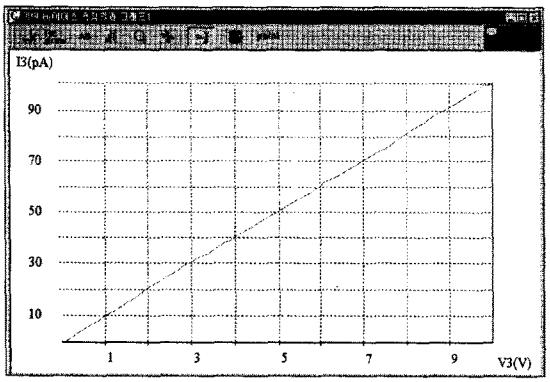

그림 10. 100GΩ 측정 결과.

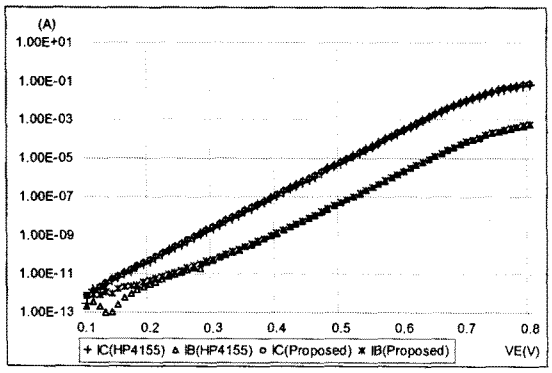

그림 11. 순방향 Gummel plot 측정 결과.

마찬가지로 그림 4의 결과에 비하여 현저히 누설 전류에 의한 영향이 감소되었음을 볼 수 있다.

그림 10에서는 0V에서 10V 사이의 전압을 10mV 간격으로 인가하고 100GΩ 저항 양단의 전류를 측정한 결과를 나타내었다. 측정 결과에서 누설 전류와 드래프트 전류에 의한 1pA 정도의 측정 오차가 존재하지만 그래프의 기울기로부터 구해진 DUT의 저항값은 아주 적은 오차를 가짐을 확인하였다.

그림 11에서는 본 논문에서 제안한 시스템에서의 NPN 트랜지스터인 2N2219의 순방향 Gummel plot 측정 결과를 HP4155의 측정 결과와 비교하여 나타내었다. 측정 결과에서 pA 이상의 영역에서는 거의 동일한 결과를 가지며 fA 수준에서는 랜덤 에러와 드래프트 전류에 의한 영향으로 측정값의 차이가 발생한다.

4. 결 론

본 논문에서는 반도체 소자의 직류 특성을 측정하기 위해 구현된 시스템에서 발생하는 누설 전류에 의한 측정 오차를 감소하기 위한 기법을 제안하였다. 시간이 흐름에 따라 절연 저항 성분과 오프셋 전류가 변화하므로 주기적으로 이를 측정하여 측정 전류를 계산할 때 이를 보상하는 방법을 사용하였다. 실험을 통하여 제안한 방법을 사용할 경우 측정 오차가 현저하게 줄어들게 됨을 확인하였다.

향후 온도 변화에 의한 누설 전류에 의한 영향을 파악하고 이를 제거하기 위한 알고리즘이 개발되어야 할 것이다.

[참 고 문 헌]

[1] S.J. Wang, J.Y. Lee, and C.Y. Chang, "An Efficient and Reliable Approach for Semiconductor Device Parameter Extraction," *IEEE Trans. on CAD*, Vol. CAD-5, no.1, Jan. 1986.

[2] M. Kondo, H. Onodera, and K. Tamaru, "A model-adaptable MOSFET parameter extraction system," *Proc. ASP-DAC'95/CHDL'95/VLSI'95.*, pp.373-377, Aug. 1995.

[3] A. Ortiz-Conde and F.J. Garcia Sanchez, et. al., "A method to extract parameters in a generalized two-terminal device", *Southcon'94*, pp.262-265, Mar. 1994.

[4] D. Kirsop and J. Yeager, "Design considerations in low level analog test systems," *AUTOTESTCON'90 Conf. Record*, pp.577-582, 1990.

[5] Henry W. Ott, *Noise reduction techniques in electronic systems, 2nd ed.*, Wiley, 1989.

[6] Gene C., C. Chen, Winifred Y., C. Lin, et. al., "Accurate Self-Checking Digital Teraohmmeter," *IEEE Trans. Instrum. Meas.*, vol. 44, no. 2, Apr. 1995.

[7] Kolen P. T., "Self-calibration/compensation technique for microcontroller-based sensor arrays," *IEEE Trans. Instrum. Meas.*, vol. 43, no. 4, pp. 620-623, Aug. 1994.

[8] Ji-Gou Liu, U. Fruhauf, and A. Schonecker, "On the application of special self-calibration algorithm to improve impedance measurement by standard measuring systems," *Proc. IMTC'99*, vol. 2, pp. 1017-1022, 1999.