

역률개선과 고조파 저감을 위한 전류공진 승압형 AC-DC 컨버터의 특성 해석

라병훈, 송대현, 서기영, 이현우

경남대학교, * 항공기술대학

Analysis of Characteristics for Current Resonant type Boost AC-DC Converter for PFC and Reducing Harmonics

^oB. H. Ra, D. H. Song*, K. Y. Suh, H. W. Lee

Kyungnam University, * Korea Aviation Polytech College

Abstract - In this paper, the characteristics of the proposed converter are show by simulation. As a result, the power factor is improved and the results show the usefulness of the proposed circuit. To improve the hard switching at turn-off of the basic circuit, the circuit using a current resonant switch is proposed. In the proposed circuit, THD of the input current is reduced to 1.8 of the basic circuit. The mechanism of the THD reduction is clarified. That is because the on period becomes shorter at the peak of the source voltage. Using the simulation, the characteristics of the output voltage, current flowing the switch, and THD of the input current are investigated by changing the resonant circuit parameters. Criteria for choosing resonant parameters of smaller THD are obtained.

1. 서 론

직류전원을 얻기 위해서는 회로구성이 간단하고 가격이 저렴한 커패시터 입력형 정류회로가 널리 사용되어지고 있다.[1-2] 그러나, 커패시터 입력형 정류회로는 입력전류에 많은 고조파 성분을 포함하고 있으며, 입력전원의 역율이 나빠서 계통 및 기기 등에 많은 문제점을 발생시킨다.[3-5] 반면, 스위칭을 이용한 정류회로에서는 전원 측에 발생하는 리플성분을 억제하기 위하여 교류 입력측에 LC필터를 사용한다. 하지만 이 경우에는, 공진 주파수가 스위칭 주파수보다도 낮으며, L과 C의 적절한 회로정수의 결정이 어렵다. 이러한 문제점을 해결하기 위해 승압형 AC-DC 컨버터를 사용하고 있지만, 하지만 여전히 공진 주파수가 스위칭 주파수보다도 낮게 적용되는 문제점을 가지고 있다.[6-9]

본 논문에서는 기존의 승압형 AC-DC 컨버터의 문제점을 지적하고, 이를 해결할 수 있는 전류공진형 회로를 제안, 해석하여, 시뮬레이션을 통하여 제안된 회로가 입력전원의 역률개선과 입력전류의 고조파 성분을 저감하고 있음을 증명하고자 한다.

2. 본 론

2.1 기준의 PFC용 승압형 AC-DC 컨버터

그림 1은 일반적으로 사용되어지는 단상 승압형 AC-DC 컨버터이다. 이 컨버터의 회로 구성은 커패시터 입력형 정류회로에 승압용 리액터(L_r)와 스위칭 소자(S). 그리고 순방향 다이오드(D_r)를 부과하였으며, 입력 측에서 발생하는 리플성분을 제거하기 위하여 필터 리액터(L_f)와 필터 커패시터(C_f)로 이루어진 LC필터를 교류 측에 접속하였다. 이 회로의 기본 동작은 스위치가 온(On) 될 때

승압용 리액터에 에너지가 축적되고, 스위치가 오프(Off) 될 때 에너지를 방출하지만, 비선형 전류 동작시 승압용 리액터에 전류가 흐르지 않는 순간에 스위치가 동작한다. 이 동작에 따라 스위치 부의 스트레스는 커지고 스위칭 손실과 전자파 장해가 발생하는 단점이 있다.

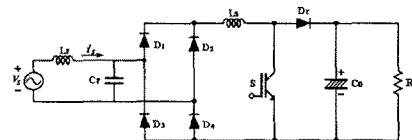


그림 1. 승압형 AC-DC 컨버터
Fig. 1. Boost AC-DC converter

2.2 전류공진 승압형 AC-DC 컨버터

앞의 항 2.1에서 지적한 문제점을 개선하기 위해 본 논문에서는 그림 2와 같은 전류공진 승압형 AC-DC 컨버터를 제안하고자 한다. 본 컨버터의 회로 구성은 그림에서 보이는 바와 같이 기존의 승압형 AC-DC 컨버터에 공진용 리액터(L_r)과 공진용 커패시터(C_r)를 부가하여 전류 공진 스위치(S)를 추가하였다. 공진용 리액터와 공진용 커패시터에 의한 공진 전류는 스위치로부터 역방향 다이오드(D_s)로 방향을 전환한다. 이 순간 영전류 상태에서 스위치를 오프(Off) 시키면(ZCS : Zero Current Switching) 스위칭 손실과 전자파 장해를 줄일 수 있다.

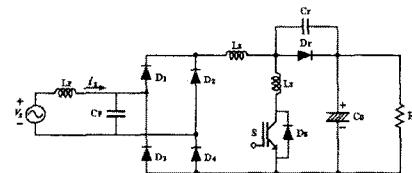


그림 2. 전류공진 승압형 AC-DC 컨버터
Fig. 2. Current resonant type boost AC-DC converter

그림 3은 제안한 회로의 각 동작모드별 등가회로를 나타낸 것이다. 동작모드별 등가 회로는 6가지로 구분하여 다음과 같다.

■ 모드 1 ($t_0 < t < t_1$) : 스위치(S)가 온(On) 일 때, 평활용 커패시터(C_0)의 전압은 공진회로(L_r-C_r)에 인가되고, 이때 공진용 커패시터(C_r)의 전압(v_{C_r})과 공진용 리액터(L_r)의 전류(i_{L_r})는 다음의 식 (1)과 같다.

$$\frac{di_{L_r}}{dt} = \frac{v_{L_r} - v_d}{L_r}, \quad \frac{dv_{C_r}}{dt} = \frac{i_{L_r}}{C_r}, \quad i_{L_r} = 0 \quad (1)$$

이 때, 초기치는 $i_{L_r}(t_0) = v_{C_r}(t_0) = 0$ 이다

공진용 리액터(L_r)에 인가되는 전압($v_d = v_{C_r}$)이 다이오드 정류기의 출력전압(v_i)보다 낮을 때 승압용 리액터(L_s)에 전류가 흐르기 시작하며 모드 1은 끝난다.

■ 모드 2 ($t_1 < t < t_2$) : 승압용 리액터(L_s)은 전원으로부터 에너지를 저장하는 모드이다. 그리고 공진용 리액터(L_r)의 전류(i_{L_r})이 부(-)가 될 때 다이오드(D_s)는 온(On)되어 모드 2는 끝난다. 이때,

$$\left. \begin{aligned} \frac{di_L}{dt} &= \frac{v_{C_r} + v_i - v_d}{L_r} \\ \frac{dv_{L_r}}{dt} &= \frac{-v_{C_r} + v_d}{L_r} \\ \frac{dv_{C_r}}{dt} &= -i_{L_r} + i_{L_s} \end{aligned} \right\} \quad (2)$$

이며, 여기서, v_d 는 직류 출력전압이며, 초기치는 $i_{L_s}(t_1) = 0$, $v_{C_r}(t_1) = v_d - v_i$ 이다.

■ 모드 3 ($t_2 < t < t_3$) : 그림3(c) 모드 3의 등가회로는 그림3(b)의 모드 2와 같으며, 이 때의 초기치는 $i_{L_s}(t_2) = 0$ 이다. 공진 전류가 역저지 다이오드(D_s)를 통하여 흐르는 동안에 스위치(S)는 영전류 상태에서 오프(Off)(ZCS) 되며, 이 전류가 다시 영(0)으로 될 때 모드 3은 끝난다.

■ 모드 4 ($t_3 < t < t_4$) : 모드 4는 승압용 리액터(L_s)에 저장된 에너지가 공진용 커패시터(C_r)을 통하여 부하로 방전하는 모드이다. 이때 평활용 리액터 전류(i_{L_s})는 공진용 커패시터 전류(i_{C_r})과 같다. 그리고 공진용 커패시터 전압(v_{C_r})이 영(0)으로 될 때, 다이오드(D_r)이 온(On)되어 모드 4는 끝난다.

$$\left. \begin{aligned} \frac{di_{L_s}}{dt} &= \frac{v_{C_r} + v_i - v_d}{L_s} \\ \frac{dv_{C_r}}{dt} &= \frac{i_{L_s}}{C_r} \\ i_{L_r} &= 0 \end{aligned} \right\} \quad (3)$$

■ 모드 5 ($t_4 < t < t_5$) : 모드 5에서는 평활용 리액터(L_s)에 저장된 에너지가 다이오드(D_r)를 통하여 부하로 계속해서 방전되는 모드이다. 그리고 저장된 에너지가 방전이 끝나면 모드 5는 끝나게 된다.

$$\left. \begin{aligned} \frac{di_{L_s}}{dt} &= \frac{v_i - v_d}{L_s} \\ \frac{di_{L_r}}{dt} &= v_{C_r} = 0 \end{aligned} \right\} \quad (4)$$

■ 모드 6 ($t_5 < t < t_6$) : 모드 6은 평활용 커패시터(C_o)가 부하로 방전되는 모드이다. 이때 스위치(S)가 온(On) 되면 이 모드는 다시 처음의 모드 1부터 반복한다. 이때 초기치 $i_{L_s} = i_{L_r} = v_{C_r} = 0$ 이다.

이상의 스위치 동작으로 모드 1에서부터 모드 6까지의 한번의 스위칭 주기 동작이 반복된다.

그러므로 안정된 영전류 스위칭(ZCS)을 승압용 인더티 전류(i_{L_s})를 비선형화하여 지속적으로 유지해야 하며 이것은 이미 모드 6에서 확인하였다.

2.3 시뮬레이션 및 실험 결과 검토

제안한 회로의 입력전류의 고조파 저감과 입력 역률개선의 적합성을 증명하기 위하여 시뮬레이션을 실시하였다. 시뮬레이션에 사용된 다이오드는 이상적인 다이오드이고, 제어스위치는 가변저항 전압 스위치로 하였다. 다음의 표 1에 시뮬레이션 회로정수들을 나타내었다.

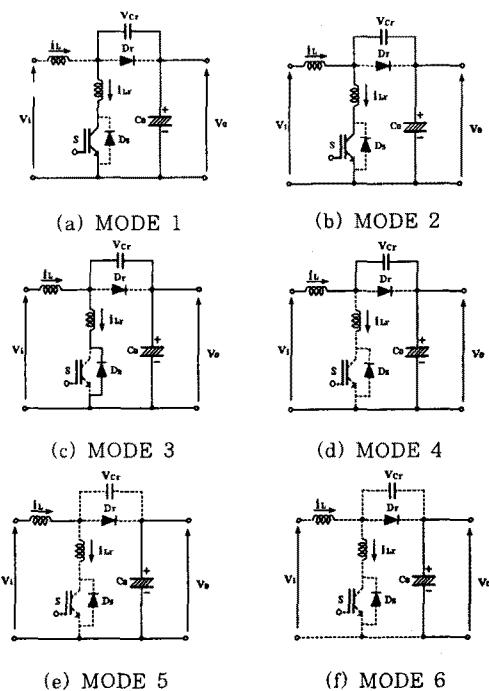


그림 3. 제안한 컨버터 회로의 동작 모드

Fig. 3. Operation mode of proposed converter

표 1. 시뮬레이션 회로 정수

Table 1. Circuit parameters for simulation

입력전압	V_s	220(V)/60(Hz)
필터 리액터	L_F	0.5uH
필터 커패시터	C_F	1.5(uF)
승압용 리액터	L_s	3(mH)
공진용 리액터	L_r	20~160(uH)
공진용 커패시터	C_r	0.2~1.6(uF)
스위칭 주파수	f_s	20(kHz)
평활용 커패시터	C_o	2200(uF)
부하 저항	R_o	1(kΩ)

그림 4는 제안한 전류공진 승압형 AC-DC 컨버터의 스위칭 동작에 대한 시뮬레이션 파형을 나타낸 것이다. 그림에서 실선은 전원전압의 위상각이 약 90° 일 때의 전류 파형을 나타내며, 점선은 전원전압의 위상각이 약 20° 일 때의 전류 파형을 나타낸 것이다. 그리고 온(On) 주기는 스위치(S) 또는 다이오드(D_s)가 온(On)되어 있음을 의미한다. 스위치(S)가 온(On)일 때 평활용 리액터 전류(i_{L_s})가 증가하고, 오프(Off)될 때 감소한다. 그리고 공진용 커패시터 전류(i_{C_r})은 공진을 지속하고, 필터 리액터 전류(i_{L_r})는 평활용 리액터 전류(i_{L_s})와 공진용 커패시터 전류(i_{C_r})의 합이다. 이때 필터 리액터 전류(i_{L_F})는 모드 3에서 부(-)이고 스위치(S)에 전류는 흐르지 않는다. 이 간격동안에 스위치(S)는 영전류 상태에서 오프(Off) 된다.

모드 6에서 평활용 리액터 전류(i_{L_s})은 영(0)이고 스위치(S)가 다시 온(On)되면 다음 스위칭 주기가 시작된다. 스위치(S)의 영전류 스위칭(ZCS) 동작은 비선형 전류 동작에 의해서 이루어진다.

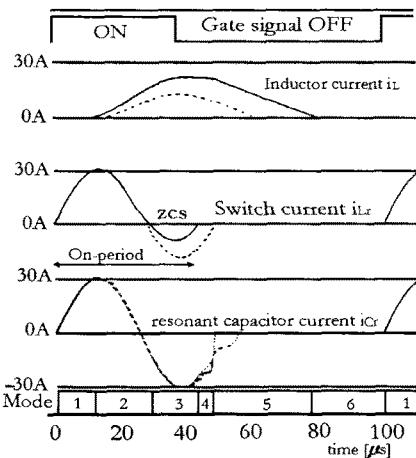
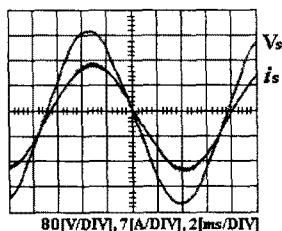
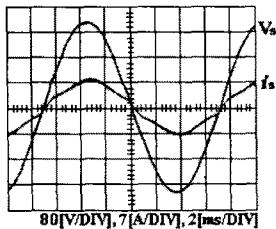


그림 4. 스위칭 동작 시뮬레이션 과정

Fig. 4. Simulation waveform with switching operation



(a) $Cr=0.8[\mu F]$, $Lr=100[\mu H]$



(b) $Cr=0.4[\mu F]$, $Lr=100[\mu H]$

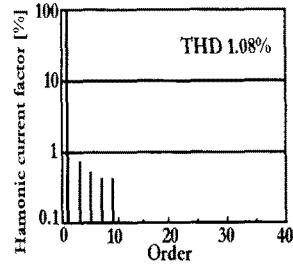
그림 5. 공진용 커패시터 변화에 따른 입력 전류 과정

Fig. 5. Input current waveform with changed resonant capacitor(Cr)

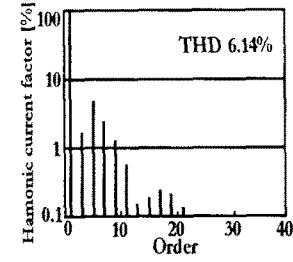
그림 5는 공진용 커패시터(Cr) 변화에 따른 입력 전류 과정을 나타낸 것이다. 그림 6은 그림 5의 고속 퓨리에 변환(FFT : Fast Fourier Transform) 분석의 결과이다. 그림 5에서 알 수 있듯이 공진 커패시터(Cr)의 용량이 입력 전류의 정현화화에 영향을 끼친다. 그리고 그림 6에서도 그림 5의 조건에서 고조파 값은 그림 5(b)보다 그림 5(a)의 값이 매우 작게 나타나는 것을 알 수 있다. 따라서 제안한 회로에서 입력 전류의 절대치와 전고조파 왜율(THD : Total Harmonic Distortion) 특성들은 공진회로의 전수에 따라서 달라진다.

그림 7과 그림 8은 스위치의 피크 전류와 그 출력전압을 나타내고 있다. 그림 7과 8에서 각각의 코너에 위치된 A, B 그리고 C는 스위치(S)가 사용될 수 없는 영역을 표시한다. A영역에서 공진 주기($= 2\pi\sqrt{C_r \cdot L_r}$)는 너무 짧다. 그러므로 출력전압은 그 전원전압이 충분히

인가되는 동안 작고, 평활용 리액터 전류(i_L)는 비선형이 아니다. B영역에서 공진주기는 너무 길고, 평활용 리액터 전류(i_L)는 스위칭 주기동안 방전을 완료하지 않는다. 그러므로 평활용 리액터 전류(i_L)는 비선형이 아니다. 그리고, C영역에서 공진 전류의 진폭은 너무 작고, 평활용 리액터 전류(i_L)는 부(-)가 되지 않는다. 그러므로 영전류 스위칭(ZCS) 동작이 실현될 수 없다.



(a) $Cr=0.8[\mu F]$, $Lr=100[\mu H]$



(b) $Cr=0.4[\mu F]$, $Lr=100[\mu H]$

그림 6. 공진용 커패시터의 변화에 따른 입력전류 퓨리에 변환 분석

Fig. 6. Input current FFT analysis in changed resonant capacitor(Cr)

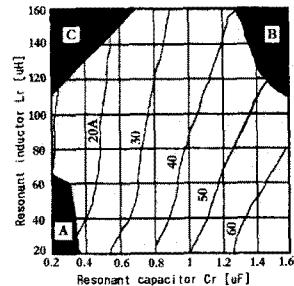


그림 7. 스위치 피크 전류

Fig. 7. Peak current of switch

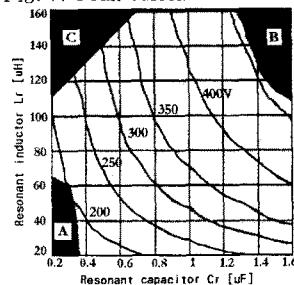


그림 8. 출력 전압

Fig. 8. Output voltage

스위치(S)에 흐르는 전류(i_{L_f})는 평활용 리액터 전류(i_L)와 공진용 커패시터 전류(i_C)의 합이다. 평활용 리액터 전류(i_L)가 다이오드 정류기의 입력 전압에 비례하면 스위칭 디바이스의 전류는 입력 전압이 최대가 될 때 최대가 된다. 공진용 커패시터 전류(i_C)의 진폭이 $v_a(L_r/C_r)$ 에 의존하기 때문에 최대 전류는 보다 커지고 스위칭 디바이스는 공진용 커패시터(C_r)가 커지고 공진용 리액터(L_r)가 작아지는 형태 보다 큰 등급의 전류를 필요로 한다. 한편으로는 입력전류(i_{L_f})의 진폭이 너무 작을 때 그 값이 부(-)가 되지 않으므로 영전류 스위칭(ZCS) 동작은 구현시킬 수 없다. 회로 정수들은 영전류 스위칭(ZCS)이 구현되고 입력전류(i_{L_f})의 최대치가 그다지 크지 않은 영역에서 일어지는 것이다. 입력전류(i_{L_f})는 그림 7에 나타낸 바와 같이 공진용 커패시터(C_r)에 의해 결정된다. 스위칭 디바이스의 등급화 된 전류의 견지에서 낮은 등급의 공진용 커패시터(C_r)가 보다 바람직하다. 예를 들면, 만약 스위치의 등급이 30[A]이면 공진용 커패시터(C_r)는 0.8[μF]보다 훨씬 작아진다. 그럼 8에 나타낸 출력 전압은 스위칭 주기의 한 사이클 동안 축적된 에너지에 의해 결정된다. 그러므로, 기존 회로의 출력전압은 회로의 동작 책무 비율에 결정된다. 제안된 회로의 그 원리는 기존 회로와 같다. 그러나, 도통 시간은 공진 주기에 의해서 결정된다. 그러므로 출력전압은 공진 주기가 커지는 것보다 더 높다.

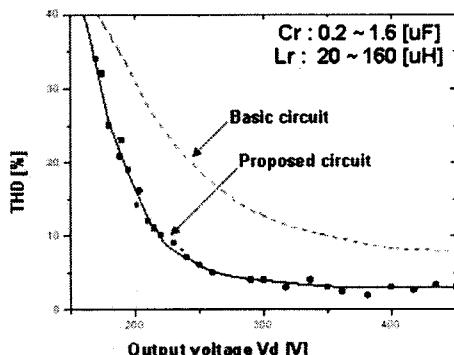


그림 9. 출력전압의 전고조파 왜율의 비교
Fig. 9. Characteristic of output voltage and THD

그림 9는 제안한 회로와 기존 회로 사이의 THD의 비교를 나타낸다. 그림 9에서 알 수 있듯이 동일 출력전압에서 제안한 회로의 THD는 기존 회로보다 1/3정도로 감소된다. 기존 회로에서 동작 책무 비율이 고정될 때, 입력 전류 파형은 사인파와 다소 차이점을 가지고 있으며, 순시 전류는 순시 전압원의 위상각이 거의 90° 정도로 커질 때 정현파 형태보다 훨씬 커지게 증가하게 된다.

그림 10은 제안한 회로의 전원전압의 위상각에 따른 온(On) 구간의 변화를 나타낸 것이다.

3. 결 론

전원의 고조파 전류성분을 저감하는 방법에는 초크코일을 삽입하는 방식과 능동필터 방식, PWM 컨버터 방식 등이 있다. 이러한 회로들은 고역률을 얻는 것이 곤란하기 때문에 정류회로에 초퍼를 접속시킨 간단한 회로 구성한 승압형, 강압형, 승강압형 등의 형태로 많이 사용된다. 이 중에서 승압형이 가장 많이 사용되는데, 승압형 정류회로는 리액터 전류를 경제모드일 때보다 불연속 모드에서 입력전류의 파형 개선 및 고역률을 이를 수

있기 때문이다. 하지만, 이러한 정류회로에서는 스위칭 리플이 발생하므로 LC필터를 사용한 승압형 정류회로를 사용한다. 이러한 승압형 회로에서 동작 책무 비율이 고정될 때 입력 전류의 파형은 정현파와는 다소 차이가 있다. 이 순시 전류는 순시 전압원의 위상각이 거의 90° 정도로 커질 때 정현파 형태보다 커지게 되어 THD가 증가되기 때문이다.

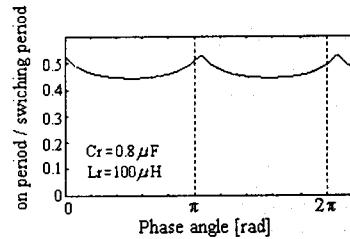


그림 10. 전원전압의 위상각에 따른 온 구간의 변화

Fig. 10. Variation of On period with phase of source voltage

본 논문에서는 이러한 THD를 감소시키기 위하여 전류 공진형 회로를 사용하였다. 이 회로는 일반적인 승압형 회로에 전류 공진 스위치를 적용하였다. 제안된 회로에서의 THD 감소 원인은 도통 시간이 공진 주기에 의하여 결정되므로 출력전압이 공진 주기가 커지는 것보다 더 높아지기 때문에 온(On) 주기가 전원 전압의 피크치에서 보다 짧아지기 때문이다.

이들을 시뮬레이션 및 실험을 통하여 출력전압의 특성, 스위치에 흐르는 전류 그리고 입력 전류의 THD 등은 공진회로 정수를 변화시켜 확인하였다. 이러한 과정을 실행함으로서 보다 작은 THD의 공진 요소를 선정함에 있어서의 그 기준을 얻었다. 이와 같이 개선된 회로에서 입력전류의 THD는 기본 회로보다 1/3정도 감소함을 확인하였다.

본 연구는 한국과학재단 특정기초연구(1999-2-302-014-3) 지원으로 수행되었음.

(참 고 문 헌)

- [1] A. R. Prasad., Phoivos D. Ziogas and Steranos Mains, "An Active Power Factor Correction Technique for Three-phase Diode Rectifiers", IEEE Trans. Vol. PEL-6, No.1, pp.83-92, 1991
- [2] Mohammad Sedighy, Francis P. Dawson, "Single Switch Three-Phase Power Factor Correction", IPEC-Yokohama, pp.293-297, 1995
- [3] Katsunori Taniguchi, Yukio Nakaya, "Analysis and Improvement of Input Current Waveforms for Discontinuous-Mode Boost Converter with Unity Power Factor", PCC-Nagaoka, pp.339-404, 1997
- [4] Hirotami Nakano, Akira Nabae and Yuuki Satou, "Comparison of boost Type Sinusoidal Rectifier", IPEC-Yokohama, pp.281-286, 1995
- [5] 長尾・中川原・陣野・原田, “單相高力率昇壓形 AC-DC コンバータの特性解析”, 電學論 D, Vol.114, pp.1139-1148, 1994.11
- [6] 中野・座藤・難波江, “新しい二石昇壓形入力電流正弦波整流回路の波形改善効果”, 電學論 D, Vol.116, pp.633-643, 1996.6
- [7] 加藤, “高調波の障害とその対策” 電氣設備學會誌, 第13券 1号, pp.62-69, 平成5年 1月
- [8] 中島・正田, “線路インピーダンスを考慮したコンデンサ入力形電源の高調波解析” 信學論 B, J70-Brnjs, 11号, pp.1316-1322, 昭和62年11月
- [9] “家電・汎用品 高調波抑制対策 ガイドライン”, 電氣設備學會誌, 第15券 1号, pp.78-86, 1995