

FPGA를 이용한 다기능 전자식 삼상 전력량계 기능 시험

° 박 종범, 김 민*, 김 흥*, 김 정수*
한국전력공사 전력연구원 * (주)에이엠알텍

The Function Test of Three-Phase SAMRT Meter using FPGA

Jong Beom Park, Min Kim*, Hong Kim*, Jung Soo Kim*
KEPRI, *AMR Tech, Inc.

Abstract - The core in developing the transformer-operated 3 phase solid state meter is to design a single chip IC, that incorporates all the necessary features required for development of the 3 phase solid state meter. Using this technology, the solid state meter can be mass produced at lower cost and higher quality. This report deals with the performance of the prototype FPGA board, which is the final step before actual IC fabrication in fabrication LAB. All the features of FPGA board, shown in this report will be included in the final ASIC IC product.

1. 서 론

1세기 전에 개발된 기계식 전력량계는 국내에서 60년 대부터 생산되어 현재까지 사용되고 있다. 전력량계는 2 가지 방식으로 직류형과 교류형이 있으며, 이는 전기에너지 공급방식에서 교류가 대부분을 점유하게 되어, 이에 따라 이동 자계의 원리를 사용한 유도형 교류용이 현재 주종을 이루고 되었다. 전력량계는 일반대중 소비자의 생활과 밀접한 관계가 있으면서도 일반이 직접 구입하여 사용하는 예가 극히 적은 관계로 큰 관심을 얻고 있지는 못하나, 초창기부터 현재에 이르기까지 각국에서 실험과 연구가 계속되어 제품의 질과 수명을 향상시켜 왔다. 그 동안 우리나라에서도 꾸준히 연구개발한 결과 일반 범용에 한해서는 외국 규격에 손색이 없는 수준의 제품을 생산, 수출하는 단계까지 도달하게 되었다.

전세계에 전기를 사용하는 인구는 현재 60억을 넘었으며, 그에 따른 계량기의 수량도 약18억 개에 육박하고 있다. 이 거대한 에너지 공급 및 그 대금회수를 효율화시키기 위해 전세계 전력회사들은 끊임없는 노력을 하여 왔으며, 전기공급 품질향상, 수급체계의 신뢰성 향상, 전체 system의 단순화 및 효율화 등은 현재까지도 개선하고 있는 중이다. 현재 선진제국의 GE등 유명회사들이 주도하여 전자식 전력량계를 생산 및 판매하고 있으나 그 가격은 매우 고가이며, 각 업체에 따라 케이스설계, 회로설계, 기능, software, 통신 protocol, 회로에 사용하는 반도체 등이 상이하여 구입 후 설치 시부터 각 사의 특유 기술자료로 설치 시운전, 운영, 하자보수, 원격통신 등을 하고 있고, 여러 제조사의 표준이 각기 다른 관계로 한 개의 전력회사 내에서 업무의 표준화, 선진화(원격검침 및 제어) 등에 여러 가지 문제점이 발생하고 있어 향후 여러 가지 문제가 제기될 전망이다. 특히 회로도가 공급회사에 따라 다르고 그 부품도 회사마다 각기 다르기 때문에 사후관리 및 운영, 기술관리에 막대한 인력과 경비소요가 예상된다.

가정용 단상 전자식 전력량계에 대해서는 그 가격이 기존의 기계식과 현격한 차이가 있어 현재 미국을 비롯한 선진국에서는 기존의 기계식 계량기에 encoder, memory, 송

수신장치 등의 전자부품을 장착한 반전자식 계량기를 약 US\$ 100-150선에서 구입하여 사용하고 있는 실정이다. 그러나 이러한 반전자식 전력량계는 계량, 계량된 자료보관, 원격 자료전송 등의 기능은 있으나 기존의 문제점인, 도전방지(theft tampering), 시간대별 검침, 최대 수요치 측정, 역률 측정, 고객측 부하제어(load profile), 선불(prepayment), load profile & event logging 등의 중요기능이 포함되지 않아 전력공급의 선진화가 지연되고 있는 실정이다.

이러한 문제를 전력회사측과 전력 사용자의 양측 모두를 위하여 여러 가지 반도체를 하나의 ASIC(application specific integrated circuit) 칩으로 통합 개발하여 모든 선진 기능을 포함하면서도, 회로가 단순화되고 표준화되며, 사후관리가 극히 용이하고, 가격이 영가인 3상 전력량계 개발하여야 한다. 현재 단상 전용 IC와 단상용 디지털 전력량계가 완성되었으며, 본 논문에서는 ASIC을 실제로 Fabrication Lab에서 시험양산하기 바로 직전 단계로 삼상전용 IC의 모든 기능이 구현되어 있는 시제품 FPGA Board에 대한 기능시험에 관하여 논의하려고 한다. 또한 FPGA에서 구현된 모든 기능과 그에 대한 성능은 양산될 삼상전용 IC 에서도 그대로 구현할 것이다. 본 논문의 구성은 다음과 같다. 2장에서는 FPGA의 기능 시험에 대해서 논의하였으며 3장에서는 간단한 FPGA DEMO 프로그램을 서술하고, 4장에서 결론을 맺는다.

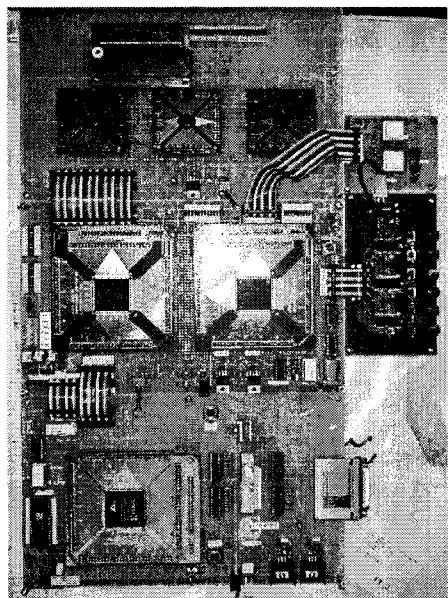


그림 1 삼성 FPGA 보드

2. 삼상 FPGA 전력량계 기능 시험

FPGA는 프로그램이 가능한 로직 칩의 한 형태이며, 수천 개의 게이트를 지원한다. FPGA의 설계와 시험 후 이상이 없으면, 성능을 더 높이기 위해 ASIC 칩들로 변환하게 된다. 이때 성능이 확인된 FPGA를 ASIC 칩으로 제작하는 비용은 제작자에게는 큰 부담이 되고 있으며 한번 실패에 따른 turn-around time이 상당히 소요되므로, 제작에 앞서 설계된 ASIC을 철저하게 검증하여야 한다. 검증은 FPGA를 통하여 IC가 제작되전 설계된 IC의 실험으로 이상 유무를 확인하고 수정할 수 있으며, 그림1은 삼상전용 FPGA보여주고 있다. FPGA는 크게 Peripheral와 I/O Controller, ADC 그리고 LCD로 구성되어 있다. 이 네가지 기능에 대한 기본적인 시험을 수행하였다.

2.1 Peripheral 시험

삼상전용 FPGA의 모든 기능들을 시험하기 위하여서는 아래에 나열된 제어 레지스터(Control Register)의 기능들을 하나하나 시험해 봄으로써 칩 설계시 최초의 도된 사양에 준하여 제작되었는지 판별할 수 있고, 그 Firm-ware로서의 확장성 여부를 2차적으로 판별할 수 있다. 아래에 나타난 표1에는 칩에서 구현된 모든 제어 레지스터들이 나열되어 있으며, 그 레지스터 안의 모든 기능들이 개발사양에서 정한대로 정확하게 동작하는지를 시험한 결과가 나타나 있다. 각 열(Column)별로 항목을 설명하면, "Peripheral Register Name"은 각 제어 레지스터의 주요기능에 대한 설명을 나타내며, "Mnemonic"은 실제 제어 레지스터 이름이 나타나 있고, "Test Method"에는 시험이 어떤 식으로 이루어졌는지 설명하여 주는 항목이며, "Test Result"는 결과가 어떠하였는지 나타내는 항목이다(표1에서는 지면상 일부만 나타내었다).

표 1 Peripheral 시험 요약서

No	Peripheral Register Name	Mnemonic	Test Method	Test Result
1	System Clock Control 0	CLKCON 0	Make a sub-routine to check the varying operation speed and clock source	Pass
2	ADC Control	ADC CON	Use "Demo" program to read data from the ADC and display the result to the LCD display	Pass Pass Pass
3	ADC Status	ADC status	Phase 1 Phase 2 Phase 3	
4	Alarm 1	ALM1	Generate External alarm routines are functioning correctly	

2.2 LCD 시험

삼상전용 칩의 내부에는 LCD를 구동하기 위한 LCD Drive 회로가 장착되어 있다. 일단 이 구동회로의 성능을 시험하기 위해서는 LCD를 구동하는 출력 핀들로부터 나오는 신호가 설계된 칩과 적합하게 동작되는지 시험하여야 한다. 적합함이라 함은 크게 출력 파형의 크기와 파형의 모양, 그리고 그 주파수 시험을 통하여 확인될 수 있다.

앞부분에서도 설명했듯이 LCD Driver로 부터의 파형이 LCD를 구동시키는 데에 있어 적합한가의 여부는 실제로 LCD를 장착하여 LCD의 구동여부를 육안으로 판별하는 것 이외에도, LCD 파형의 모양과 각 STEP의 전압치 그리고 발생 가능한 주파수 등을 면밀하게 관찰하는 것으로 판별될 수 있다. LCD 구동에 주로 쓰이는

주파수(Tf)에 대하여 측정된 각 STEP의 전압치 측정의 결과가 아래의 표2와 표3에 나타나 있다.

표2 Segment Pin의 주파수별 파형 크기

주파수 1				주파수 2			
Tf = 32 Hz				Tf = 64 Hz			
기준치 VLC0	3.0V	측정치 VLC0	2.9V	기준치 VLC0	3.0V	측정치 VLC0	3.0V
기준치 VLC1	2.0V	측정치 VLC1	2.0V	기준치 VLC1	2.0V	측정치 VLC1	2.0V
기준치 VLC2	1.0V	측정치 VLC2	1.1V	기준치 VLC2	1.0V	측정치 VLC2	1.0V
기준치 VSS	0.0V	측정치 VSS	0.0V	기준치 VSS	0.0V	측정치 VSS	0.0V

표3 Common Pin의 주파수별 파형 크기

주파수 1				주파수 2			
Tf = 32 Hz				Tf = 64 Hz			
기준치 VLCD	3.0V	측정치 VLCD	3.0V	기준치 VLCD	3.0V	측정치 VLCD	3.0V
기준치 1/3 VLCD	1.0V	측정치 VLCD1	1.1V	기준치 1/3 VLCD	1.0V	측정치 VLCD1	1.0V
기준치 -1/3 VLCD	-1.0V	측정치 VLCD2	-1.0V	기준치 -1/3 VLCD	-1.0V	측정치 VLCD2	-1.1V
기준치 -VLCD	-3.0V	측정치 VSS	-3.0V	기준치 -VLCD	-3.0V	측정치 VSS	-3.0V

위 표2와 표3에 나타난 결과로 미루어 보아, LCD에서는 LCD 구동 신호의 주파수 선택이 원활하게 이루어짐이 검증되었고, 또한 단계 계단 파형의 각 STEP별 전압 측정의 결과, 측정기기의 오차를 고려할 때, 상당히 정확하게 설계 사양에 규정된 기준치에 부합한 값으로 발생되고 있음을 검증할 수 있었다.

2.3 ADC 성능 시험

설계된 삼상전용 칩의 기능중 가장 중요한 부분은 ADC이다. ADC의 성능은 전력측정 오차에 그대로 반영되기 때문에 ADC의 성능이 충분히 입증되는 것이 중요하다. 기본적으로 ADC의 성능을 시험하기 위하여,

- 파형의 원활한 Analogue to Digital Conversion
- 입력신호 제로시의 Noise 측정
- 비오차 계산

위 3가지로 ADC의 성능을 시험하였고, 각 시험 부분의 그림은 지면상의 제약으로 생략하고 표5의 ADC 비오차 시험 결과로 대체하였다.

2.3.1 Analogue to Digital Conversion

신호 발생기 (Function Generator)를 사용하여 임의로 제작된 신호를 ADC의 입력단에 입력하여 신호가 정상적으로 디지털 신호로 변환 되는지를 확인하고, 이 변환된 신호가 또한 입력파형과 비교하여 동일한 형태를 갖는지 등을 검증하였다.

2.3.2 입력신호 제로시의 노이즈 측정

ADC의 각 상별로 Noise 레벨을 측정하였다. Noise 측정시 각 Pin에는 아무런 신호도 입력되지 않았으며, 이 제로 입력상태에서 ADC의 결과치를 측정하여 봄으로써, ADC에서 발생하는 자체 노이즈의 레벨을 감지할 수 있게 되는 것이다. 실제 파형의 노이즈 범위는 약 8

LSB Max로 1급 및 0.5급의 저전류 영역에서 정확한 전력연산을 수행하는데 있어서 아무 문제가 없으리라 판단되며, 또한 미세한 시동전류의 감지 및 잠동상태 감지 시에도 그리 큰 영향을 주지 않을 것이다. 표4에는 각 Noise Level의 최대, 최소값 및 STD 값이 상별로 계산 및 요약되어 있다.

표4 Noise 측정결과 요약

ADC Noise Level 측정					
Phase 1		Phase 2		Phase 3	
최대치	316	최대치	13	최대치	113
최소치	307	최소치	3	최소치	100
평균	311.7	평균	7.6	평균	106.3
표준편차	4.7	표준편차	5.1	표준편차	4.4

2.3.3 ADC 비오차 계산

ADC의 비오차는 신호발생기를 이용하여 여러 가지 방법으로 검증될 수가 있는데, 그 방법들을 살펴보면, 정밀한 직류파형을 ADC에 입력하여 그 ADC 입력과 출력의 비를 계산하는 방법이 있고, 또는 Sin파의 파형을 ADC에 입력하여 그 Sin파의 진폭을 서로 비교하여 그 비를 구하는 방법이 있다. 이 시험에서 사용된 방법은 후자로서, 입력된 파형과 출력된 파형의 Peak to Peak 값을 계산하여 비교하는 방법이 사용되었다.

이 시험은 주로 ADC 입력과 출력의 비를 각 상별로 최소 3 점 이상에서 데이터를 취득하여 그 선형성을 검증하는 것이 주목적이라 할 수 있다. 표5에는 각 상별로 ADC 입력신호와 출력 신호의 측정결과가 나타나 있다.

표5 ADC 비오차 시험 결과

Phase 1		Phase 2		Phase 3	
ADC 입력	ADC 출력	ADC 입력	ADC 출력	ADC 입력	ADC 출력
2.0VAC	15532	2.0VAC	15005	2.0VAC	15212
1.0VAC	7606	1.0VAC	7450	1.0VAC	7563
0VAC	320	0VAC	10	0VAC	110
-1.0VAC	-7511	-1.0VAC	-7480	-1.0VAC	-7503
-2.0VAC	-14680	-2.0VAC	-14989	-2.0VAC	-14773

표5의 결과로 생각하면 실제 각 측정 Point별로 발생하는 오차는 신호발생기에서 발생하는 미세한 오차와 ADC차체의 Offset에 의한 것이며, 이런 사항들을 고려할 때, ADC의 상별 선형특성이 아주 양호함이 증명되었다.

2.4 I/O Controller 기능 시험

LCD와 ADC 외에도 외부 주변회로 및 기기나 IC들로부터의 입력 및 제어용 출력신호 처리를 위하여 다수의 I/O Controller들을 확보하고 있다. 이 I/O Controller들의 기능은 버튼입력 및 일반 신호 입력, 주변회로 제어 등의 용도로 쓰이며, 시험을 입력상태 시험과 출력상태 시험으로 크게 구분하여 수행하였으며 결과는 양호하였다.

3. FPGA 데모 프로그램

시험된 FPGA의 기본기능들을 포괄적으로 연계하여 시험하기 위하여 자체적으로 FPGA 보드를 이용하여

데모 프로그램을 제작하였으며, 종합적인 검증을 위해서는 각 기능을 단순하게 시험하는 것 이외에도 기능의 구현 시 각 부분 사이에 서로의 충돌이 없는 가도 충분히 시험되어야 하기 때문에 데모 프로그램은 모든 기능들이 복합적으로 시험될 수 있도록 설계되었다. LCD와 ADC 및 I/O Controller 그리고 Peripheral 부의 모든 작동 여부 및 기능을 포괄적으로 검증하기 위한 데모프로그램은 현재 사용중인 고압3상 전자식 전력량계의 기본기능을 내장하도록 구현하였고, 또한 모든 시간 날짜 등의 기본정보와 전력 연산관련 정보 등을 표시하여 주는 LCD 창과 Normal/ALT/TEST 모드 등을 전환할 수 있는 두개의 제어 스위치가 포함되도록 설계하였다. 표6은 데모 보드를 이용하여 여러 가지 시험한 결과중 일부분만 나타낸 것이다.

표6 전압 변동 시험

Ib%	Power Factor (cos)	Voltage (V)	Permission Error change %	Change of actual relative error(%)	
				Error#1	Error#2
200	0.5	99	1.0	-0.18	-0.06
200	1.0	99	0.7	-0.15	-0.03
10	1.0	99	0.7	-0.11	-0.15
200	0.5	121	1.0	0.03	0.01
200	1.0	121	0.7	0.05	0.04
10	1.0	121	0.7	0.02	0.03

Related requirement : IEC1036 Clause 4.6.1

Test condition : 110V, 10(2.5)A, 60Hz, 23C

4. 결 론

FPGA 데모보드를 이용하여 실험한 결과들을 미루어 보아, 설계된 삼상전용 칩은 삼상 전력량계로서, 3상 전압 전류 Data의 측정 및 Digital 수치변환, 그리고 이 변환된 데이터를 전력연산 과정을 거쳐 고객이 활용할 수 있는 유용한 데이터로 변환, 처리, 저장하고 LCD로 표시할 수 있는 기능 등을 완벽하게 수행할 수 있음을 알 수 있었고, 단상을 제작한 경험으로 FPGA가 단일 칩으로 만들어지면 정확도가 향상될 것으로 생각된다. 설계한 삼상 전자식 전력량계를 활용하여 고정밀도의 ASIC 반도체 핵심부품을 개발할 수 있는 원천기술을 확보, 향후 국내계기업체에 개발된 삼상 전자식 전력량계 IC를 공급하여 전자식 전력량계의 경제성을 확보하고 국내의 전력량계 및 요금시스템의 선진화를 촉진시킬 될 것으로 기대된다.

(참 고 문 헌)

- [1] 한국전력공사 판매사업단, "계기 및 검침업무보고", 1998.6
- [2] 한국측정기기 교정협회, "계량기 검사기술", 한국측정기기 협회, 1996.4
- [3] 박종범 외, "저압용 3상 전자식 전력량계 개발", 최종보고서, 1999.12.
- [4] 윤기갑 외, "Programmable IC를 이용한 다기능 전자식 3상 전력량계 개발", 중간보고서, 1999.12.
- [5] 박종범 외, "Programmable IC를 이용한 다기능 전자식 단상 전력량계 기능 구현", pp644-646, '2000대한전기학회 추계학술대회 논문집, 2000.
- [6] 박종범 외, "Programmable IC를 이용한 다기능 전자식 삼상 전력량계 기능 구현", pp2039-2041, '2001대한전기학회 하계학술대회 논문집, 2001.
- [7] 박종범 외, "Programmable IC를 이용한 다기능 전자식 3상 전력량계 개발", 최종보고서, 2001.10.