

샘플치 H_2 최적화를 이용한 멀티레이트 디지털 제어기 설계

박종우^{*} · 이상철^{*} · 광철성^{*}
^{*}재 능 대 학

A Design of the Multirate Digital Controller using Sampled Data H_2 Optimization

Jong-Woo Park^{*} · Sang-Cheol Lee^{*} · Chil-Seong KwaK^{*}
^{*}Jaeneung Collegea

요 약

본 논문에서는 최적 디지털 제어기의 설계에 샘플치 제어이론을 적용한다. 특히, 아날로그 제어기들의 멀티레이트 이산화에 H_2 최적화를 이용한다. 멀티레이트 구조상 인과성 제약을 갖는 멀티레이트 H_2 최적화를 통해 해를 얻는다. 설계 예제를 통해, 기존 이산화 방법과 비교하여, 멀티레이트 설계방법의 우수성을 확인한다.

ABSTRACT

In this paper, optimal digital design is studied within the framework of sampled-data control theory. In particular, multirate discretization of analog controller is considered using an H_2 optimality criterion. Solutions are obtained via multirate H_2 optimization with a causality constraint due to the multirate structure. In design example, the comparison of the proposed methods is made with the conventional discretization methods, and demonstrate the superiority of the multirate design method.

1. 서 론

디지털 제어시스템을 설계한 기존의 방법은, 먼저 아날로그 제어기를 설계한 후, 설계된 아날로그 제어기를 디지털 대상에 대하여 이산화 한다. 본 논문에서 제시하는 최적 방법은, 아날로그 설계에 그거한 디지털 제어기 설계방법으로, 연속 시간 제어 시스템의 성능에 근접하도록 설계된다. 결국, 디지털 제어기 설계문제는 다음과 같이 출발한다. 즉, 아날로그 제어대상과 아날로그 제어기가 주어진다. 그리고 연속 시간의 성능을 갖도록 디지털 제어기를 설계한다.

기존의 이산화방법인 쌍선형 변환(bilinear transform)과 ZOH 등가(equivalent)는 디지털 시스템의 개루프 성능이 아날로그 시스템의 개루프

성능과 정합되도록한다. 이러한 방법은 개루프 특성을 구체적으로 표현하기 어렵다. 결과적으로, 이러한 방법에 따라서 얻어진 디지털 제어 시스템은 상대적으로 적은 샘플링 주기에 대하여 잘 실행한다. 멀티레이트 샘플링 설계에 이들 방법의 일반화는 참고문헌 [1]에서 보고되었다. 얻어진 멀티레이트 제어기는 필요 충분 조건을 보증하는 것을 나타낸다.

참고문헌 [2]의 근사법에서는, 매우 빠른 비(fast rate)일 때, 연속시간 신호를 샘플링함으로써 얻어진다. 그때 문제를 싱글레이트(single rate) 이산 시간에서 변환하기 위하여 이산 리프팅(lifting)을 응용한다. 고려된 성능 측도는 연속 시간 개루프 시스템의 H_2 노름이다. 따라서, 근소화된 최소 판정법 없이 설계 절차에서 인터 샘플행위자

(inter sample behavior)를 잡는다.

샘플치 H_2 최적화를 사용한 디지털 설계는 특별한 입력신호에 개루프 시스템의 응답을 고려하면, 문제는 아날로그와 디지털 제어 시스템에서 몇몇 관련된 연속시간 신호들을 최적으로 정합하는 것으로 공식화된다. 동시에 개루프 안정성을 확인한다.

최적 설계에서, 일반화된 플랜트에는 아날로그 제어대상과 제어기가 포함되며, 일반적으로 고차 시스템을 사용한다. 따라서, 제어기 차수 축소는 보통 설계 이후에 요구된다. 샘플치 제어기차수 축소는 주파수 하중 균형 절삭방법(frequency-weighted balance truncation method)를 사용한다 [3]. 이러한 접근은 논문에서 예제로 사용된다.

II. H_2 이산화

이 장에서는, 최적 멀티레이트 H_2 이산화 문제가 다루어진다. 싱글레이트 최적 디지털 설계는 [1]에서 나타났다. 시스템의 성능은 계단응답(step response)에 의하여 특성화 되어진다. 다변수 아날로그 제어시스템은 그림 1에 나타났다. 일반화된 플랜트 G 와 제어기 K 는 LTI이다. 즉 신호 w, u, z 그리고 y 는 벡터 값이다. w 에서 z 까지 개루프 시스템을 선형 분수변환 표현으로 나타내면 다음과 같다.

$$F(G, K) = G_{11} + G_{12}(I - KG_{22})^{-1}KG_{21} \quad (1)$$

아날로그 제어기 K 의 멀티레이트 디지털 도구에 대하여, 그림 2에서 멀티레이트 구성이 사용된다. 이 그림에서, S 와 H 는 멀티레이트 샘플링과 ZOH 연산자이다. w 는 R^r 에서 외부 입력이고, 계단신호이다. 주된 신호는 벡터 z 와 z_1 에서 모아진다.

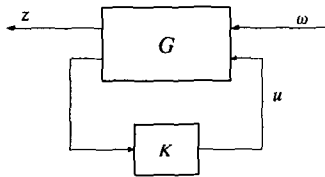


그림 1 아날로그 제어 시스템
Fig. 1 The analog control system

개루프 시스템을 w 에서 z 까지, w 에서 z_1 까지로 하자, 각각의 전달 함수를 T 와 T_d 라 한다. R^r 에서 표준기저 벡터를 $\{e_1, e_2, \dots, e_r\}$ 이라 하자. 여기서, r 는 w 차이다.

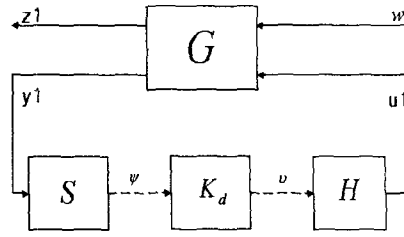


그림 2. 멀티레이트 디지털 제어 시스템
Fig. 2 The multirate digital control system.

w 의 k 번째 채널일때 단위계단 입력은 $w(t) = e_k 1(t)$ 로 함으로써 값을 얻을수 있다. $1(t)$ 는 단위 계단함수이다. 즉, 그림 1,2에서 동일한 계단응답은 $T e_k 1(t)$ 와 $T_d e_k k(t)$ 이다. 두 시스템의 계단응답에서 오차는 $Z_e = (T - T_d) e_k 1(t)$ 오차 맵 $(T - T_d)$ 는 그림 3에서 보여진 일반화된 멀티레이트 샘플치 시스템으로 구성될 수 있다. 이 그림에서 G_e 는 다음 식(2)와 같다.

$$G_e = \begin{bmatrix} G_{12}(I - KG_{22})^{-1}KG_{21} & -G_{12} \\ G_{21} & G_{22} \end{bmatrix} \quad (2)$$

외부 입력 w 는 단위 계단 입력이다. K_d 는 멀티레이트 디지털제어기 이다.

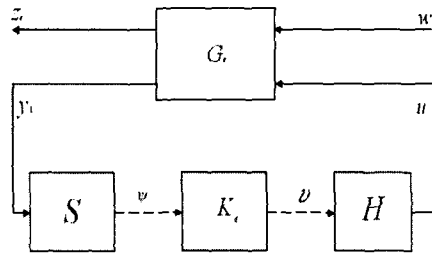


그림 3. 멀티레이트 제어시스템 구성
Fig. 3 The multirate control system setup

모든 계단입력이 w 에 의해서 입력되기 때문에 오차의 평균 효과는 다음 식(3)에 의하여 얻어진다.

$$J = \left(\sum_{k=1}^r \|(T - T_d) e_k 1(t)\|_2^2 \right)^{\frac{1}{2}} \quad (3)$$

이와 같이 성능 측도로, 최적 멀티레이트 디지

델 설계 문제는 다음과 같이 될 수 있다. 즉, 그림 3에서 개루프 시스템을 안정화시키고 성능 지수 J 를 최소화하기 위하여 허용되는 멀티레이트 제어기 k_d 를 설계한다 [4].

이러한 설계문제는 멀티레이트 및 혼합형이다. 따라서, 이러한 설계문제는 고전적인 제어기술로 해결될 수 없다. [1, 4]에서 보고된 작업은 이러한 설계문제에 착안하여 응용될 수 있다. 그리고 결과적으로 이것이 LTI 상각 레이트 이산시간 문제로 줄일 수 있다. 실제로 인과율(causality)을 제한조건으로 갖는 이산시간 H_2 최적화에 의하여 해결된다. 다음 장에서, 다변수 예제를 통하여, H_2 멀티레이트 이산화의 응용을 살펴본다.

III. 다변수 예제

H_2 이산화는 그림 4에서 나타난 제어시스템을 응용한다. 여기서, 제어대상 P 는 8차이고 유도탄 자동 비행에 대하여 선형화된 모델이다. 그리고 4차 아날로그 제어기 K 는 계단추종에 대하여 설계되었다 [5].

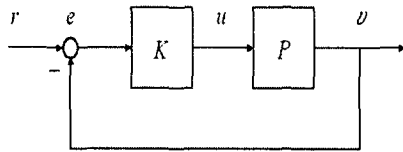


그림 4. 단위 궤환 아날로그 제어 시스템
Fig. 4 The unity-feedback analog control system

그림 4는 다음 신호들을 확인함으로써 그림 1에서 일반적인 방법으로 구성할 수 있다.

$w = r, y = e, z = \begin{pmatrix} v \\ \rho u \end{pmatrix}$ 오차신호 z 는 두 개의 성분을 갖고 있다. 즉, 최적 이산화에 대하여 선택되는 ρ 는 양수 스칼라이다. MIMO 제어기는 다음 식을 멀티레이트 디지털 제어기를 도구로 한다.

$$\begin{bmatrix} H_{2h} \\ H_{3h} \end{bmatrix} K_d \begin{bmatrix} S_h \\ S_h \end{bmatrix} \quad (4)$$

여기서, $h=0.02$ 초이다. 최적 설계기 설계를 위해, 관련된 하층은 아주 좋은 정합 결과에 대하여 선택된다. 즉 $\rho=1.0$. 최적 디지털 제어기의 차수는 5차로 축소한다. 스템은 r_1 일 때 응용되

기 때문에 2차 출력의 계단응답은 그림 5와 그림 6에서 나타난다. 쌍선형 변형과 ZOH등가 방법으로 얻어진 제어기의 성능과 함께 비교한다. 그림으로부터 아날로그와 최적 디지털 시스템사이의 우수한 정합이 성취되었다.

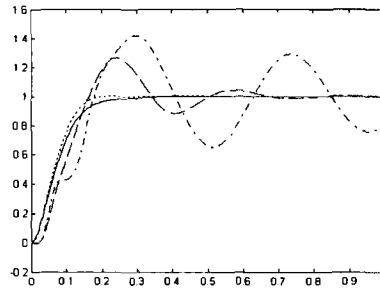


그림 5. 계단입력에 대한 시스템 응답 v_1 : 아날로그(실선), 최적(점선), 쌍선형(파선), ZOH등가(점파선)
Fig. 5 Responses in v_1 when $r_1(t)=1(t)$: analog(solid), optimal(dot), bilinear(dash), and ZOH equivalent(dash-dot)

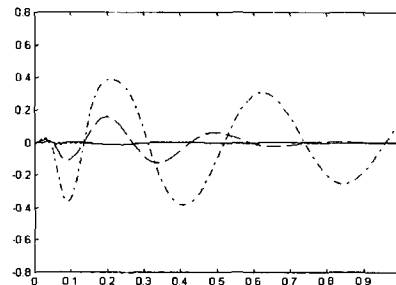


그림 6. 계단입력에 대한 시스템 응답 v_2 : 아날로그(실선), 최적(점선), 쌍선형(파선), ZOH등가(점파선)
Fig. 6 Responses in v_2 when $r_1(t)=1(t)$: analog(solid), optimal(dot), bilinear(dash), and ZOH equivalent(dash-dot)

IV. 결 론

아날로그 제어기의 멀티레이트 이산화에 대한 새로운 최적 접근은 샘플치 H_2 최적의 구조에서 발전되어 왔다. 제시된 접근법은 다변수 예제에서 응용되었다. 그리고, 본 논문에서 제시한 방법의 효과가 입증되었다. 멀티레이트 방법을 이산화 방법에 기초한 고전 루프 방법과 비교하면, 특별히 큰 샘플링 주기에 대하여, 최적 제어 시스템의 성능이 우수함을 알 수 있다.

참고문헌

- [1] 박종우, 샘플치 "시스템의 혼합 H_2/H_∞ 제어" 광운대학교 대학원 박사학위 논문 1999.
- [2] J.P. Keller and B.D.O. Anderson, "A new approach to the discretization of continuous-time controllers," Proceedings of the 29th Conference on Decision and Control, pp. 1781-1785, 1990.
- [3] K. Chongsrid and S. Hara, "Stable controller reduction for sampled-data systems", Proceedings of the 33rd Conference on Decision and Control, pp. 2708-2713. Dec 1994.
- [4] 박종우, 박철성, "2관성 시스템의 혼합 H_2/H_∞ 디지털 제어", 한국통신학회 2000-12 Vol. 25, No. 12T, pp. 235-240, 2000.
- [5] I. postlethwaite, J.M. Edmunds. and A.G.J.Macfarlane. "Principal gains and principal phases in the analysis of linear multivariable feedback systems." IEEE Transactions on Automatic Control, vol. 26, pp. 32-46, 1981.
- [6] 박종우, 이상철, 이상효 "도립진자 시스템의 LFR에 의한 LMI 혼합 H_2/H_∞ 제어" 한국통신학회 논문지, 제 25권, 제7A호, pp. 967 - 977, 2000.