

δ - 도핑 NMOSFET 채널 내에서의 양자화 효과

문 현 기, *김 현 중, 이 찬 호
승실대학교 정보통신 전자공학부
전화 : 02-825-8108 / 핸드폰 : 016-373-0644

Quantum Effects in the channel of a δ - doped NMOSFET

Hyun-Ki Moon, Hyun Jung Kim, Chanho Lee
Dept. of Electronic Engineering, Soongsil University
E-mail : ffs@engineer.ssu.ac.kr

Abstract

The quantum effects in the channel of a δ -doped NMOSFET structures are investigated by solving Schrodinger and Poisson equations self-consistently. According to the scaling of MOSFET structures, electron distributions change by the strong energy quantization. However the presence of a low-doped epitaxial region produces a reduction of the electron effective field for a given charge sheet density and therefore, improves the electron effective mobility. We also focus the quantum-induced threshold voltage shifts, low-field electron effective mobility and gate-to-channel capacitance. The reported results give indications for the fabrication of ultra short MOSFET's.

I. 서론

반도체의 특성을 고려할 때 정확한 전하량의 분포 해석은 필수적이다. 소자의 크기는 회로의 고집적화로 점차 축소되어져 왔고, 기존의 scaling 법칙들은 반전층의 두께를 무시함으로써, 반전층의 capacitance가 무한히 큰 것으로 가정하였으나 산화막의 두께가 극히 얇아짐에 따라 더 이상 반전층의 capacitance를 무한하

다고 근사 시킬 수 없게 되었다. 따라서, 극소화된 소자에서는 반전층에서의 전하 농도와 이동도에 대한 정확한 예측과 이에 따른 소자 설계에 반영이 필요하게 된다. 고전적인 접근 방법은 많은 오차를 야기 시키게 되고 이러한 오차를 극복하고 정확한 해석을 위한 방법으로 양자 효과를 고려하지 않을 수 없게 된다.

본 논문은 이러한 문제해결을 위해 Schrodinger와 Poisson방정식을 self-consistent하게 푸는 방법을 사용하여 short-channel effect에 강한 δ 도핑을 취하는 NMOSFET 소자의 채널에서의 양자화 효과를 계산하였다. 고전적인 방법과 양자 역학적 방법으로 simulation하여 서로 비교함으로써 양자 효과가 미치는 영향을 분석하였다.

II. 계산 방법

MOSFET에서의 전자의 양자화 효과를 고려하기 위해서는 가장 먼저 전자의 고유 에너지와 상태 함수를 얻어야 한다. 따라서 다음과 같은 Schrodinger방정식과 Poisson방정식을 self-consistent하게 푼다.

$$-\frac{\hbar^2}{2m_i} \frac{\partial^2}{\partial x^2} \Psi_{ij} + V(x)\Psi_{ij} = E_{ij} \Psi_{ij}$$

$$\frac{\partial^2}{\partial x^2} \psi(x) = -\frac{e}{\epsilon} (n(x) - p(x) + N_a^-(x) - N_a^+(x))$$

실제 계산에서는 n-type MOSFET을 가정하였으며 depletion영역에서의 p(x)는 Boltzmann 분포함수를 사용하여 계산하였다.[1]

$$V(x) = -e\psi(x) + E_c$$

여기서 E_c (밴드 edge)는 band-discontinuity 를 포함한다.

$$n(x) = \sum_j D_{ij} |\psi_j|^2$$

여기서 D_{ij} 는 i-valley의 j번째의 고유상태에 있는 전자의 2차원 농도로 다음과 같이 주어진다.

$$D_{ij} = \frac{g_i m_i^{DOS} k_B T}{\pi \hbar^2} \log \left[1 + \exp \left(\frac{E_f - E_{ij}}{k_B T} \right) \right]$$

여기서 g_i 는 i-valley의 degeneracy를, m_i^{DOS} 는 i-valley의 상태밀도 유효질량(density of state effective mass)을 나타내며, k_B 는 볼츠만 상수, T는 온도, E_f 는 시스템의 페르미 레벨이다. 본 논문에서는 g_i 가 4인 longitudinal valley와 g_i 가 2인 transverse valley를 고려하였다.

III. 계산 결과

그림 1과 그림 2는 Si-SiO₂ 경계면에서 가까운 곳에 높은 도핑 값을 갖는 일종의 δ 도핑을 취하는 소자의 doping profile과 potential을 나타낸 것이다. 설계된 소자는 60Å 두께의 δ 도핑층과 낮은 도핑농도를 갖는 200Å 두께의 얇은 에피층으로 구성되어 있고, V_T 는 δ 도핑층의 도핑 농도에 의해 결정되어 별도의 V_T 조정용 implantation은 수행하지 않는다. 산화막의 두께는 40Å이다. 양자 효과를 고려한 2-D 모델이 전자의 농도의 침투치가 Si-SiO₂ 경계면에 있지 않기 때문에 전체적으로 공핍영역이 길어지고 Si-SiO₂ 경계면 주위에서의 전기장의 크기가 고전적인 3-D 모델에 비해 작음을 알 수 있다.

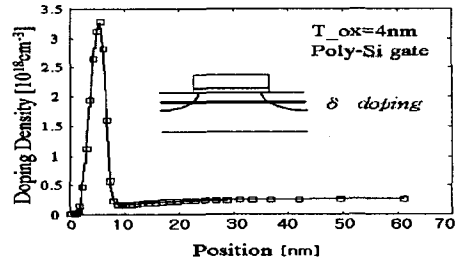


그림 1. δ 도핑층과 에피층을 갖은 NMOSFET에서의 doping profile

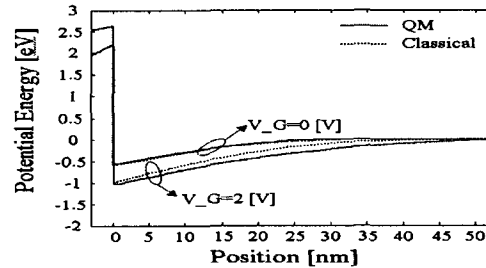


그림 2. gate전압이 0V 와 2V에서의 potential

소자 특성에 주파수대별 동작 속도를 결정 짓는 파라미터인 C값을 고찰해 보면,

$$C_{TOT} = C_{ox} + C_{INV} = \frac{\epsilon_{ox}}{t_{ox}} + \frac{dQ_s}{d\phi_s}$$

(ϕ_s : si-surface potential)

$$C_{TOT} = q \frac{dN_s}{dV_G}$$

C_{TOT} 는 t_{ox} 가 증가함에 따라 감소한다. 즉, Si-surface로부터 inversion charge들의 peak치의 깊이 방향으로의 이동은 결과적으로 더 상대적으로 큰 산화막 두께를 유발하고, 전체 capacitance의 감소를 가져오는 것이다. 이러한 영향은 도핑 값이 작을수록 capacitance의 감소가 더 크게 일어나게 되고, 산화막의 두께가 클수록 침투치의 이동이 커지게 되므로, 전체 capacitance의 감소가 커지게 된다. 즉, 산화막의 두께가 커질수록 게이트 전압 중 산화막에 걸리는 전압이 증가하기 때문에 Si-SiO₂경계면 에서 밴드의 휘어짐이 작아지게 된다. (포텐셜 에너지가 커지게 된다.) 따라서, 전자를 속박하는 정도가 작아지므로 전자의 농도 침투치의 위치는 Si-SiO₂ 경계면에서 멀어지게 된다. 산화막의 두께가 커질수록 침투치는 멀어지게 되고, 양자효과는 감소하게 되는 것이다. 하지만,

δ - 도핑 NMOSFET 채널 내에서의 양자화 효과

이러한 영향이 두드러지게 되는 것은 high doping level ($> 1 \times 10^{19} \text{ cm}^{-3}$)에서 이므로, low-doped EPI층은 이러한 효과를 줄일 수 있다.

그림 3과 4는 고전적인 방법과 양자 효과를 고려한 방법으로 peak치의 위치 변화와 capacitance의 값의 차이를 보여준다. 고전적인 계산 결과는 Si-SiO₂의 경계면에서 멀어질수록 무시하지 못할 정도의 일정한 농도 값으로 수렴하는 것에 비해 속박상태만을 가정한 양자역학적 계산 결과는 거의 0으로 수렴하게 되는데 이는 속박상태 파동함수의 경계 조건에 기인하는 것이다. 하지만, 전자들이 surface로부터 멀어지면 전자의 상태는 더 이상 구속 상태가 아닌 연속 상태로 수렴해야 한다.

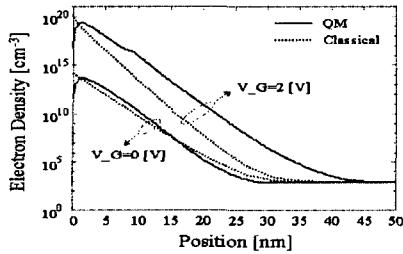


그림 3. 전자 농도의 최대값의 변화

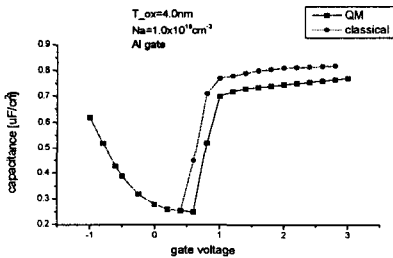


그림 4. $N_a=10^{18} \text{ cm}^{-3}$ 이고 $T_{ox}=4 \text{ nm}$ 인 Al gate MOSFET의 total gate capacitance

따라서 surface로부터 멀어질수록 전자분포는 더 이상 줄어들지 않고 일정한 값으로 수렴하게 된다. 게이트 전압이 커질수록 경계면에서의 포텐셜 값이 작아지게 되어 전자가 더 구속되게 되어 carrier의 농도 침투치도 경계면으로 가까이 이동하게 된다. 하지만 어느 일정 전압이상으로 게이트 전압이 걸리게 되면 더 이상 경계면에서의 포텐셜 값이 작아지지 않고 일정한 값으로 수렴하게 된다. 침투치의 위치가 surface로부터 멀어지게 되면 표면에서의 수직 전계로 인한

scattering의 영향이 줄어들어 mobility가 향상되어지고 또한, 유효 산화막 두께가 상대적으로 커짐으로써 capacitance도 상대적으로 작아짐을 알 수 있다.[2]

그림 5는 여러 가지 에피층의 두께에 따른 전자의 농도의 변화를 보여주고 있다. 에피층의 증가는 전자의 구속 정도가 약해져 전자 농도의 침투치가 경계면에서부터 멀어지고 그 침투치 또한 작아진다. 수직 전계의 감소로 인한 mobility의 향상과 C_{TOT} 의 변화(에피층의 증가함에 따라서 C_{TOT} 는 수렴한다.)를 가져오게 되고, 또한 에피층의 두께를 변화시킴으로써 V_T 를 조절할 수 있게 된다.[3]

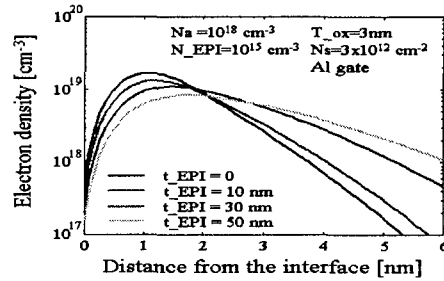


그림 5. 여러 가지 에피층의 두께를 갖는 소자에 대한 전자 농도의 변화

그림 6은 transverse 방향의 전기장의 평균값을 나타내었다. 평균 전기장은 다음과 같이 정의된다.

$$\langle E \rangle = \frac{\int E(x)n(x)dx}{\int n(x)dx}$$

EPI층 두께가 증가할수록 전기장의 크기가 감소함을 알 수 있다.

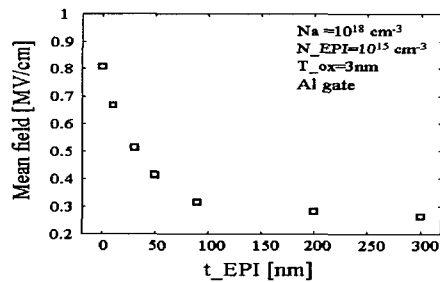


그림 6. 수직 방향으로의 평균 전기장

그림 7은 EPI층 두께에 따른 threshold 전압 값에

대한 고전적인 값과 양자역학적으로 계산된 값의 차이를 보여 준다. 값이 작아질수록 양자 효과가 더욱더 중요해짐을 알 수 있다.

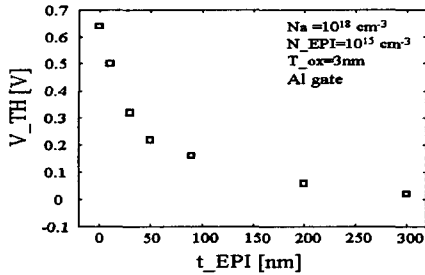


그림 7. 여러 에피층 두께에 대한 문턱 전압의 변화

그림 8은 gate oxide 두께에 따른 threshold 전압 값에 대한 고전적인 값과 양자역학적으로 계산된 값의 차이를 보여 준다. 산화막의 두께가 커질수록 양자 효과가 소자의 문턱전압에 더 많은 기여를 하는 것을 알 수 있다.

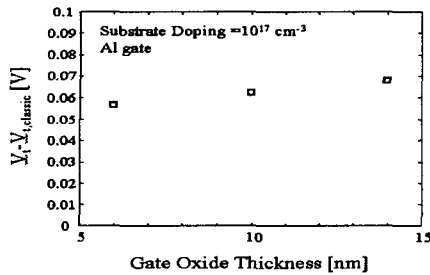


그림 8. 여러 두께의 Oxide에 대한 문턱 전압의 변화

높은 도핑의 경우 게이트 전압은 다음과 같이 쓸 수 있다.

$$V_g = V_{fb} + \phi_s + T_{ox} E_{ox}$$

만약 양자효과를 고려한 2차원 모델에서의 문턱전압을 3차원 벌크 모델에서의 문턱전압시의 2차원 sheet 전자의 농도와 같을 경우의 게이트 전압으로 정의한다면, 양자효과에 의한 문턱전압의 변화는 다음과 같은 식으로 근사화 할 수 있다.

$$\Delta V_{th} = \Delta \phi_s + T_{ox} \Delta E_{ox}$$

식에서 볼 수 있는 것처럼 벌크와 2차원 모델에서의 문턱전압의 차이는 oxide층의 두께에 거의 선형적으로 비례함을 알 수 있다. 이때의 선형계수가 벌크와 2차

원 모델에서의 oxide의 전기장의 크기의 차이(ΔE_{ox})가 된다.

IV. 결론

소자의 크기가 작아짐에 따라 채널의 도핑 농도는 계속 증가하여 드레인 항복전압이 감소하고 채널 이동도가 감소하는 문제가 발생한다. 이러한 문제를 해결하기 위한 노력의 하나로 δ 도핑과 에피층을 이용한 MOSFET에 관한 연구가 진행되었다.

표면의 에피층은 낮은 도핑 농도를 유지하여 채널에서 전자의 이동도를 증가시키고 드레인 접합 부분에서 항복전압을 증가시키는 역할을 한다. 또한 에피층 아래에 위치하는 δ 도핑층은 단채널 효과를 완화시켜 V_T roll-off 특성을 개선시킨다.

소자의 크기가 점점 극소화면서 산화막의 두께가 얇아지게 되어 표면에 걸린 전계의 영향으로 carrier의 분포가 고전적인 예측과는 달리 상당한 차이를 보이게 된다. 결과적으로 표면에 걸린 큰 전계는 이산화된 밴드를 야기시키고 DOS(density of states)를 감소시켜 소자의 내부 캐리어의 양을 감소시키게 된다. 또한, 캐리어의 양이 최대가 되는 지점이 표면이 아니라, 내부로 이동하게 된다. 따라서, 이러한 양자역학적 효과는 산화막의 두께가 상대적으로 고전적인 가정 보다 커지게 되어 carrier 농도의 분포와 첨두치의 변화로 gate capacitance와 전자의 움직임의 변화를 가져오게 된다.

감사의 글

본 연구는 한국과학재단 핵심전문 연구과제 (KOSEF (핵심) 981-0907-024-2)의 지원으로 수행되었습니다.

참고문헌

- [1] A. S. Spinelli, A. Benvenuti, and A. Pacelli, Self-consistent 2-D model for quantum effects in n-MOS transistors, *IEEE Trans. Electron Devices*, vol. 45, pp. 1342-1349, 1998.
- [2] C.-Y. Hu, S. Banerjee, K. Sadra, B. G. Streetman, and R. Sivan, Quantization effects in inversion layers of PMOSFET's on Si (100) substrates, *IEEE Electron Devices Lett.*, vol. 17, pp. 276-278, 1996.
- [3] C. Fiegna and A. Abamo, Analysis of quantum effects in nonuniformly doped MOS structures, *IEEE Trans. Electron Devices*, vol. 45, pp. 877-880, 1998.