

PDP 시스템의 EMI 예측을 위한 회로 모델링 및 실험적 검증

강종구, 어영선, 심종인, 정주영*

한양대학교, *수원대학교

전화 : (031) 400 - 4086

H.P 번호 : 016-632-7056

Experimental Characterization and Modeling for Electromagnetic Interference (EMI) Estimation due to PDP System

Jong Ku Kang, Yungseon Eo, Jong In Shim, Ju Young Jeong*

Dept. of Electrical and Computer Engineering, Hanyang University

*Dept. of Electronic Engineering, University of Suwon

E-mail : omaru@giga.hanyang.ac.kr

Abstract

A new EMI estimation technique concerned with a PDP system is presented. A physical circuit model is developed which can fairly well describe the AC-PDP system. Then EMIs are determined by exploiting Hertzian dipole antenna model. The simulation results are experimentally verified with the test panel. The AC PDP system was measured in the frequency range of 30MHz ~ 300MHz in a semi-anechoic chamber, according to CISPR 13 code. Thereby, it is shown that the proposed technique can be usefully employed for EMI reduction.

I. 서론

평판 디스플레이(Flat Panel Display, FPD)는 현재 사용되고 있는 CRT(Cathode Ray Tube)에 비해 화질, 해상도 면에서 많은 이점이 있기 때문에 구동방식, 공정기술 등의 개선을 위하여 많은 연구가 진행되어왔다. 평판 디스플레이 중에서도 PDP(Plasma

Display Panel)는 휘도, 시야각, 해상도 등이 뛰어나 대화면으로 구현하는데 있어서 가장 유리한 조건을 갖추고 있다[1]. 그러나 PDP 시스템은 영상을 표시하기 위해 기체 방전에 의해 형성되는 플라즈마를 이용하면서 고전압 구동회로를 사용하기 때문에 여타의 FPD에 비하여 많은 EMI(Electromagnetic Interference) 문제를 야기시키고 있다[2] [3]. 특히 PDP 시스템에서는 고전압 구동회로 뿐만 아니라 디스플레이 패널 자체만으로도 심각한 EMI 소스가 될 수 있다[4] [5]. 그럼에도 불구하고 디스플레이 패널에 대한 재료 및 제조기술에 비하여 PDP 시스템의 EMI 방출에 관한 이론적 연구는 거의 없었다.

본 연구에서는 AC-PDP 시스템의 EMI 문제를 설계 초기단계에서부터 반영할 수 있는 새로운 회로모델 및 시뮬레이션 방법을 제시한다. AC-PDP 시스템의 물리적 특성 및 동작에 근거한 디스플레이 패널의 셀에 대한 회로모델을 제시하였으며, 이로부터 AC-PDP 시스템의 EMI 방출 현상을 Hertzian Dipole Antenna로 모델하여 예측하였다. 또한 제시한 회로모델의 유용성을 검증하기 위해 시험용 PDP 시스템을 설계 제작하

여 전자파 반무반사실에서 30MHz ~ 300MHz영역에서 EMI를 측정하여 제시한 회로모델 및 시뮬레이션 결과가 측정 값과 부합됨을 보인다.

II. 모델링 및 시뮬레이션

AC-PDP 시스템의 셀 내부의 플라즈마 방전 메커니즘을 회로로 모델하면 셀 내부에 흐르는 전류를 결정할 수 있다. 또한 이 전류로부터 디스플레이 패널에서 방출되는 EMI를 예측할 수 있다. 유사한 방법으로 디스플레이 패널로 전원을 공급하는 구동회로에서 방출되는 EMI도 예측할 수 있다.

2.1 AC-PDP 시스템의 셀 회로 모델

AC-PDP 시스템의 셀 내에서 외부로부터 인가된 전계 E와 질량 M, 전하량 q 인 전자의 변위 r사이에는 다음과 같은 플라즈마 방정식

$$M \frac{d^2 r}{dt^2} + \frac{M}{\tau} \frac{dr}{dt} + M\omega_0^2 r = -qE \quad (1)$$

이 성립한다고 가정할 수 있다. 식 (1)에서 τ 는 플라즈마 입자와 전자의 평균 충돌 시간이고 ω_0 는 플라즈마 고유 진동수이다. 플라즈마 방정식 (1)은 표 1과 같은 전기회로에 상응하는 모델식으로 표현할 수 있다. 전기회로 모델식은 다시 그림 1과 같이 나타낼 수 있다. 그림 1에서 V_{sus} 는 외부에서 셀에 인가되는 유지방전전압 이고 종속전원 V_w 는 외부 인가전압에 의해 셀 내부에서 형성되는 벽전압을 나타낸다. C_p 는 셀의 정전용량으로 C_p 에 축적된 전압은 벽전압 V_w 와 더해져서 플라즈마가 실제 셀 내부에서 느끼는 실효전압 V_{eff} 가 된다. 실효전압 V_{eff} 가 일정 방전임계전압 V_f 이상이 되었을 때 셀 내부에서 플라즈마가 발생하여 빛을 내게 되는 현상을 방전임계전압 크기의 항복전압을 갖는 제너다이오드를 사용하여 모델하였다. 실제로 셀 내부에서 벽전압은 외부 인가 전압과 반대 극성을 가지므로 종속전원 V_w 는 외부 인가전압과 반대 극성을 갖도록 하였다. 또한 셀에 외부전압이 인가되었을 때 벽전압 형성은 일정한 지연을 갖게 되는데 이러한 지연 현상을 $R_{d2}C_d$ 시정수로 조정하고 형성된 벽전압의 크기는 R_{d1}

과 R_{d2} 의 비로 조절하였다. C_{df} 와 R_{df} 는 각각 셀 내부 유전체의 커패시턴스와 저항이고 R_p 는 플라즈마 저항, R_{emi} 는 공기의 특성 임피던스이다. 상호 인덕턴스 L_p 는 셀에 흐르는 전류에 의해 대기중으로 방사되는 전자계를 모델하기 위해 도입하였다. 제시한 회로 모델의 전압, 전류의 SPICE 시뮬레이션 결과는 그림 2와 그림 3과 같다.

2.2 Hertzian Dipole Antenna를 이용한 EMI 예측

PDP 시스템의 셀 및 부품 내에서는 외부 인가 전압에 대하여 충전과 방전을 반복하고 있으며 측정지점이 원거리임을 감안할 때 이러한 현상을 그림 4와 같이 Hertzian Dipole Antenna로 모델하여 해석할 수 있다. Hertzian Dipole Antenna 모델을 이용한 원거리에서 전계의 세기는 근사적으로 다음과 같다.

$$E_{\theta} \approx -\frac{Idle^{-jkr}}{j4\pi} \eta_0 k \sin\theta \quad [V/m] \quad (2)$$

식 (2)에서 k는 전류 I의 phase constant 이고, η_0 는 공기의 특성 임피던스이다. Hertzian Dipole Antenna의 소스인 전류는 AC-PDP 시스템의 셀의 회로 모델을 SPICE 시뮬레이션하여 구할 수 있으며 이 전류를 푸리에 변환하여 주파수 성분 값과 그에 해당하는 phase constant 값을 식(2)에 대입하여 계산하면 디스플레이 패널과 파워라인의 EMI 방출 주파수 및 크기를 계산할 수 있다. 이와 같은 방법으로 디스플레이 패널과 파워라인에서의 EMI 시뮬레이션 결과는 그림 5와 같다.

III. 실험적 검증

디스플레이 패널 및 구동회로 부의 EMI 영향을 실험적으로 고찰하기 위하여 실험용 PDP 시스템을 제작하여 EMI측정을 수행하였다. 실험용 PDP 시스템은 디지털 로직을 만들어 주는 디지털 회로 부분과 로직의 출력 신호를 증폭시켜주는 아날로그 회로 부분 그리고 디스플레이 패널, 그리고 디지털회로와 아날로그 회로를 연결하는 버스라인과 아날로그 회로와 디스플레이 패널을 연결하는 파워라인으로 구성되어 있다. 본 연구

에서 실시한 PDP 시스템의 EMI 는 전자파 반무반사실에서 측정하였으며 측정 안테나와 시험품(EUT)과의 거리는 3m로 하였고 측정 안테나는 수직, 수평 으로 변화하면서 30MHz ~ 300MHz사이의 각 주파수에서 측정 안테나 및 시험품의 위치에 따라 EMI 크기가 가장 클 때의 값을 검출하였다.

실험용 AC PDP 시스템의 모든 셀을 구동한 상태의 EMI 측정결과를 기준으로 구동 셀의 개수를 절반으로 줄인 경우에 변화된 EMI 측정결과로부터 디스플레이 패널의 EMI를 알 수 있다. 유사한 방법으로 파워라인에 페라이트 비드를 부착한 경우에 변화된 EMI 측정결과로부터 파워라인의 EMI를 알 수 있다. 기준 EMI 측정 결과와 각각의 경우에 변화된 EMI 측정결과는 그림 6과 같다. 그림 6로부터 디스플레이 패널은 주로 100MHz ~ 140MHz 대역에서, 파워라인은 주로 30MHz ~ 90MHz 대역에서 EMI를 방출하고 있음을 확인할 수 있다. 이는 그림 5에서 보는 바와 같이 디스플레이 패널의 EMI 시뮬레이션 결과는 EMI의 peak 값이 100MHz ~ 140MHz 대역에서 나타나고 있으며 파워라인의 경우 EMI peak 값이 30MHz ~ 90MHz 대역에서 나타나고 있다는 사실과 근사적으로 일치한다. 따라서 제시한 모델로부터 PDP 시스템의 EMI 원인을 정확히 알 수 있을 뿐만 아니라 실제 EMI의 크기는 시뮬레이션의 정규화 값을 측정 peak값에 일치시킴으로써 주파수에 따른 상대적인 크기를 예측할 수 있다.

IV. 결론

본 연구에서는 AC-PDP 시스템의 EMI 방출 현상을 시뮬레이션 할 수 있는 회로모델을 개발하여 회로모델로부터 계산한 전류와 Dipole Antenna Model을 결합하여 시스템의 EMI를 예측할 수 있는 새로운 EMI 예측 방법을 제시하였다. 제시한 모델의 유용성을 검증하기 위하여 간단한 실험용 AC-PDP 시스템을 설계 및 제작하여 전자파 반무반사실에서 EMI 측정을 수행하였으며 측정된 데이터가 시뮬레이션 결과와 부합함을 보임으로써 제시한 회로모델의 유용성을 검증하였다.

참고 문헌

- [1] J. L. Deschamps, "Recent Developments and Results in Color-Plasma-Display Technology", SID Digest of Technical Papers, 1994, pp.315-318.
- [2] C. R. Paul, Introduction to electromagnetic Compatibility, John Wiley and Sons, INC, 1992.
- [3] H. W. Ott, Noise Reduction Techniques in Electronic Systems, John Wiley and Sons, Interscience, 1998.
- [4] Yasuhiro Shiraki, Shinji Tanabe, "EMI Noise Analysis of Plasma Display Panels", Electromagnetic Compatibility, International Symposium, 1999, pp.766-769.
- [5] J'otonari et al, "Observation of Electromagnetic Noise from a Surface Discharge AC PDP", IDW'97, pp.301-305.

Plasma Equation	Circuit Model
$\frac{1}{2}M\left(\frac{dr}{dt}\right)^2$	$\frac{1}{2}L\left(\frac{dQ}{dt}\right)^2$ L: plasma inductance
$\frac{M}{\tau} \frac{dr}{dt}$	$R \frac{dQ}{dt}$ R: Plasma Resistance
$\frac{1}{2}(M\alpha_0^2)r^2$	$\frac{1}{2} \frac{Q^2}{C}$ C: Plasma Capacitance

표 1. 플라즈마 방정식의 회로모델식 표현

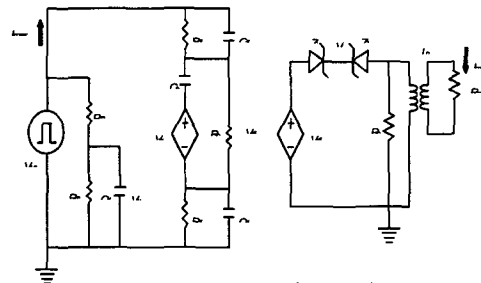


그림 1. PDP 셀 회로 모델

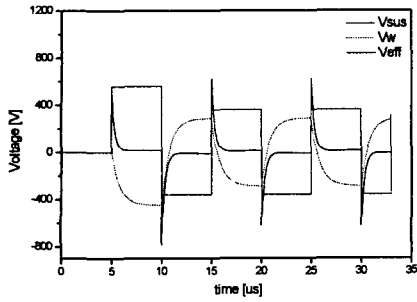


그림 2. 회로 모델의 전압 파형

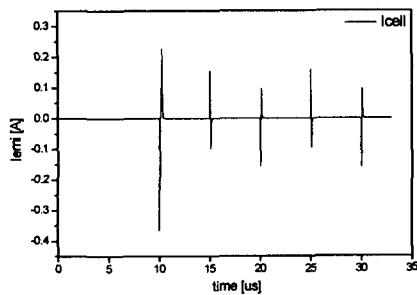


그림 3. 회로 모델의 전류 파형

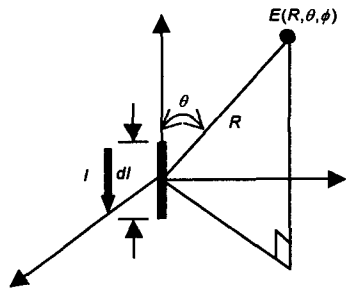
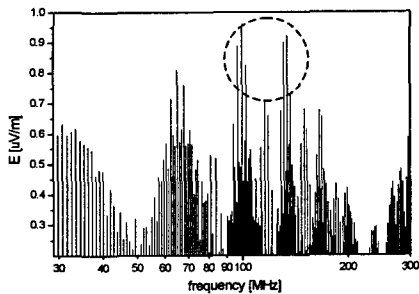
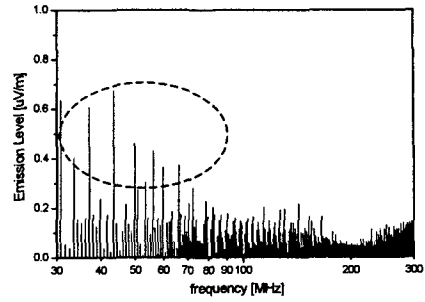


그림 4. Hertzian Dipole Antenna 모델

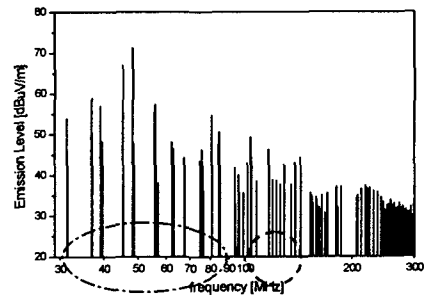


(a) 디스플레이 패널에서의 EMI

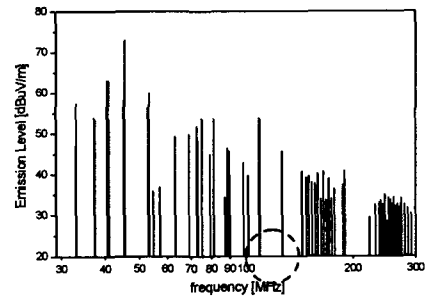


(b) 파워라인에서의 EMI

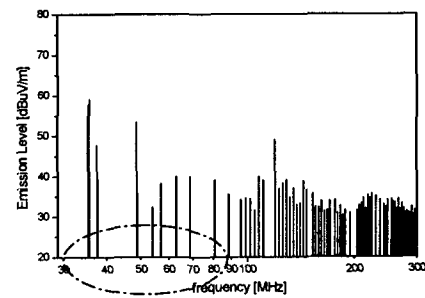
그림 5. PDP 시스템의 EMI 시뮬레이션 결과



(a) 모든 셀을 구동하여 측정



(b) 셀의 절반을 구동하여 측정



(c) 파워라인에 페라이트 비드 부착하여 측정

그림 6. PDP 시스템의 EMI 측정결과