

Hewlett-Packard 이동도 모델의 구현에 관한 연구

김중태 이은구 강성수 이동렬 *김철성
부천대학 정보통신계열, *인하대학교 전자공학과
전화 : 032-610-3364, 핸드폰 : 011-662-3090

The Study of Implementation of the Hewlett-Packard Mobility Model

Joong Tae Kim Eun Gu Lee Sung Su Kang Dong Lyul Lee Cheol Seong Kim
Dept. of Electronics Eng., Univ. of INHA
#253 Yonghyun-dong Nam-Gu, Inchon, Korea

요약

고 전계하에서 수직 및 수평 전계의 영향을 고려할 수 있는 Hewlett-Packard 이동도 모델을 구현하였다.

HP 이동도 모델은 BANDIS에 구현되었다. 구현된 HP이동도 모델을 검증하기 위해 N-MOSFET과 P-MOSFET에 대해 모의실험을 수행하여 MEDICI와 비교한 결과, 드레인 전압-드레인 전류는 5% 이내의 최대 상대 오차를 보였고 전위 분포는 5% 이내의 최대 상대 오차를 보였다. MEDICI에서는 1회 수렴을 하기위해 평균 4.6회 이하의 행렬 연산이 필요한 반면 BANDIS에서는 평균 4.3회 이하의 행렬 연산이 필요하다.

I. 서론

소자의 크기가 서브 마이크론 이하로 감소함에 따라 채널 도핑 농도는 증가하고 산화막의 두께와 채널 길이는 감소한다. 게이트 전계^[1]는 산화막 두께가 감소함에 따라 증가하고 채널 길이가 감소하면서 속도 포화 현상이 증가하므로 MOSFET의 전기적 특성을 정확하게 예측하기 위해서는 이러한 특성을 고려할 수 있는 이동도 모델이 필요하다.

LSM 이동도 모델^{[2][3][4]}은 MOSFET의 좁은 채널 영역에서 캐리어의 수직 전계 의존성을 해석할 수 있다는 장점이 있으나 수평 전계 성분에 대한 영향은 고려하지 않았다는 단점이 있다. CT 이동도 모델은 속도 포화 현상을 고려하고 있으나 채널과 수평인 전계만을 고려하여 LSM 이동도 모델과 대조적인 모습을 보이고 있다.

HP 이동도 모델은 수직 전계와 수평 전계를 동시에 고려할 수 있는 이동도 모델이고 고 전계 이동도 모델이면서 저 전계 이동도 모델을 포함할 수 있다는 장점이 있다. 또한 저 전계 이동도 모델과 CCS 이동도 모델

^{[5][6][7]}을 사용함으로써 캐리어-캐리어 산란 현상^[8]까지도 포함할 수 있다. 그러나 HP 이동도 모델을 사용할 경우 접합면에서 발생하는 전계에 의해 이동도가 급격히 감소하여 수렴특성이 악화되고 모의실험이 사실상 불가능하므로 이동도 모델이 인가된 전계에 영향을 받지 않도록 많은 연구가 진행되어 왔다.

본 논문에서는 수렴특성을 향상시킬 수 있는 전계의 구현방법을 제시하고 HP 이동도 모델을 구현한다. 수평 전계 성분은 전류의 방향이 드레인에서 소스로 향한다는 가정하에 유도되었고 수직 전계 성분은 게이트 전압에만 영향을 받는 가정하에 게이트에서 기판방향을 향한다.

적용된 방법을 검증하기 위해 N-MOSFET의 전류-전압 특성을 추출한다. 추출된 결과는 MEDICI의 모의실험에서 추출된 값과 비교한다.

II. Hewlett-Packard(HP) 이동도 모델의 구현

1. Hewlett-Packard(HP) 이동도 모델

저 전계에서의 이동도 모델은 농도 의존성을 가진 해석적인 이동도 모델, 반송자-반송자 산란(CCS) 이동도 모델 그리고, 도너와 억셉터 그리고 반송자간의 산란을 고려한 필립스 이동도 모델 그리고 전류와 전계의 영향을 고려한 LSM 이동도 모델 등이 있으며, 고 전계에서의 이동도 모델에는 전류의 방향과 평행한 전계의 영향을 고려한 Caughey-Thomas 이동도 모델과 전계의 영향을 전류의 방향에 수평 및 수직인 방향으로 모두 고려한 Hewlett-Packard 이동도 모델이 있다.

MOSFET 소자의 경우 채널 영역에서 대부분의 전류가 드레인에서 소스로 흐르므로 표면 산란과 단 채널의

경우 고 전계에 의한 속도 포화 효과를 고려한 이동도를 사용해야 한다. HP 이동도 모델은 이러한 MOSFET 특성에 적합한 이동도 모델이고 식 (1)과 같다.

$$\mu_n = \frac{\mu_{\perp,n}}{\sqrt{1 + \frac{\left(\frac{\mu_{\perp,n} E_{\perp,n}}{VCN.HP}\right)^2}{\mu_{\perp,n} E_{\perp,n} + GN.HP} + \left(\frac{\mu_{\perp,n} E_{\parallel,n}}{VSN.HP}\right)^2}} \quad (1a)$$

$$\mu_p = \frac{\mu_{\perp,p}}{\sqrt{1 + \frac{\left(\frac{\mu_{\perp,p} E_{\perp,p}}{VCP.HP}\right)^2}{\mu_{\perp,p} E_{\perp,p} + GP.HP} + \left(\frac{\mu_{\perp,p} E_{\parallel,p}}{VSP.HP}\right)^2}} \quad (1b)$$

이동도의 수직 성분을 나타내는 $\mu_{\perp,n}$, $\mu_{\perp,p}$ 는 식 (2)와 같다.

if $N_{total}(x,y) < NRFN.HP$

$$\mu_{\perp,n} = \frac{MUN0.HP}{1 + \frac{E_{\perp,n}}{ECN.HP}} \quad (2a)$$

if $N_{total}(x,y) > NRFN.HP$

$$\mu_{\perp,n} = \frac{MUP0.HP}{1 + \frac{E_{\perp,p}}{ECP.HP}} \quad (2b)$$

만약 위의 조건이 만족되지 않을 때는 저 전계 이동도 값을 사용하여 $\mu_{\perp,n} = \mu_{0n}$, $\mu_{\perp,p} = \mu_{0p}$ 이다. 표 1은 불순물 농도에 따라 저 전계와 고 전계를 나누는 기준값인 NRFN.HP와 NRFP.HP의 값이다. 표 2는 모의 실험에 사용되었던 파라미터이다.

표 1. 불순물 농도의 기준값

파라미터	NRFN.HP	NRFP.HP
값	5×10^{17}	5×10^{17}

표 2. 파라미터 값

전자			정공		
파라미터	값	단위	파라미터	값	단위
VCN.HP	4.9×10	cm/sec	VCP.HP	$2.928 \times$	cm/sec
GN.HP	8.8	-	GP.HP	1.6	-
VSN.HP	$1.036 \times$	cm/sec	VSP.HP	1.2×10	cm/sec
MUN0.E	774.0	cm ² /V	MUP0.E	250.0	cm ² /V
ECN.HP	5.5×10	V/cm	ECP.HP	2.78×1	V/cm

2. Field의 구현

HP 이동도 모델은 고농도의 불순물이 주입된 영역과 기판영역 사이에서 저전계 이동도 값의 큰 차이로 인해

해가 수렴하지 못하는 경우가 발생한다. 이러한 문제를 해결하기 위해서는 반도체 방정식이 전계의 변화에 영향을 적게 받아야 한다. 전류의 방향을 고려한 수직 및 수평전계는 정교한 해를 구할 수 있으나 전자 및 정공 연속방정식의 해석 결과가 이동도에 영향을 줌으로써 해의 수렴특성을 악화시키는 단점이 있다. BANDIS에서는 전류가 소스와 드레인 사이에서 흐른다고 가정하여 전류의 방향을 고정시킴으로서 이러한 단점을 해결하였다.

소스에서 드레인으로 전류가 흐른다고 가정하여 x 축 방향의 전계성분을 수평 전계로, y 축 방향의 전계성분을 수직 전계로 구하였다. 그림 1은 BANDIS에서 사용하는 전계를 좌표축에 수직 및 수평 성분으로 해석한 것이다. 실선으로 표현된 J 는 BANDIS에서 가정한 전류의 방향을 나타내고 점선으로 표현된 J 는 실제로 흐를 수 있는 전류를 나타낸다. E 는 삼각형 요소 내에서의 전계이고 E_{\parallel} 와 E_{\perp} 는 가정된 전류의 방향에 대하여 수평과 수직인 전계 성분이다.

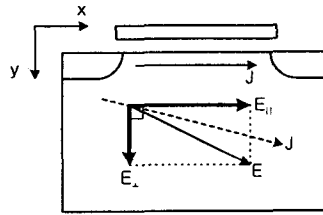


그림 1. 상용 시뮬레이터의 전계 해석

III. 결과 및 고찰

본 논문의 시뮬레이션 환경은 BANDIS는 Windows NT 4.0 기반의 Visual C++ 5.0 컴파일러를 사용하여 DEC사의 433[MHz] Personal Alpha Workstation에서 시뮬레이션을 하였고 MEDICI는 HP 9000/715 Workstation에서 수행하였다.

1. n-MOSFET

모의 실험에 사용될 N-MOSFET은 0.5[um]의 설계 규칙을 갖는 공정으로 제작되었고 2차원 공정 시뮬레이터인 TSUPREM-4를 사용하였다. 소자의 절점수는 5247개이고 요소수는 10132개이다. 그림 2는 모의 실험에 사용될 N-MOSFET의 단면도이다.

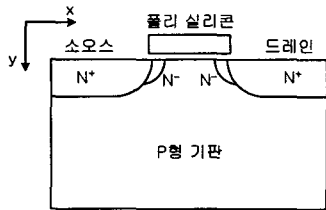


그림 2. N-MOSFET의 구조

그림 3은 N-MOSFET의 게이트에 5[V], 4[V] 및 3[V]를 인가하고 기판에 0[V]의 전압을 인가한 후 드레인 전압을 0[V]에서 5[V]까지 증가시키면서 드레인 전압 대비 드레인 전류의 특성을 나타내었다. 저 전압 영역에서는 MEDICI와 BANDIS 결과의 최대 상대 오차가 5%인 반면에 1[V]이상에서는 최대 상대 오차가 3% 미만으로 구현된 HP 이동도 모델이 MEDICI와 잘 일치하였다.

그림 4는 저 전계 영역에서의 검증에 위하여 N-MOSFET의 드레인에 0.1[V]를 인가하고 게이트를 0[V]에서 5[V]까지 증가시킬 때 게이트 전압과 드레인 전류의 특성을 나타낸다. 게이트 전

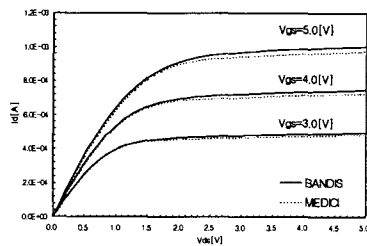


그림 3. N-MOSFET의 드레인 전류-드레인 전압 특성이 3[V]를 넘어가면서 10%이상의 상대 오차를 보였다. 오차의 원인은 HP 이동도 모델이 고 전계 이동도 모델이므로 저 전계 영역에서는 해석적인 이동도 모델을 사용했기 때문으로 추정되고 차후에 저 전계 영역에서도 정확성을 보일 수 있는 이동도 모델의 연계가 필요하다.

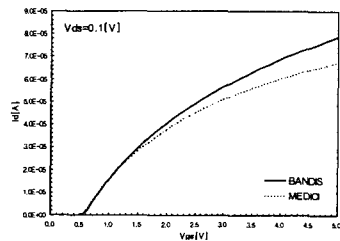


그림 4. N-MOSFET의 드레인 전류-게이트 전압 특성

BANDIS의 평균 수렴회수는 4.3회이고 MEDICI의 평균 수렴회수는 4.6회로 거의 비슷하나 BANDIS가 MEDICI에 비하여 수렴 특성이 우수한 것으로 나타났다.

2. P-MOSFET

모의 실험에 사용될 P-MOSFET은 0.5[um]의 설계 규칙을 갖는 공정으로 제작되었다. 소자의 절점수는 3161개이고 요소수는 6052개이다. 그림 5는 모의실험에 사용될 P-MOSFET의 단면도이다.

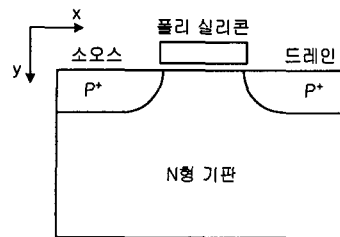


그림 5. P-MOSFET의 구조

그림 6은 P-MOSFET의 게이트에 -5[V], -4[V] 및 -3[V]를 인가하고 기판에 0[V]의 전압을 인가한 후 드레인 전압을 0[V]에서 -5[V]까지 감소시키면서 드레인 전압 대비 드레인 전류의 특성을 나타내었다. 고 전압 영역에서는 MEDICI와 BANDIS 결과의 최대 상대 오차가 -3[V]에서 2.5%, -4[V]에서 7.5%, -5[V]에서 11.4%로 전압이 커질수록 오차가 증가 하였다.

그림 7은 저 전계 영역에서의 검증에 위하여 P-MOSFET의 드레인에 -0.1[V]를 인가하고 게이트를 0[V]에서 -5[V]까지 감소시킬 때 게이트 전압과 드레인 전류의 특성을 나타낸다. 게이트 전압이 -3[V]를 넘어가면서 10%이상의 상대 오차를 보였다.

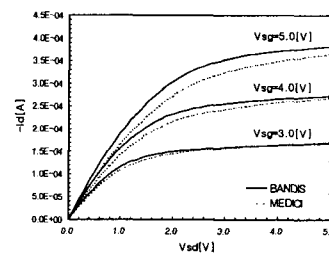


그림 6. P-MOSFET의 드레인 전류-드레인 전압 특성

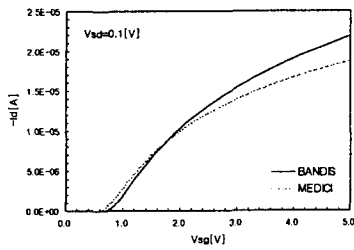


그림 7. P-MOSFET의 드레인 전류-게이트 전압 특성

IV. 결론

MOSFET 소자의 단자 전류를 보다 정확히 예측하기 위하여 소자 내부에 흐르는 전류의 방향을 고려한 Hewlett-Packard(HP) 이동도 모델을 구현하였다. HP 이동도 모델을 사용함으로써 약화된 수렴특성은 전류가 소스와 드레인 사이에서 흐른다고 가정하여 전류의 방향을 고정시킴으로써 해결하였다.

제안된 전계 계산 방법을 이용하여 고 전계 이동도 모델인 HP 이동도 모델을 2차원 수치 해석을 이용하여 모의실험을 수행한 후 전류-전압 특성을 MEDICI 모의 실험과 비교 검증하였다.

N-MOSFET의 모의실험에서 드레인 전압에 따른 드레인 전류의 값을 MEDICI와 비교해 본 결과 초기의 저 전압 영역에서는 5%의 상대 오차를 보였고 1[V]이상의 영역에서는 3%의 최대 상대 오차를 보였다. 게이트 전압에 따른 드레인 전류의 값을 MEDICI와 비교해 본 결과 게이트 전압이 3[V]를 넘어갈 때 10% 이상의 오차를 보였고 전위 분포와 전자, 정공 의사 페르미 준위는 거의 일치함을 보였다. 또한 MEDICI의 평균 수렴회수는 4.6회이고 BANDIS는 4.3회로 우수한 수렴 특성을 나타내었다.

P-MOSFET의 모의실험에서 드레인 전압에 따른 드레인 전류의 값을 MEDICI와 비교해 본 결과 게이트 전압이 -5[V]에서 저 전압 영역에서는 상대 오차가 10%를 넘어가는 반면에 2.5[V]이상에서는 10% 미만의 상대 오차를 나타내어 N-MOSFET에 비해 오차가 크게 나타났으나 -4[V]와 -3[V]에서는 7.5%와 2.5%의 상대 오차를 보여 게이트 전압이 작을수록 오차가 적고 안정됨을 알 수 있었다.

본 연구는 2000년 부천대학 산업기술연구소 연구비 지원의 일환으로 수행되었습니다.

V. 참고문헌

[1] H. Shin, G. M. Yeric, A. F. Tasch, and C. M. Maziar, "Physically-based Models for Effective Mobility and

Local-field Mobility of Electrons in MOS Inversion Layers", *Solid State Electronics*, 1990.

[2] Claudio Lombardi, Stefano Manzini, Antonio Saporito, and Massimo Vanzi, "A Physically Based Mobility Model for Numerical Simulation of Nonplanar Devices", *IEEE Trans. on computer-aided design*, Vol. 7, No. 11, pp. 1164-1170, November 1988.

[3] C. T. Sah, *Fundamentals of Solid-state Electronics*, World Scientific, 1991.

[4] 권혁우, 김태한, 윤현민, 김철성, "평전계 의존 이동도 모델을 고려한 3차원 소자의 모의실험," 대한전자공학회 하계 종합학술대회 논문집, 제 20권 제 1호, 1997년 6월.

[5] J. M. Dorkel, Ph. Icturcq, "Carrier Mobility in silicon Semi-Empirically Related to Temperature, Doping and Injection level," *Solid-State Electronics*, 24, pp.821-825, 1981.

[6] Seigfrid Selberherr, *Analysis and Simulation of Semiconductor Devices*, Springer-Verlag Wein New York, 1984.

[7] 위상우, 반송자-반송자 산란 이동도 모델의 구현에 관한 연구, 인하대학교 대학원 석사논문, 1999.

[8] Harvey Brooks, "Scattering by Ionized Impurities in Semiconductors," *Physical Review* Vol 83, p879, 1951.