

SiC MOSFET의 고온모델

이 원 선, 오 충 완, 최 재 승, 신 동 현, 이 형 규, 박 근 형, 김 영 석
충북대학교 반도체공학과
전화 : 043-275-1337 / 핸드폰 : 018-403-8988

Silicon Carbide MOSFET Model for High Temperature Applications

Weon-Seon Lee, Chung-Wan Oh, Jae-Seung Choi, Dong-Hyun Shin,
hyung-gyoo Lee, keun-hyung Park, Yeong-Seuk Kim
Dept. of Semiconductor engineering , Chung-buk National University
E-mail : bcdfgj@popmail.com

Abstract

This paper describes the development of SiC MOSFET model for high temperature applications. The temperature dependence of the threshold voltage and mobility of SiC MOSFET is quite different from that of silicon MOSFET. We developed the empirical temperature model of threshold voltage and mobility of SiC MOSFET and implemented into HSPICE. Using this model the MOSFET Id-Vds characteristics as a function of temperature are simulated. Also the SiC CMOS operational amplifier is designed using this model and the temperature dependence of the frequency response, transfer characteristics and slew rate as a function of temperature are analyzed.

I. 서론

SiC는 실리콘보다 고온 특성이 우수하기 때문에 고온 및 방사선이 심한 환경에서 동작하는 특수한 IC 재료로서 각광받기 시작하였다. 즉, SiC는 에너지 밴드갭이 실리콘보다 약 3배 정도 높아서 동작온도를 실리콘의 약 2배인 500℃까지 높일 수 있다. 또한 SiC는 실리콘보다 절연파괴강도가 약 10배 이상, 열전도도는 약 3배 이상, 포화드리프트 속도는 약 3배 크기

때문에 이동통신중계기, 자동차, 항공우주분야 등의 고온 극한 환경에서의 동작이 가능하다

SiC의 이러한 우수한 특성으로 인하여 고내압 pn 접합다이오드, 쇼트키 장벽다이오드, MESFET, 전력 MOSFET, 고전압 대전력 사이리스터 등이 개발되어 사용되고 있다. 그러나 SiC는 고온에서 Si과는 다른 특성을 가지기 때문에 이러한 소자 및 IC를 개발하기 위해서는 SiC MOSFET SPICE 모델 개발이 선행되어야 한다. 본 논문에서는 SiC MOSFET 시뮬레이션에 필요한 SPICE 모델을 개발하고 OPAMP의 온도 특성을 분석해보았다.

II. SiC MOSFET 고온 모델

SiC MOSFET은 약 500℃까지 동작시킬 수 있는 장점이 있으나, MOSFET 주요 변수들이 온도에 대해서 상당히 민감한 특성을 지니고 있다. 특히 문턱전압 및 이동도(mobility)의 온도의존성이 심한데 이에 대한 모델을 세워서 HSPICE에 삽입하였다.

2.1 문턱전압(V_{th})

문턱전압($V_{th} = \phi_{ms} + 2\phi_F + |Q_d/C_{ox} + Q_{IT}/C_{ox}$)은 온도가 증가할 때 감소하는 성질을 가지고 있다. 그림 1과 같이 온도가 증가함에 따라 실리콘 MOSFET의 문턱전압은 약간 감소하지만, SiC MOSFET의 문턱전압은 아주 많이 감소하는 것을 알 수 있다. 상온에서 200℃까지는 SiC MOSFET 문턱전압은 약

10mV/K 정도로 감소하는데 실리콘보다 약 2배 이상 빠른 속도로 감소한다. 보통 실리콘에서는 interface state(Q_{IT})의 영향이 거의 없기 때문에 온도가 증가할 때 $2\phi_F$ 에 의해서 문턱전압이 감소한다. 그러나 SiC MOSFET은 interface state의 영향이 아주 심각하기 때문에 이것이 온도 특성을 좌우하게 된다. 즉, 온도가 증가하면 페르미 레벨이 midgap으로 이동하여 페르미 레벨 이하의 interface state는 줄어들어 문턱전압이 감소한다. 그림 1에서 상온에서 문턱전압이 약 5V로 상당히 높는데 이는 SiC/SiO₂ 계면에서의 interface state가 높아서 ($D_{it} \approx 5 - 10 \times 10^{11} eV^{-1} cm^{-2}$) 채널로부터 전자를 포획하기 때문으로 초기 문턱전압이 아주 높게 나와 있다. 이와 같은 문턱전압의 온도에 대한 변화를 모델링하기 위하여 다음과 같은 empirical 식을 사용하였다.

$$V_{th} = -0.013 \times T + 5.4$$

이때 HSPICE에 내장되어 있는 MOSFET자체의 문턱전압 온도식은 OFF시켜야 한다.

SiC Vth Model

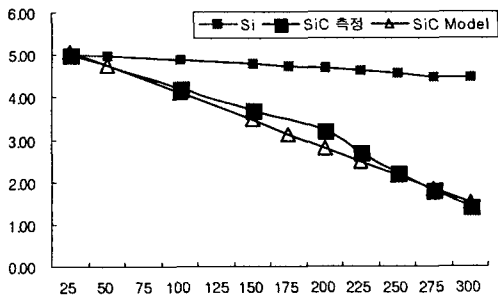


그림 1. 온도에 따른 문턱전압의 변화

2.2 전자의 이동도(mobility)

SiC MOSFET의 이동도는 그림 2와 같은 온도 특성을 가진다. 실리콘에 비하여 상온에서의 이동도가 상당히 작는데 이는 실리콘보다 trap이 훨씬 많기 때문으로 생각되며, 온도가 증가함에 따라 그 변화가 심하지 않다. 실리콘 MOSFET 이동도는 $T^{-1.5}$ 에 비례하여 감소하지만 SiC MOSFET 이동도는 200°C까지는 증가하다가 그 이후는 감소한다. 200°C까지 이동도가 증가하는 이유는 페르미 레벨이 midgap 근처로

이동하여 interface state의 영향이 줄어들었기 때문으로 추정된다. 이동도의 온도 의존성은 문턱전압과 같이 아래와 같은 empirical 식을 이용하여 모델링하였다.

$$\mu_n = -0.005 \times T^2 + 0.1747 \times T + 12.54$$

문턱전압과 마찬가지로 HSPICE에 내장되어 있는 원래의 이동도 모델식은 OFF시켜야 한다.

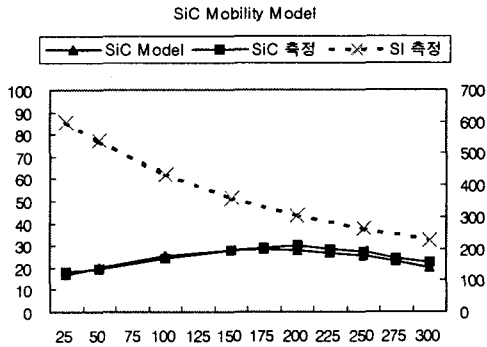


그림 2. 온도에 따른 전자의 이동도

2.3 트랜스컨덕턴스(g_m)

온도에 따른 g_m 값은 위에서 모델링된 문턱전압과 전자의 이동도를 이용해 구할 수 있다. g_m 값은 이동도처럼 200°C까지 증가하다가 온도가 상승함에 따라 감소한다. 온도에 따른 g_m 의 변화는 그림 3과 같은 특성을 갖는다.

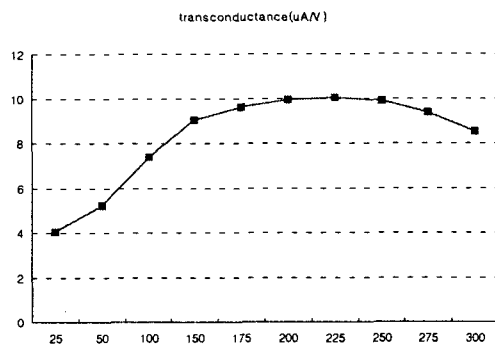


그림 3. 온도에 따른 transconductance(g_m) (W/L=5/5)

2.4 Zero temperature coefficient(ZTC)

SiC MOSFET의 고온모델

200°C이하에서는 온도의 증가에 따라 전자의 이동도가 증가하고 문턱전압이 감소하기 때문에 드레인 전류가 증가한다. 그러나 200°C이상에서는 문턱전압은 감소하지만 이동도가 감소하기 때문에 드레인 전류도 감소하게 된다. 그림 4에서 ZTC point를 찾을 수 있는데, $V_{gs}=12V$, $I_d=10mA$ 임을 알 수 있다.

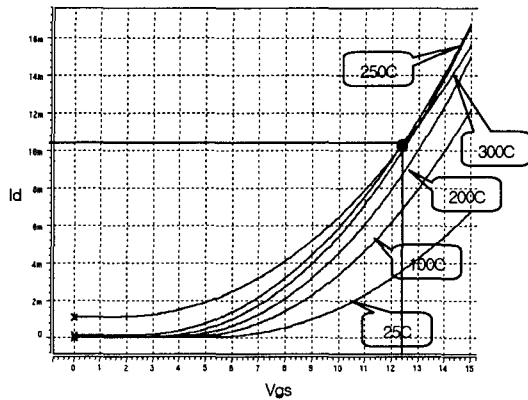


그림 4. 온도 변화에 따른 I_d - V_{gs} 의 변화($W/L=100/7$)

2.5 MOSFET I_d - V_{ds} 특성

앞에서 모델링된 식들을 이용하여 SiC MOSFET(n-채널)의 온도의 변화에 따른 I_d - V_{ds} 특성을 시뮬레이션하였다. 그림 5는 온도의 변화에 따른 I_d - V_{ds} 특성의 변화를 보여주고 있다.

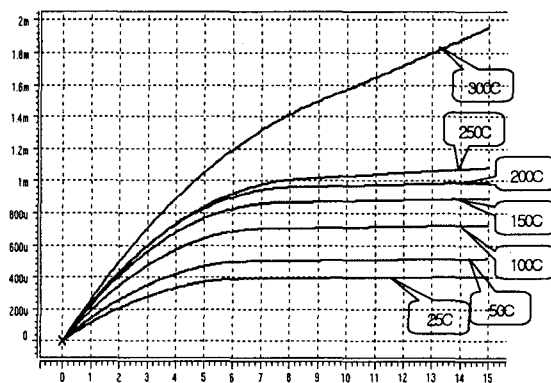


그림 5. 온도변화에 따른 드레인 전류의 변화 ($V_{gs}=15V$, $W=40\mu m$, $L=5\mu m$)

III. SiC CMOS OPAMP의 온도 특성

앞 절에서 모델링된 SiC MOSFET을 이용하여 대표

적인 아날로그회로인 OPAMP를 설계하고 시뮬레이션해보았다. (향후 이 OPAMP를 제작할 예정이다) 즉, CMOS를 이용한 OPAMP를 설계하여 온도의 변화에 따른 동작 특성을 분석하였다. 그림 6이 설계된 OPAMP 회로이다.

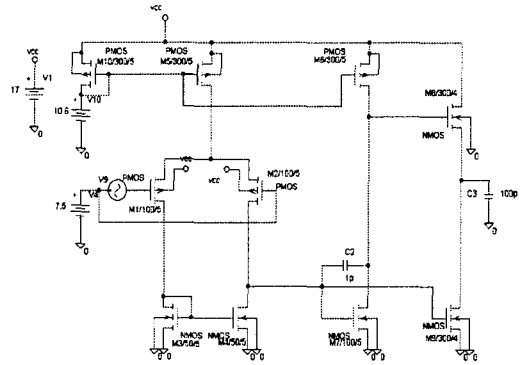


그림 6. SiC CMOS OPAMP 회로도

3.1 주파수 특성

위의 OPAMP를 이용하여 온도에 따른 주파수 특성의 변화를 시뮬레이션해보았다. 그림 7에서 볼 수 있듯이 온도가 증가함에 따라 전압이득은 감소하지만 3dB 주파수는 증가하는 것을 볼 수 있다. 온도가 증가함에 따라 전압이득이 감소하는 것은 MOSFET의 출력저항이 감소하기 때문으로 추정된다.

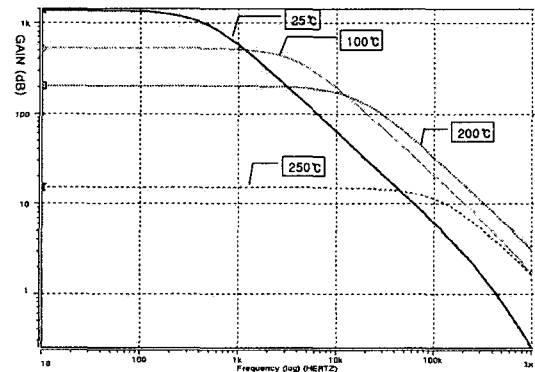


그림 7. SiC opamp의 온도 변화에 따른 주파수 특성

3.2 온도 변화에 따른 입출력 특성 변화

OPAMP의 입력전압을 0V에서 15V까지 스윙하였을 때 온도 변화에 따른 출력전압은 그림 8와 같이 나타

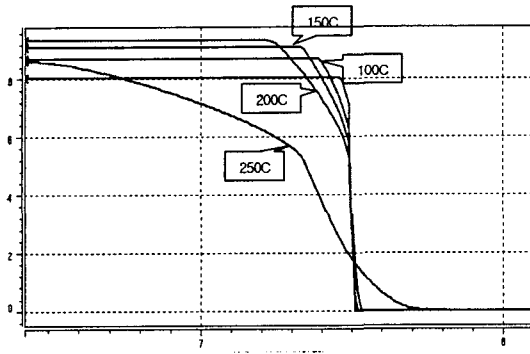


그림 8. 온도 변화에 따른 출력과형
난다.이 그림에서 온도가 증가함에 따라 소신호 전압
이득(기울기)이 감소함을 알 수 있다. 또한 출력전압은
온도가 올라감에 따라 7.5V에서 조금씩 벗어나는 것을
볼 수 있다.

3.3 Slew rate

Slew rate는 rising edge에서의 경우와 falling edge
에서의 두 가지가 있다. 그림 9 및 10에서 볼 수 있듯
이 두 경우 모두 온도가 증가함에 따라 slew rate는
증가한다. 그림 9는 falling edge일때의 slew rate로 2

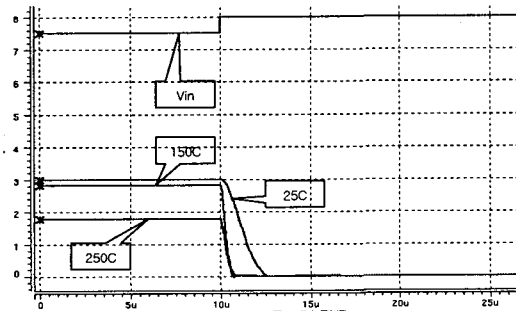


그림 10. Transient response at 25, 150, 250°C
(falling edge)

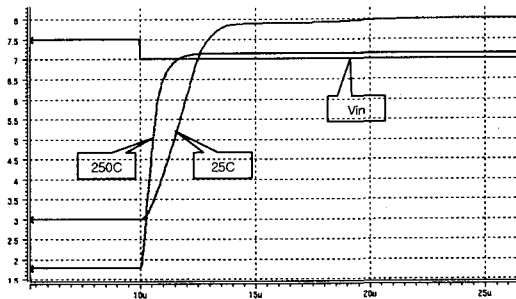


그림 9. Transient response at 25°C, 250°C
(rising edge)

5°C 및 250°C일 때 각각 약 1.5V/us 및 3V/us이다. 그
림 10은 rising edge일 때의 25°C 및 250°C일 때 각각
약 2V/us와 5V/us의 값을 갖는다.

IV. 결론

SiC MOSFET의 고온 모델링을 위하여 기존에 발표
된 논문들을 토대로 온도 변화에 따른 문턱전압과 이
동도에 대한 empirical 식을 만들어 HSPICE에 구현하
였다. 이 모델을 이용하여 SiC MOSFET의 온도 변화
에 따른 트랜스컨덕턴스, Id-Vds 특성 등을 시뮬레이
션하였다. 또한 OPAMP 회로를 설계하고 온도 변화에
따른 주파수 특성, 입출력 특성, slew rate 등의 특성
을 알아 보았다. 이 설계를 바탕으로 추후 MOSFET과
OPAMP를 제작하여 결과를 분석 및 비교해 볼 계획
이다.

참고문헌

- [1] N.S.Rebello, "6H silicon carbide MOSFET modell
ing for high temperature analogue integrated
circuits (25-500°C)" IEE Proc. Curcuits Devices
Syst. Vol143 No.2 April 1996.
- [2] Jian-Song Chen, "Design of a Process Variation
Tolerant CMOS Opamp in 6H-SiC Technology
for High-Temperature Operation" IEEE
transactions on Circuits and Syst. Vol.45. NO.11
November 1998.
- [3] David A. Johns, Ken Martin, "Analog Integrated
Circuit Design" Wiley 1997.
- [4] Sei-Hyung Ryu, "Digital CMOS IC's in 6H-SiC
Operation on a 5-V Power Supply" IEEE
Transactions on Electron Devices. Vol.45. NO.1
January 1998.