

# 231 - 292 MHz 대역 주파수도약용 Tracking Filter 의 설계

유정혁, 방성일  
단국대학교 전자컴퓨터공학과  
전화 : 02-709-2827 / 핸드폰 : 019-657-7101

## Design of Tracking Filter in using Frequency Hopping System for 231 - 292MHz

Jung Heuk Yoo, Sung Il Bang  
Dept. of Electronics & Computer Engineering, Dankook University  
E-mail : radar912@hanmail.net

### Abstract

In this paper, we designed Tracking Filter in using frequency hopping system, which can acquire hopping pattern in very short time and track it in the bandwidth of 231 MHz - 292 MHz. This is the RF filter with a high Q value and its center frequency is adjustable through digital signal.

### I. 서론

3세대 이후의 미래의 이동무선 통신망에서는 유무선이 통합하여 고속의 데이터 전송을 목표로 하고 있기 때문에 미래의 통신망에서는 정보 보호가 매우 중요한 요소가 되고 있다. 주파수 도약 통신 시스템은 이를 충분히 충족시킬 수 있을 것이라는 판단아래 몇몇 통신기술선진국에서 이에 대한 연구가 활발히 진행되고 있다[1,2]. 주파수 도약 방식은 전자파 스펙트럼의 신호를 주파수간에 불규칙하게 도약시킴으로써 무선통신의 문제점인 인위적인 통화간섭과 통화혼잡으로부터 통화를 보호하고 보안 문제를 완벽하게 해결한 방식이다. 주파수 도약 방식에서 송신단의 데이터는 프로그램된 순서나 랜덤한 시퀀스에 의해서 한 주파수에서 다른 주파수로 이동하며, 수신단에서는 주파수가 이동하는

패턴을 파악하고 있어야 한다. 이에 주파수 도약 방식에서 수신단의 주요부품중의 하나로서 주파수의 이동 패턴을 고속으로 추적할 수 있는 트래킹 필터(Tracking Filter)에 대한 연구가 필요하다.

본 논문에서는 스위칭 소자로서 JFET를 사용하였고 비교적 낮은 DC 전력소모를 하며 1.8 dB 이내의 삽입 손실과 버터워스 응답(Butterworth Response)을 가지는 231 - 292 MHz 대역 주파수 도약용 Tracking 필터를 설계하였으며 삽입손실, 3 dB 대역폭, 30/3 dB shape factor 및  $2 \times f_0$  감쇄량의 주파수 특성 파라미터를 사용하여 성능분석을 하였다.

### II. 주파수 도약 통신 시스템

#### 2.1 주파수 도약 통신 시스템의 기본 구조

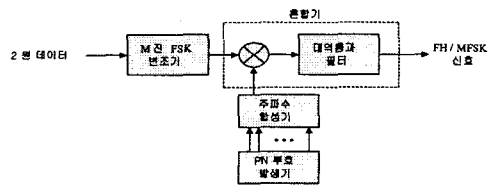


그림 1. FH 시스템의 송신단 블럭도

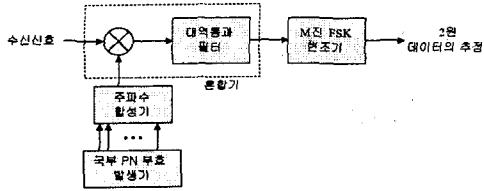


그림 2. FH 시스템의 수신단 블록도

그림 1과 그림 2에서 보는 바와 같이 주파수 도약 통신 시스템의 기본적인 구성은 변조기, PN 부호 발생기 및 주파수 합성기 등으로 구성된다.

송신단의 정보신호는 우선 변조기를 거친 후 PN 부호 발생기에 따라 주파수 합성기에서 발생하는 출력신호와 혼합기(mixer)에 의해서 두 신호의 주파수 차와 합이 발생하게 되나 합의 주파수 성분만 송신된다. 주파수 도약 통신 시스템의 PN 부호 발생기에서 발생하는 확산부호는 직접확산 통신 방식의 경우와는 달리 정보데이터와 확산부호를 더해서 전송대역을 확산시키는 것이 아니고 도약 주파수만을 결정하므로 주파수 도약 패턴이라고 한다[1,2].

수신단에서는 송신단과 같은 주파수 도약 패턴을 사용하여 주파수 합성기에서 출력되는 신호와 수신된 신호가 혼합되어 주파수 도약하기 전의 변조된 신호를 얻게 되며 다시 복조기를 통해 원래의 정보신호를 추출하게 된다.

### 2.2 FH/BFSK 시스템의 RF 송수신단

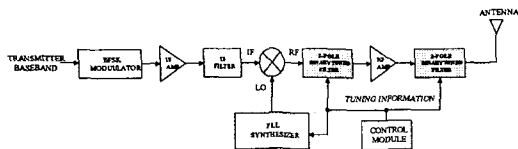


그림 3. FH/BFSK RF 송신단 블록도

주파수 도약 송신단은 크게 기저대역 변조기, 중간주파수 증폭기(Intermediate Frequency Amplifier), 주파수 합성기, 트래킹 필터, 송신 RF 증폭기로 구성된다. 정보신호는 먼저 기저대역에서 일반적인 BFSK 변조를 한 후 중간주파 증폭기를 통해 일차적인 증폭을 하게 된다. 제어모듈에서는 주파수 합성기와 두 개의 2-pole 트래킹 필터를 제어하여 원하는 주파수로 도약할 수 있도록 한다. 이때 첫 번째 트래킹 필터는 주파수 합성기와 함께 도약 주파수를 결정하는 동시에 혼합기를 거치면서 입력된 두 신호의 주파수 합과 차 중에 합의 주파수 성분만 필터링(filtering)하는 역할을

한다. 또한 두 번째 트래킹 필터는 첫 번째 트래킹 필터에 의해 도약된 주파수의 선택도를 증가시킨다. 주파수 도약 시스템 송신단의 캐리어 주파수는 제어모듈의 주파수 도약 패턴에 의해 가변된다. 즉, 제어모듈에서 주파수 합성기와 두 개의 트래킹 필터에 랜덤(random)한 도약 패턴을 가함으로써 새로운 주파수로 도약된다.

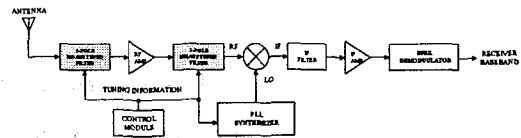


그림 4. FH/BFSK RF 수신단 블록도

주파수 도약 수신단은 송신단에서와 마찬가지로 수신 RF 증폭기, 트래킹 필터, 주파수 합성기, 중간주파수 증폭기, 기저대역 복조기로 구성된다. 주파수 도약된 신호가 수신되면 우선 송신단의 주파수 도약 패턴과 동기(synchronous)된 주파수 도약 패턴을 제어모듈에서 발생하게 되며 이 패턴에 따라 첫째 단의 트래킹 필터는 초기에 도약된 주파수를 획득(acquisition)하고 그 패턴을 고속으로 추적(tracking)하게 된다. 또한 RF 증폭기로 들어가는 불요파(spurious)의 증폭을 막고, 둘째 단의 트래킹 필터는 첫째 단의 트래킹 필터와 마찬가지로 패턴을 획득, 추적하여 주파수 선택도를 증가시키며 RF 증폭기에 의해 생성된 영상 신호(image signal)와 불요파가 혼합기에 도착하기 전에 대비하여 수신기의 선택도(selectivity)를 증가시키는 데 사용된다[3].

## III. 트래킹 필터의 구성

### 3.1 트래킹 필터의 구성

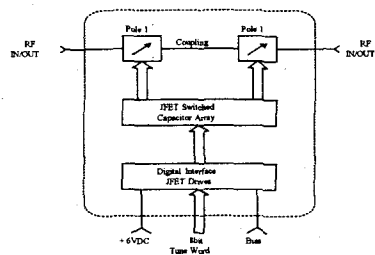


그림 5. 트래킹 필터의 블럭도

설계하고자 하는 트래킹 필터의 블록도는 그림 5에서 보는 바와 같이 주파수 도약 패턴을 입력받아 스위칭 소자인 JFET 를 on/off 하는 역할을 하는 디지털 인터페이스(Digital Interface)와 JFET 의 on/off 에 따라 가변용량으로서 작용하는 커패시터 배열을 가지고 있다. 즉, 가변되는 커패시터 값과 인덕터로서 수동 LC 필터가 가능하도록 함으로써 원하는 주파수를 얻을 수 있게 하였다[4].

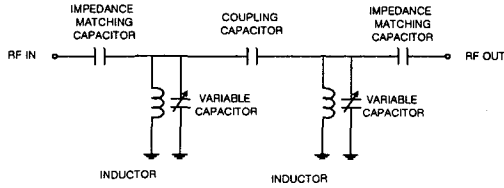


그림 6. 트래킹 필터의 회로 구성도

그림 6은 트래킹 필터의 회로 구성으로서 내부회로와 입출력측 50Ω 정합을 하기 위한 커패시터를 구성하였으며 트래킹 필터가 231 - 292 MHz 의 전 대역에서 원하는 주파수를 정확하게 추적하게 하기 위해 버터워스응답을 갖도록 설계하였다. 또한, 2-pole 의 공진회로를 구성함으로써 주파수 선택도가 향상되도록 하였다[4,5].

JFET 의 스위칭 동작을 알아보기 위해 그림 7과 같이 시뮬레이션 하였다.

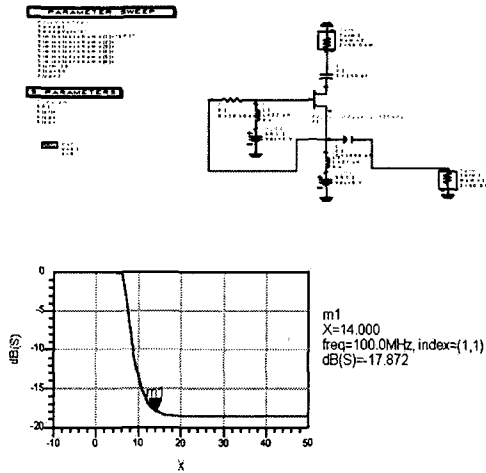


그림 7. JFET 스위칭 시뮬레이션 회로 및 결과

시뮬레이션 회로에서 사용한 JFET 는 모토로라사의 2N4118을 사용하였다. 시뮬레이션 결과에서 보는 바와

같이 소스 전압을 6V 로 하였을 때 게이트 전압이 14V 가 될 때 JFET 는 ON 상태가 되는 것을 알 수 있다. 즉, 회로의 동작은 다음 그림 8과 같이 된다.

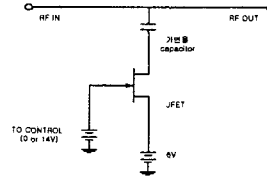


그림 8. JFET를 이용한 스위칭 회로도

JFET 의 소스에 DC 6V의 전원이 인가되어 있는 상태에서 게이트 전압이 0V 로 인가되면 JFET 는 OFF 상태가 되어 RF 신호는 다음단의 커패시터 배열로 이동하게 된다. 14V가 인가되면 JFET 는 ON 상태가 되어 커패시터는 자기용량 값으로 작용하게 되며 공진회로를 구성하게 되어 원하는 주파수를 추적할 수 있게 된다[4].

#### IV. 트래킹 필터의 설계 및 결과고찰

본 논문에서는 초고주파 CAE(Computer Aided Engineering) 시뮬레이터인 Agilent 社의 ADS ver 1.3 을 이용하여 시뮬레이션 하였다. 도약주파수를 10 MHz 씩 변화시켜 주파수 특성을 고찰하였다. 표 1은 트래킹 필터의 설계 규격이다.

표 1. Tracking 필터의 설계규격

구분	규격
입출력 저항	50 Ω
삽입손실	3 dB 이하
3 dB 대역폭	13±0.5 %
30/3 dB Shape Factor	11 이하
2× f <sub>o</sub> 감쇄량	최소 25dB
통과대역RF Power Handling	최대 32dBm
IP3	45dBm 이상
Tuning speed	10μs (f <sub>o</sub> > 231MHz)
DC Power	+6VDC, @10-200mA
Tuning Control	8bit (parallel)
동작주파수	231-293 MHz

시뮬레이션을 하기 위한 회로도도 그림 9에 나타내었다.

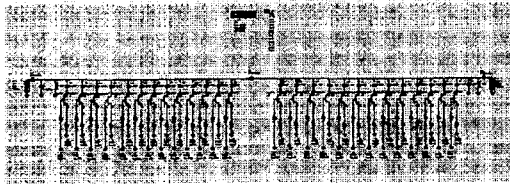


그림 9. 시물레이션을 위한 전체 회로도

트래킹 필터의 도약 중심주파수가 231-292 MHz 사이에 10 MHz 씩 증가시키면서 시물레이션 한 결과는 그림 10에서 보는 바와 같다.

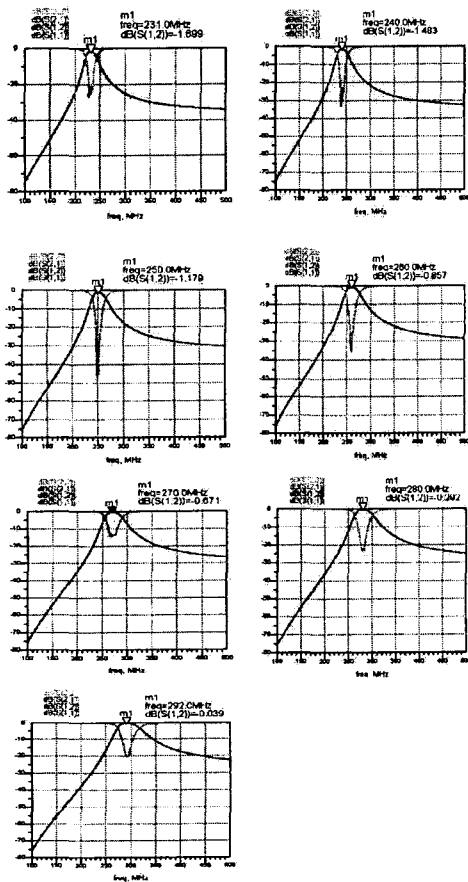


그림 10. 10 MHz 씩 도약시 시물레이션 결과 (231 - 292MHz)

시물레이션 결과 각각의 주파수에서 삽입손실, 3dB 대역폭, 30/3dB Shape Factor,  $2 \times f_0$  감쇄량이 대체로 만족함을 알 수 있었다.

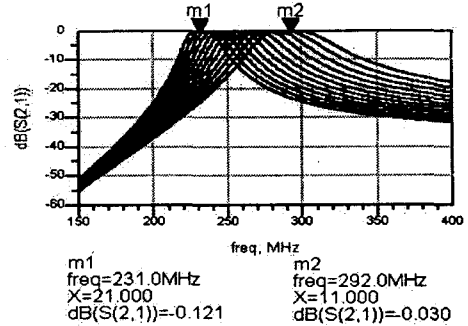


그림 11. 주파수 도약에 따른 스펙트럼 특성

### V. 결론

본 논문에서 설계한 트래킹 필터의 성능은 삽입손실이 각 도약 중심주파수에 따라 1.699 ~ 0.039 dB, 3 dB 대역폭은 도약중심에 따라 8.65 ~ 13.69 % 이며, 필터의 차단 특성을 나타내는 30/3 dB shape factor 는 9.0625 ~ 10.71 이다. 인접통신 기기 및 채널에 영향을 주는  $2 \times f_0$  감쇄량은 도약 주파수에 따라 27 ~ 36 dB 가 됨을 확인할 수 있었다. 이는 FH 시스템의 수신단에서는 사용할 수 있음을 확인해 주는 사실이다. 그러나 FH 시스템의 송신단에 위치하는 트래킹 필터는 Co-site 에 여러개의 송신 시스템이 공존하기 때문에 수신단의 트래킹 필터보다 설계규격을 엄격하게 제한한다. 앞으로 연구가 필요한 부분은 실제 제작하여 설계한 사양이 올바르게 검증해야 할 것이며 수신단의 트래킹 필터보다 엄격한 설계규격을 만족해야 하는 FH 시스템 송신단에 사용되는 트래킹 필터를 설계, 제작하는 연구가 필요하다.

### 참고문헌(또는 Reference)

- [1] 陳年綱, 아날로그와 디지털통신, 청문각, 1997.
- [2] B. Sklar , Digital Communication, Prentice Hall , 1988
- [3] 이규진, "주파수 도약 시스템용 트래킹 필터의 설계 및 제작", 단국대학교 석사학위 논문, 2000
- [4] Arthur B. Williams, Fred J. Taylor, Electronic Filter Design Handbook, McGRAW Hill publishing company, 1988.
- [5] Anatol I. Zverev, Handbook of FILTER SYNTHESIS, John Wiley&Sons, 1967.