

IMT-2000 중계기용 전력증폭기의 설계 및 제작

황 상 훈, 방 성 일

단국대학교 전자·컴퓨터 공학부

전화 : (02)709-2827 / 핸드폰 : 018-328-6135 / FAX : (02)709-2590

Design and Implementation of High Power Amplifier for IMT-2000 Repeater

Sang-Hoon Hwang, Sung-Il Bang
Dept. of Electronics Eng, Dankook University
E-mail : hoon_3535@hanmail.net

Abstract

In this paper, we design and implement high-power amplifier with 18 watt for W-CDMA repeater. We simulate microwave circuits using RF simulator, ADS1.3 and optimize the circuit to obtain the linear and high power using Harmonic balance method. Harmonic balance is an excellent method in the analysis of nonlinear system. The HPA is fabricated on tefron substrate ($\epsilon_r=3.48$, $h=0.5\text{mm}$, $T=0.035\text{mm}$). From the measured result, the HPA has gain of 52dB, 1 dB compression power of 52.8 dBm and good ACPR (Adjacent Channel Power Ratio) performance.

I. 서론

IMT-2000 (International Mobile Telecommunication)은 92년 WARC(세계무선주관청회의) 회의에서 1.885GHz ~ 2.2GHz대역의 230MHz를 전 세계 공통 주파수 대역으로 할당하고 국제적인 roaming을 위한 기술표준이 마련되었다[1].

이동전화 네트워크의 핵심은 단말기와 기지국간의 무선구간이며, 이 부분의 기술 여하에 따라 통화품질 및 기타 서비스 수준이 결정된다. 고출력 증폭기의 비선형성은 근접채널간의 간섭을 증가시키고 신호의 질을

감소 시킨다[2].

본 논문에서는 이동전화 네트워크의 핵심인 단말기-중계기간의 RF 신호를 증폭해주는 전력증폭기를 구현하고자 한다. 설계과정에서 비선형 해석 기법인 harmonic balance를 사용하여 비선형 왜곡을 최소화하고 최대전력이 전달되도록 설계하였다. 그리고 시뮬레이션 결과를 바탕으로 IMT-2000 중계기에서 실제 사용될 수 있는 전력증폭기를 구현하고자 한다.

II. 전력 증폭기의 설계

본 논문은 표 1에서 보는 바와 같이 3GPP TSG (Technical Specification Group) TS 25. 104 (기지국용 specification) 규격을 만족하도록 설계하였다.

표 1. 전력증폭기 설계사양

항목	사양	비고
Frequency	2110 - 2170MHz	
동작모드	AB 급	
이득	52 dB	이상
이득편차	± 0.2 dB	전주파수대역 5MHz 범위내
P1dBm	52 dBm	이상
ACPR	1) 5MHz : -45 dBc 2) 10MHz : -50 dBc	이하

사용한 유전체 기판은 비유전율 $\epsilon_r = 3.48$, $H=0.5mm$, $T=0.035mm$ 인 ROGERS 社의 RO4350 테프론 기판을 사용하였고, 전력증폭기 설계에 사용한 Simulator는 Agilent 社의 ADS 1.3 VER.을 사용하였다.

본 논문에서는 Motorola 社의 LDMOS MHL21336 과 MRF21045로 드라이브 단을 구성하였고 MRF21090을 hybrid 형태로 주증폭 단을 구성하였으며 전체 구성은 그림 1과 같다.

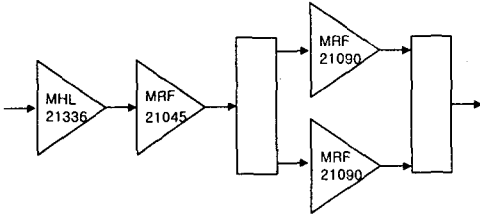


그림 1. 전체 line-up

드라이브 단의 MRF21336은 MMIC 형태로써 P1dB 26dBm, 이득 31dB를 갖으며 MRF21045는 P1dB 46.5dBm, 이득 14dB, MRF21090은 P1dB 49.5dBm 이득 13dB를 갖는 Power LDMOS 이다.

전력증폭기를 설계할 때 동작점을 선택하는 것이 중요한데 바이어스 점에 따라 이득, 효율, 선형성등 이 달라지게 된다. 일반적으로 LDMOS는 AB급으로 동작시키며 이때 IMD 특성이 우수하여 대전력용 LDMOS는 AB급으로 Bias 해서 사용한다. 그림 2에서 D점이 효율과 선형성을 고려한 AB급 증폭기의 바이어스 점이다.

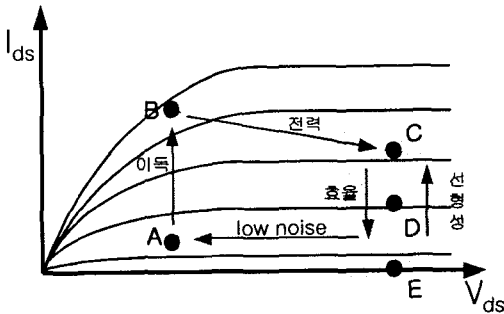


그림 2. 전력증폭기의 바이어스점

증폭기의 각 입력 정합회로는 Motorola에서 제공하는 LDMOS 대신호 라이브러리를 이용하여 입력 전력 레벨에 따라 신호가 최대 LDMOS에 공급되도록 설

계하였고 출력정합회로는 ADS1.3의 harmonic balance simulation을 통해 비선형 왜곡을 최소화 하고 최대 전력 이 전달되도록 마이크로 스트립선로를 사용해서 설계하였다. 본 논문에서 사용한 harmonic balance simulation은 회로 및 시스템의 비선형 왜곡을 frequency domain에서 분석하는 방법으로 대신호 해석을 빠르고 정확하게 수행한다. 오늘날 harmonic balance tool들은 대신호 설계와 증폭기, 믹서, 발진기를 포함한 많은 회로의 최적화 하는데 효과적인 수단들을 제공한다[3].

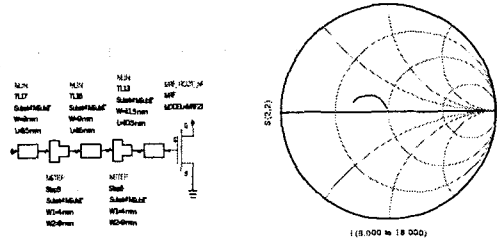


그림 3. 입력부 정합

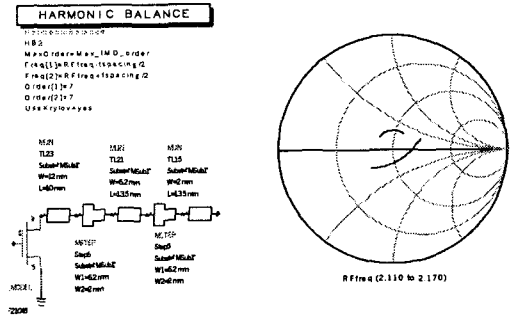


그림 4. Harmonic balance를 이용한 출력부 정합

바이어스 회로는 입력단과 출력단으로 DC신호를 차단하기 위하여 정합회로에 영향을 미치지 않는 높은 Q 값을 갖는 칩 캐패시터(chip capacitor)를 사용하였고 RF 신호가 DC 바이어스 라인으로 통과하지 않게 하기 위해서 높은 특성 임피던스의 값을 갖도록 하고 $\lambda/4$ 의 선로 길이로 설계하였다.

설계한 MRF21045와 MRF21090을 입력레벨에 따른 출력전력과 특정 레벨에서의 혼변조 성분을 고찰하기 위해 2 tone Test Simulation 해 보았다. 시뮬레이션 결과 MRF21045는 P1dB 45dBm 이었고 2tone (15dBm) 인가시 IMD3가 -41.2dBc 이었고, MRF21090은 P1dB 49.5dBm 2tone (25dBm) 인가시 IMD3가 -36dBc로 LDMOS 특성과 유사함을 확인하였다. 그리고 LDMOS의 입출력 정합을 하고 난 후 서로 결합시

킨 후 전체 특성을 최적화 하였다.

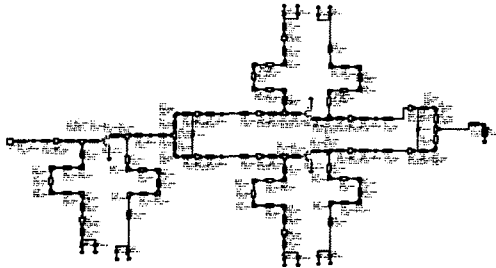


그림 5. 설계된 전체 회로도

본 논문에서 설계한 설계한 증폭기의 전체 회로도는 그림 5와 같다. MRF21045와 MRF21090을 각각 입력력 정합 후 연결하여 전체 회로를 시뮬레이션 하였으며, 그 결과는 다음과 같다.

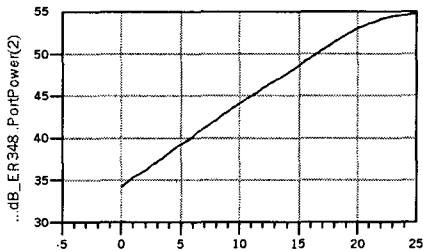


그림 6. 입력에 따른 출력전력

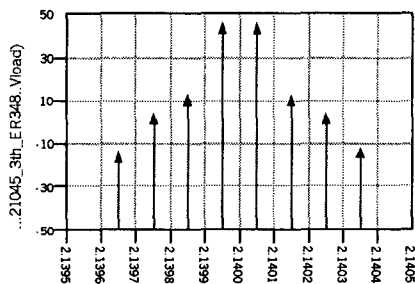


그림 7. 2 tone 신호의 시뮬레이션 결과

전체 회로 시뮬레이션 결과 52.5dBm 의 OP1dB 와 100Khz 간격 2tone 인가시 일 때 -36dBc의 우수한 IMD3를 나타내었다.

III. 제작 및 측정

시뮬레이션결과를 바탕으로 전력증폭기를 제작하였다. 제작은 비유전율 $\epsilon_r = 3.48$, $H=0.5\text{mm}$, $T=0.035\text{mm}$ 인 ROGERS 社의 RO4350 테프론 기판에 인쇄회로기판 방법(PCB)을 사용하였다. 전체 layout 과 제작된 전력증폭기 실물은 다음과 같다.

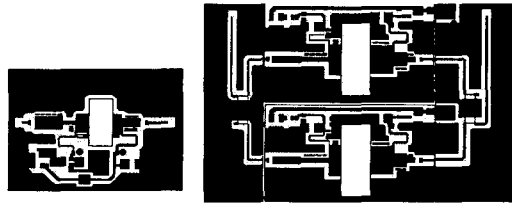


그림 8. 전체 회로의 layout

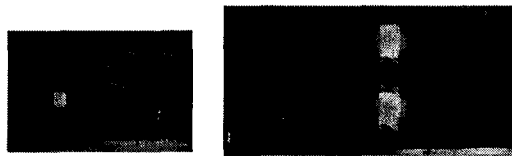


그림 9. 제작된 전력증폭기 실물

측정은 HP社의 HP8735D Network Analyzer를 사용하였다. S_{21} 측정 결과 동작주파수 2.11 ~ 2.17Ghz 에서 52.147 ~ 52.308dB 로서 동작주파수 대역내 모든 5Mhz 구간에서 이득편란도가 $\pm 0.2\text{dB}$ 이내로서 설계사양을 만족하였다.

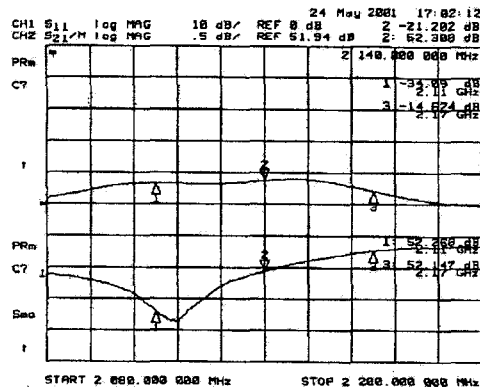


그림 10. 전력증폭기의 소신호 특성

최대 출력 전력을 알아보기 위해 입력에 따른 출력 특성을 측정하였다. 측정 결과 P1dB는 52.8dBm으로 설계사양을 만족하였다.

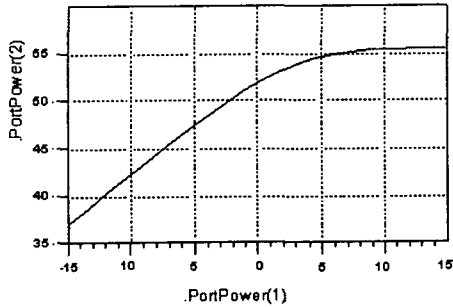


그림 11. 입력레벨에 따른 출력특성

ACPR 측정 결과 5Mhz 지점에서 -45.3dBc, 그리고 10Mhz 지점에서 -55.14dBc 로 설계사양을 만족하였다. 측정결과는 다음과 같다.

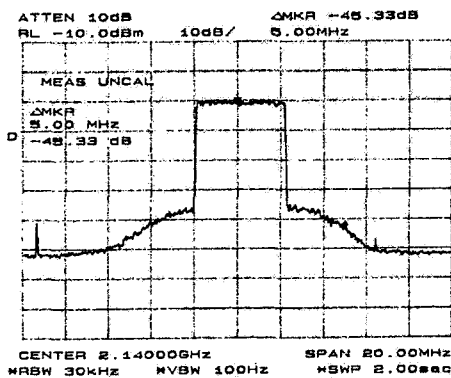


그림 12. 출력 스펙트럼 (@ 5Mhz)

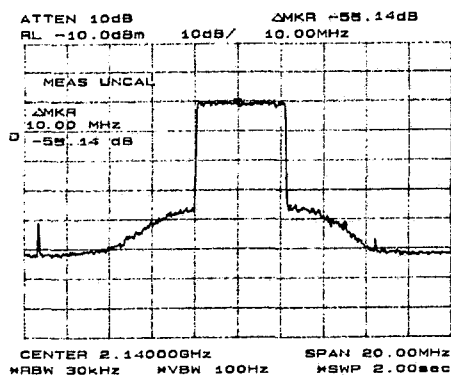


그림 13. 출력 스펙트럼 (@ 10Mhz)

V. 결론

본 논문에서는 이동전화 네트워크에서 중추적 역할을 하는 고출력증폭기의 기술적인 요구 조건에 맞는 IMT-2000 중계기용 18W(Average. 42.5dBm)급 전력 증폭기 설계·제작하였다. 3GPP TS 25.104 (3GPP 기지국용 specification) 규격을 만족하도록 harmonic balance를 사용하여 선형성과 효율을 최적화 하여 전력증폭기를 설계하였다.

측정 결과 P1dB 52.8dBm, 동작주파수 2.11 ~ 2.17 GHz에서 Gain 52.15 ~ 52.31dB로서 동작주파수 대역 내 모든 5Mhz 구간에서 이득편도도가 ± 0.2 dB 이내로서 설계사양을 만족하였다. 처음 측정시 시뮬레이션과의 오차가 많이 생겨서 튜닝과정을 통해 특성을 최적화 하였다. 이는 제작시 접합부에 생길 수 있는 이득의 감소와 PCB 작업시 정확한 수치로 구현하지 못한 것, 그리고 시뮬레이션에 사용된 라이브러리 값이 절대성을 갖지 못한다는 것 등에 의한 것으로 생각된다. 측정 결과 설계치와 유사한 결과를 보였고 실제 IMT-2000 중계기 시스템과 직접 연동, 정상 동작할 수 있을 것으로 사료된다.

참고문헌

- [1] Vijay Garg. IS-95 CDMA and CDMA2000, Prentice Hall, 2000.
- [2] Steve C. Cripps, RF Power Amplifiers for Wireless Communications, Artech House, 1999.
- [3] Andrzej Materka and Tomasz Kacprzak, "Computer Calculation of Large-Signal FET Amplifier Characteristics", VOL. MIT-33, No. 2, February 1985.