

## 80Gb/s ATM 스위칭 MCM의 성능분석

정운석\*, 김훈\*, 박광채\*\*  
조선대학교 일반대학원 전자공학과\*, 조선대학교 전자정보통신공학부\*\*  
광주광역시 동구 서석동 375번지

### Performance Analysis of 80Gb/s ATM Switching MCM

Un-Suk Jung\*, Hoon-Kim\*, Kwang-Chae Park\*\*

\* Dept. of Electronics Eng., Graduate School of Chosun Univ

\*\* School of Electronics, Information and Communications Eng. Chosun Univ.

375 Seoseck-dong, Dong-gu, Kwangju 501-759, Korea

E-mail : kcpark@mail.chosun.ac.kr

**Abstract** : A 640Gb/s high-speed ATM switching system that is based on the technologies of advanced MCM, 0.25um CMOS and optical WDM interconnection is fabricated for future N-ISDN services. A 40 layer, 160mm×114mm ceramic MCM realizes the basic ATM switch module with 80Gbps throughput. The basic unit ATM switch module with 80Gb/s throughput. The basic unit ATM switch MCM consists of in 8 chip advanced 0.25um CMOS VLSI and 32 chip I/O Bipolar VLSIs. The MCM employs an 40 layer, very thin layer ceramic MCM and a uniquely structured closed loop type liquid colling system is adopted to cope with the MCM's high-power dissipation of 230W.

The MCM is mounted on a 32cm×50cm mother board. A three stage ATM switch is realized by optical WDM interconnection between the high-performance MCM.

## I. 서론

데이터, 영상, 고화질 TV 등과 같은 고속 디지털 통신을 다룰 수 있는 광대역 ISDN(B-ISDN : Broadband Integrated Service Digital Networks)의 요구가 증대되고 있다<sup>[1]</sup>. 이러한 서비스를 위해 수십 Gbps 처리량을 갖는 ATM 스위칭 시스템이 개발되었고, VLSI(Very Large\_Scale Integration) 기술이 혁신적인 패키징 기술의 진보와 같을 정도로 개선되어 효율적인 비용으로 Gbps 급의 초고속 신호를 처리할 수 있는 스위칭 시스

템을 생산할 수 있게 되었다<sup>[2-3]</sup>. 최근의 ATM 시스템은 개선된 VLSI와 MCM(Multi-Chip)을 사용하는데, 80Gbps 처리율을 갖는 MCM은 새로운 스위칭 시스템들을 실현하기 위해 중요한 역할을 한다<sup>[4-5]</sup>. 고속 ATM 스위칭 시스템은 0.25um CMOS 기술<sup>[9]</sup>, 매우 얇은 40계층의 세라믹 MCM, 광WDM 인터커넥션을 사용한다.

MCM 기판은 공정방법과 재질에 따라 MCM-L(Laminate), MCM-C(Co-fired ceramic), MCM-D(Deposited)의 3가지로 구분된다. 그러나 시스템 개발자의 입장에서는 3가지 MCM 중, 어떤 것을 선택하는가에 대해서는 비용, 패키지 방법, 열문제, 클럭속도 등 고려해야할 사항들이 많이 있다. 고성능 시스템에 사용되는 MCM의 클럭속도는 어느 정도인가에 대한 정의는 명확하지 않지만 많은 시스템 회사는 인쇄회로 기판의 경우, 문턱주파수는 40~50MHz로 인식하고 있다.

PCB 배선에서는 동작주파수 100MHz 이상의 설계가 쉽지가 않다. 따라서 chip-to-chip의 전송지연을 줄일 수 있으며, 고밀도 배선이 가능한 MCM의 필요성이 커졌고, 궁극적으로 MCM 활용은 전자시스템의 소형화, 경량화 추세에 보다 적극적인 대응방법으로도 인식되고 있다. 그러나 고밀도 배선에서는 배선 단면적이 작아지면서 배선의 저항 증가로 인한 전송손실이 증가하고, 또한 인접 신호선과의 간격이 좁아져 누화(crosstalk)현상이 증가하게 된다.

본 논문에서는 MCM의 특성을 알아보고, MCM 적용시 적절한 MCM 기판을 선정하기 위한 고려사항과 MCM-L, MCM-C, MCM-D의 전송지연 및 누화특성을 분석하였다.

## II. MCM 기관의 고려사항 및 비교

### 2.1. 기관 선택시 고려사항

#### ① 패키징, 시스템 크기, 비용

MCM을 사용하는 큰 이유는 클럭 성능향상, 시스템 크기 축소, 비용절감 등인데, 비용절감은 평가하기 힘들다. 시스템 크기는 MCM 선택의 가장 큰 요소로 특히 휴대용 전자기기에서는 중요하다. flip-chip, TAB(Tape Automated Bonding)을 채용하면 가장 낮은 칩 interconnection 높이를 얻을 수 있으며, low loop 와이어 본딩으로도 가장 낮은 칩 interconnection 높이를 얻을 수 있다. MCM 면적은 이와 같은 배어칩 패키지 방법으로 간격을 좁게함으로써 최소화할 수 있다. 시스템 성능이 중요하지 않은 경우로 MCM을 사용하는 이유는 크기나 무게를 최소화하기 위한 것이다.

#### ② Thermal considerations

FTAB와 flip-chip은 칩에서 방출되는 열을 기관을 통하여 sink나 lid로 방출한다. heat sink와 lid가 있음에도 불구하고, die의 접합표면으로부터 열이 방출할 수 있는지에 대하여 명확히 규명되지 않았다. 접합부위에서의 방열되는 양은 MCM-L, MCM-C, MCM-D에서 flip-chip 또는 FTAB 방법으로 빠져 나가는 열과 같다. MCM-C의 경우 기관 자체를 통한 sink는 효과적이지만, MCM-L과 MCM-D 폴리머의 열저항은 매우 크다. MCM-D에서 폴리머 대신 산화막을 절연막으로 사용한 경우에는 열저항을 다소 낮출 수 있다. 일반적으로 많이 활용하는 thermal via나 heat sink의 부족으로 인하여 열저항은 다소 감소되는 반면 배선은 비효율적으로 routing된다.

#### ③ MCM I/O

MCM I/O는 area array나 perimeter로 구분되는데, area array I/O는 PGA나 BGA같이 기관 밑에 pin이 있는 것이고, perimeter I/O는 일반적인 dip, QFP와 같은 형태이다. MCM-L, MCM-C, MCM-D(세라믹 기관)의 경우, area array I/O가 가능하지만, 실리콘 기관을 사용하는 MCM-D에서는 area array I/O는 사용할 수 없다. MCM에서 일반적으로 채택하는 perimeter I/O는 불필요한 dead net(모듈의 패드에서 칩을 연결하는 net)를 만들어 signal parasitic에 영향을 끼치며, routing이 복잡해져 결과적으로 층수가 늘어나게 된다. 그러나 area array I/O에서는 connection을 원하는 입/출력에 가까이 함으로써 dead net를 줄일 수 있어 층수를 상대적으로 줄일 수 있고, signal parasitic을 줄일 수 있다. 또한 perimeter I/O와 비교할 때, area 컨택으로 power를 균일하게 분배해 줌으로써 power와 ground 수를 줄일 수 있다. perimeter I/O MCM의 경우, 많은 핀수 때문에 피치는 영향이 매우 작아 alignment가 어려워 보드에서의 어셈블리 작업은 다소 어려움이 있다. 그러나 area array I/O는 일반적으로 피치가 커서 어셈블리는 쉽지만, thermal stress가 크다. MCM-L에서는 mother board의 열팽창과 비슷하게 매칭시켜 열적 스트레스를 최소화할 수 있다.

#### ④ 고속신호 integrity

MCM-D의 경우 칩으로부터 fan-out net이 routing 할 정도로 길지 않기 때문에 칩 간격은 조밀하다. 칩 간격은 칩 배치면적, rework, 주변 수동소자 크기에 의하여 결정된다. MCM-D net는 짧지만 MCM-D conductor는 lossy하기 때문에 신호의 감쇄현상이 있다. 고속신호에서의 신호감쇄, rising/falling edge에서의 degrade는 스위칭 level, timing에 영향을 끼친다. 그러나 MCM-L에서는 커패시턴스 값이 높더라도 RC delay 및 신호감쇄가 MCM-D 정도로 크지 않다. 따라서 절단 신호지연으로 클럭과 타이밍의 적합성을 판단할 수 없으므로 시스템 잡음에 관계되는 모든 요소인 termination, reflection, crosstalk, ground bouncing 등을 살펴야 한다.

MCM-D에 특성 임피던스를 얻기 위한 meshed plane 인덕턴스를 유발시키고, 스위칭때에 정전압 유지를 어렵게 한다. 반면 MCM-L은 절연막 두께를 다양화할 수 있으며, unmeshed Cuvks를 사용하므로 특성임피던스를 조정하기 용이하다. 시스템 parasitic에 영향을 주는 또 다른 요소는 소자의 interconnection이다. flip-chip 솔더범프는 일반적인 와이어 본딩보다 10~20% 정도 인덕턴스가 더 크며, 칩의 입출력으로부터 솔더범프까지 net 길이가 길면, RLC parasitic이 생긴다. 따라서 parasitic과 관련된 번프, 와이어, 또는 TAB beam은 간단하게 해야 한다.

### 2.2. MCM 기관 비교

MCM-D는 장점만을 생각할 때, 많은 시스템 회사들에서 MCM-D를 MCM에 가장 적합한 기관으로 여기게 되었다. MCM-D는 우선 기관 단위면적(cm<sup>2</sup>)당 200cm이상의 매우 높은 배선밀도, 짧은 net, 수백 MHz의 클럭속도를 낼 수 있는 장점이 있다 또한 열 방출면에서 PWB에 비해 상대적으로 높은 열 전도도를 갖는 실리콘, 세라믹, 금속을 기관으로 사용함으로써 칩에서 발생하는 많은 열을 잘 방출할 수 있다.

MCM-C는 상대적으로 비싼 비용, 높은 유전율, 배선물질인 텅스텐의 높은 저항등으로 인하여 고성능 시스템에서 사용하기에는 전달지연, 신호감쇄등이 너무 높으므로 호응을 얻지 못하고 있다.

표 1. MCM 기관 비교.

기관 항목	MCM-L	MCM-C	MCM-D
클럭속도	<100MHz		<1GHz : digital 수GHz : analog
I/O 수	<100pin		>100pin
전력소모	1.5watt		>20watt
비 용	저가		고가
적 용	<ul style="list-style-type: none"> <li>• consumer product :</li> <li>- video camcorders</li> <li>- memory module</li> </ul>	<ul style="list-style-type: none"> <li>• 수동소자 많은 회로</li> <li>• 주변환경에 민감한 제품 :</li> <li>- automotive</li> <li>- aerospace</li> </ul>	<ul style="list-style-type: none"> <li>• high speed telecommunication switching/transmission system</li> <li>• telecommunication :</li> <li>- data, video</li> </ul>

MCM-L은 지금까지 주목을 받지 못하고 근래에 개발되는 시스템에 적용되지 못하는 이유는 대개의 시스템 배럴회사가 앞으로 MCM화를 위하여 고성능화, 크기 최소화를 목표로 설계, 어셈블리, 시험구조를 개발하고 있기 때문이다. PWB(Printed Wire Bonding)에서 고속 클럭신호를 처리하기 위한 짧은 net, 많은 I/O를 내기가 어렵다. 현재 MCM-L, MCM-C, MCM-D를 클럭속도, I/O 수(die), 전력소모(cmf), 비용, 적용면에서 살펴보면 표 1과 같다.

### III. 성능분석 및 시뮬레이션

#### 3.1. 전송지연(delay)

식 1에서 MCM-L과 MCM-D 배선의 전송지연 시간을 계산할 수 있다. bakoglu에 의하면 디지털 신호의 전송지연 시간은 상승시간( $t_r$ )의 20~40% 보다는 작아야 한다. 상승시간과 배선의 임계길이의 관계는 다음 식과 같이 나타낼 수 있다.

$$td = \frac{1}{v_p} = \frac{\omega}{\beta} = \sqrt{LC} = \sqrt{\mu\epsilon} = 3.33\sqrt{\epsilon_r} \quad (ns/m) \quad (1)$$

$$l_c = 60 \sim 120 \frac{\sqrt{\epsilon_r}}{t+r} \quad (mm) \quad (2)$$

그런데, 동작주파수의 상승시간의 관계는 시스템 사용환경에 따라 다르지만 clock 주기의 1/10으로 가정하면, 큰 무리가 없는 것으로 보고 있다. 따라서 50MHz, 500MHz의  $t_r$ 을 각각 2ms, 0.2ms로 가정하여  $t_d < 0.4t_r$  조건에서 MCM 배선의 임계 배선길이는 계산하였으며, 결과는 표 2에서 볼 수 있다.

표 2. 전송지연을 고려한 클럭주파수 별 배선길이

	MCM-L	MCM-D
50MHz	13.8cm	18.3cm
500MHz	1.4cm	1.8cm

위 결과에서 동작주파수가 50MHz에서는 전송지연이 문제가 되지 않는 것을 알 수 있었다. 그러나 500MHz에서는 전송지연으로 인한 배선의 임계길이가 2cm이하로 짧아져 부하와 배선의 특성 임피던스 경합이 필요함을 알 수 있다. 즉, 전송지연이 일어나더라도 반사신호에 의한 ringing을 줄여 신호왜곡을 줄여야 한다.

#### 3.2. 누화(crosstalk)

누화는 인접 전송선 사이의 상호 캐패시턴스와 상호 인덕턴스에 의해 발생한다. 구동 전송선에 의해 인접한 비구동 전송선에 발생하는 누화 전압은 다음 식으로 주어진다.

$$V(x, t) = k_{sv}(t - T_{d,sv}(x)) + K_n [V(t - T_d - \frac{x}{v}) - V(t - T_d + T_{d,sv}(x))] \quad (3)$$

근거리 누화( $x=0$ )와 원거리 누화( $x=1$ )는 각각 식 4와 식 5로 주어진다.

$$V_n(0, t) = K_n [V(t) - V(t - 2T_d)] \quad (4)$$

$$V_n(l, t) = k_f IV(t - 2T_d) \quad (5)$$

신호가 균일한 매체를 통해 전파될 때,  $C_m/C = L_m/L$ 의 관계를 가져  $K_n = C_m/2C$ 이고,  $K_f = 0$ 이다. 그런데 마이크로스트립 구조처럼 비균일 매체를 통해 전파되면,  $C_m/C = L_m/L$ 이다. 따라서, 누화를 줄이려면 인접 배선과의 거리를 멀게 하고, ground plane을 신호선에 가깝게 하여  $C_m/C$ 와  $L_m/L$ 이 가능한 갖게되도록 배선구조를 설계하는 것이 중요하다.

그림 1과 같이 마이크로스트립 구조의 누화에 대해 집중회로 모델을 사용하여 spice에 의해 해석하였고, 그림 2에서는 마이크로스트립에 단면구조 및 변수를 보여주고 있다. 이때 마이크로스트립의 인덕턴스와 캐패시턴스는 식 6, 7, 8, 9로부터 구하였고, 단위길이당 기생인자(parasitic parameters)는 표 3에 나타내었다.

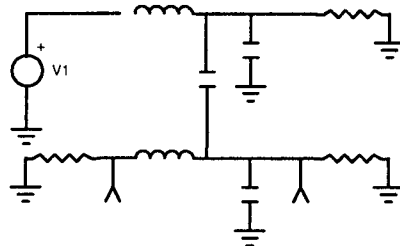


그림 1. 누화 해석의 spice 시뮬레이션 등가회로

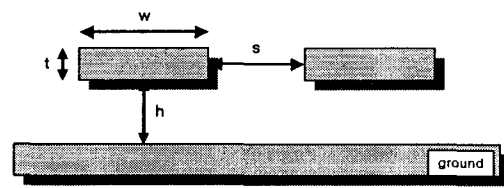


그림 2. microstrip 단면구조 및 변수

$$\frac{L_{self}}{l} = 1.26 \times 10^{-6} \cdot \left[ \frac{h}{w} \right], \quad (H/m) \quad (6)$$

$$\frac{L_m}{l} = \mu_r \frac{\mu_0}{4\pi} 1n \left[ 1 + \left( \frac{2h}{s} \right)^2 \right], \quad (H/m) \quad (7)$$

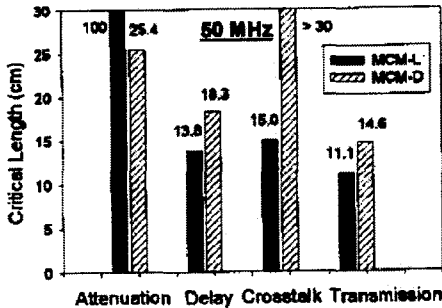
$$\frac{C_{self}}{l} = \epsilon_r \epsilon_0 \left[ 1.15 \left( \frac{w}{h} \right) + 2.80 \left( \frac{t}{h} \right)^{0.222} \right], \quad (F/m) \quad (8)$$

$$\frac{C_m}{l} = \epsilon_r \epsilon_0 \left[ 0.03 \left( \frac{w}{h} \right) + 0.83 \left( \frac{t}{h} \right) - 0.07 \left( \frac{t}{h} \right)^{0.222} \right] \cdot \left( \frac{s}{h} \right)^{-1.34} \cdot (F/m) \quad (9)$$

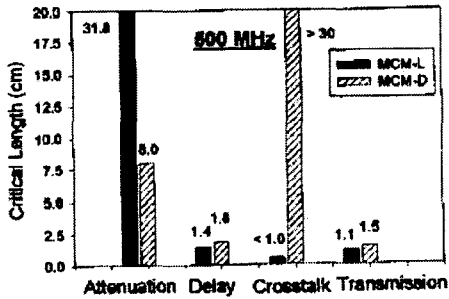
여기서  $K_f$ 는 마이크로스트립에서 배선과 ground plane 사이의 fringing factor이며, MCM-L과 MCM-D 배선에 대해 각각 2.1, 1.5를 사용하였다. 여기서 인접 배선과의 거리(s)는 배선폭과 같게 하였다.

표 3.  $Z_0=50\Omega$  배선의 parasitic parameters

	MCM-L	MCM-D
$C_{self}$	$1.54 \times 10^{-10}$ F/m	$1.14 \times 10^{-10}$ F/m
$C_{mutual}$	$2.97 \times 10^{-12}$ F/m	$1.47 \times 10^{-12}$ F/m
$L_{self}$	$3.75 \times 10^{-7}$ H/m	$3.47 \times 10^{-7}$ F/m
$L_{mutual}$	$9.41 \times 10^{-8}$ H/m	$5.23 \times 10^{-8}$ F/m



(a)50MHz



(b)500MHz

그림 3. 동작주파수별 MCM 배선의 요구조건에 따른 배선의 임계길이

그림 3은 배선길이가 15cm인 MCM-L 기판에서 50MHz 디지털 신호를 구동할 때, 인접 배선의 근거리 누화를 나타낸 것으로 최고 0.32V가 발생하였다. 3.3V 동작전압에서 spice 분석결과, MCM-L 기판은 50MHz에서는 배선길이가 16cm에서 0.33V이었고, 500MHz에서는 1cm이하에서도 누화가 발생하여 배선으로 사용

하기가 불가능한 것으로 증명되었다. 반면에 MCM-D 배선에서는 500MHz이상에서도 누화가 0.3V 이하로 누화에 의한 신호왜곡은 문제가 되지 않았다. MCM-L이 MCM-D보다 누화가 심한 것은 인접 배선과의 인덕턴스 커플링 정도를 나타내는 coupling factor, 즉  $k_c = L_m / \sqrt{L_1 \cdot L_2}$ 가 MCM-L은 0.251로써 MCM-D의 0.151보다 큰 것에 기인하는데, MCM-L의 유전층이 두꺼워서 ground plane 효과가 상대적으로 작기 때문이다.

## V. 결 론

MCM 설계에서 동작주파수가 증가함에 따라 신호 감소, 신호지연 누화 등에 의한 신호왜곡을 줄이는 노력이 필요하다. 특성 임피던스가 50Ω인 MCM-L(h=75um, w=120um) 배선과 MCM-D(h=14um, w=33.8um) 배선에서 50MHz와 500MHz 디지털 신호전송을 위한 전기적 특성은 다음과 같이 요약할 수 있었다. 첫 번째는 MCM-L이나 MCM-D 모두 수백 MHz 주파수까지 신호감쇠는 문제되지 않는다. 두 번째는 50MHz에서는 전송지연이 문제가 되지 않으나, 500MHz에서는 전송지연으로 인한 배선의 임계길이가 2cm이하로 짧아져 부하와 배선의 특성 임피던스 정합이 필요한 것을 알 수 있다. 세 번째로는 누화측면에서 MCM-L 기판은 50MHz에서는 배선길이가 15cm이내이어야 하고, 500MHz에서는 기판으로 사용이 불가능하였다. MCM-D 배선은 500MHz 이상에서도 누화는 문제가 되지 않는데, MCM-D 기판의 유전층이 얇아 ground plane 효과로 인덕턴스 coupling factor가 상대적으로 작기 때문이었다.

## 참 고 문 헌

- [1] H. Ishikawa, "Evolving from Narrowband," *IEEE Communications Magazine*, vol. 30, no. 8, pp. 32-36, 1992.
- [2] N. Miyaho, M. Hirano, Y. Takagi, K. Shiomoto, and T. Takahashi, "An ATM Switching Architecture for First Generation of Broadband Services," *Proc. ISS 92*, PP. 285-289, 1992.
- [3] K. Genda, N. Yamanaka, Y. Doi and K. Endo, "A 160Gbps ATM switch using an Internal Speed-up Crossbar-type Switch Architecture," *Trans on IEICE-J*, Vol. J, 79-B-1, No. 9, pp.633-644, 1996.
- [4] Y. Kamigaki, et al., "160Gbps ATM Switching System For Public Network," *Proc. IEEE GLOBECOM 96*, pp. 1380-1387.
- [5] E. Pathgeb, "Architecture of Multigigabit ATM Core Switch for the B-ISDN," *Trans on IEICE-J*, Vol. E-81-B, No. 2, pp. 251-257. 1998.