

VHDL을 이용한 스텝모터의 마이크로 스텝 구동

이 남 곤, *박 승 엽, *황 정 원, *권 현 아,
NPS21, *창원대학교 전자공학과
전화 : 055-283-6353 / 이동전화 : 011-9335-4157

Micro Step Driving of Step Motor using VHDL

Nam-Gon Lee, *Sung-Yub Park, *Chung-Won Hwang, *Hyun-a Kwon
NPS21, *Dept. of Electronic Eng. Changwon National University
E-mail : lnamk@hanmail.net

Abstract

This paper presents micro step driving method using VHDL(Very high speed integrated circuit Hardware Description Language) which can configure CPLD(Complex Programmable Logic Device). Using VHDL which can do abstractive programming is similar to high level language.

The whole block divided into five parts with freq. divide part, saw-tooth wave generation part, sine-cosine wave generation part, comparative part, out part.

In the result of this study, peripheral circuits are to be simple and using LPM(Library of Parameterized Modules) is more easily to configure circuit. It is easy to verify and implement by using VHDL. To subdivide one natural step, we confirm that using micro step driver is expected that the rotor motion is stepless very smooth.

I. 서 론

본 논문에 사용한 VHDL(Very high speed integrated circuit Hardware Description Language)

은 하드웨어를 기술하고 설계하도록 하는 언어로 집적회로 관련 업체들 상호간에 개발을 위한 정보 교환 및 문서화를 위해 표준화된 하드웨어 기술언어이다.

본 논문에서는 VHDL을 이용하여 마이크로 스텝 구동을 위한 회로를 설계하였는데, 스텝핑 모터는 디지털 제어가 쉽고, 개루프 제어가 가능하며, 가격이 저렴하고 정지 시 큰 유지 토크를 가지므로 특정한 브레이크가 없어도 되며, 오차가 누적되지 않는 장점들이 있다. 하지만, 스텝 각이 정해져 있기 때문에 정밀한 제어를 할 수 없고, 특히 저속 회전시의 공진과 정지 시 회전 관성으로 모터의 진동이 심하다는 단점이 있다. 이런 단점을 극복하기 위해서 정해진 각도보다 훨씬 작은 각도로 나누어서 구동시키는 마이크로 스텝구동을 위한 로직의 구현에 목적이 있다.

II. 마이크로 스텝핑 구동 회로 설계

스텝핑 모터의 상 권선에 각각 90°의 위상 차를 갖는 정현파 형태의 신호를 흘려줌으로써 미세 각 제어가 가능하므로 구동회로는 각 상의 전류가 정현파가 되도록 제어할 수 있게 설계되어야 한다.^[1] 그림 1은

마이크로 구동을 위해 본 연구에서 제작된 구동 회로의 블록 다이어그램이다.

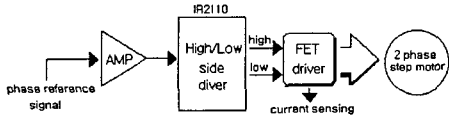


그림 1 구동회로의 block diagram
Fig. 1. drive circuit block diagram

III. VHDL을 이용한 마이크로 스텝 구현

마이크로 스텝을 구현하기 위해서 사용된 블록은 그림 2와 같이 주파수 분주부, 톱니파 발생부, 롬테이블을 사용한 정현파 발생부, 비교부, 출력부 등으로 5부분으로 나뉜다. 각 블록들은 VHDL로 구현된 다른 컴포넌트를 포함할 수 있고 각각을 스케메틱으로 표현한 것이다. 그림 2는 전체적인 블록도이다.^[2]

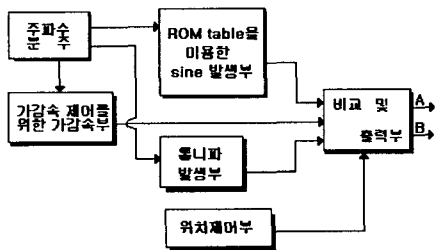


그림 2 전체적인 블록도
Fig. 2 full block diagram

3.1 주파수 분주부

본 논문에서 구성된 각 블록에 사용될 주파수를 공급하기 위해 주파수 분주를 하였다. 저속에서는 상관이 없지만 일정 이상의 빠른 가속을 하는 고속에서는 가감속 제어방법이 필요하기 때문에 사용자의 선택에 따라 사용할 수 있게 가감속 블록을 추가했다.^[7]

3.2 톱니파 발생부

정현파와 비교시켜 PWM을 발생시키기 위해서 톱니파와 비교하였으며, 8비트 카운터를 0에서 255까지 증가시키는 것을 반복시킴으로 쉽게 구현할 수 있다.

3.3 롬테이블을 사용한 정현파 발생부

본 논문에서 사용한 ALTER사의 EPF10K20RC240의 내부에는 어레이 블록(EAB)을 내장하고 있어 RAM, ROM 기능을 구현할 수 있고, 톱니파와 비교할 사인-코사인 파를 구현하기 위해서 EAB 블록을 사용하였는데, 10K시리즈에 내장된 EAB블록은 256X8의 크기를 가지는데, 사용하고자 하는 어드레스의 값에 따라 출력되는 데이터 값에 차이가 있다.

VHDL에서 EAB 블록을 사용하기 위해서 LPM(Library of Parameterized Modules) 라이브러리를 사용한다. LPM 라이브러리는 파라미터 값만 변화시켜줌으로써 쉽게 로직을 설계할 수 있도록 하는 라이브러리 모듈이다.^{[3] [4]}

본 논문에서는 최대 분해능을 1/1024의 미세 각으로 구현하였는데, 논문에서 사용된 소자는 이 만큼의 용량을 가지고 있지 않기 때문에 정현파의 1/2주기의 값으로 ROM을 구성한 후 나머지 1/2주기를 만들어 구현하였다. 표 1은 LPM을 사용한 COS을 만들기 위한 VHDL 코드이다.^[5]

표 1. 코사인 테이블을 가지는 ROM으로 구현된 VHDL 코드

```

ARCHITECTURE rom_cos OF rom_cos IS
  COMPONENT lpm_rom
    GENERIC (
      lpm_width : positive;
      lpm_widthad : positive;
      lpm_address_control : string;
      lpm_indata : string;
      lpm_outdata : string;
      lpm_file : string);
    PORT (address : IN std_logic_vector( 8 DOWNTO 0);
          q : OUT std_logic_vector(7 DOWNTO 0));
  END COMPONENT;
  BEGIN
    lpm_rom_component : lpm_rom
      GENERIC MAP(
        lpm_width => 8, -- data bit 수
        lpm_widthad => 9, -- address bit 수
        lpm_address_control => "unregistered",
        lpm_indata => "unregistered",
        lpm_outdata => "unregistered",
        lpm_file => "cos.mif") -- file 지정
    PORT MAP (address => a, q => d);
  END rom_cos;
  
```

3.4 비교부 및 위치제어부

PWM(Pulse-width-Modulation)이란 스위칭 소자를 on/off하는 주기는 일정하게 하고 turn-on하는 시간을 조절함으로써, 즉 펄스의 폭을 조절함으로써 출력하는 전류의 양을 조절하는 방법이다. 이 경우 스위칭 주파수는 톱니파의 주파수에 맞게 된다.

IV. 실험 결과

스텝핑 모터의 상 권선에 각각 90°의 위상 차를 갖는 정현파 형태의 신호를 흘려줌으로써 미세 각 제어가 가능하므로 구동회로는 각 상의 전류가 정현파가 되도록 제어할 수 있게 설계되어야 한다. H-bridge 구동을 하기 위해서는 4개의 스위칭 소자를 각각 on/off 시켜야 하는데, 뒷 단의 스위칭 소자의 소스단은 프로그래밍 상태로 스위칭에 어려움이 있다. 그래서, 독립적으로 FET를 on/off 스위칭 시켜 주는 IR 2110을 사용하였으며, IR 2110에 안정된 입력을 제공하기 위해서는 게이트 단에 제공되는 입력 전압값이 10V이상이어야 하기 때문에 5V의 기준 상 신호를 TLP 250(photo-coupler)을 사용하여 15V로 만들어 주었다. 그리고, 마이크로 스텝을 구동하기 위한 칩은 ALTERA사의 EPF10K20RC240-4를 이용하여 구현하였다. 전체 로직셀 사용율은 12%이고, EAB 사용율은 66%인데, 이는 ROM 설계시 많은 어드레스 비트를 차지하였기 때문이다.

그림 3은 LPM을 사용한 사인파의 출력이다.

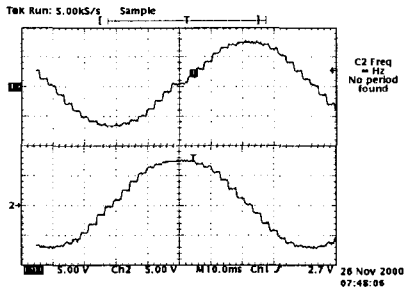
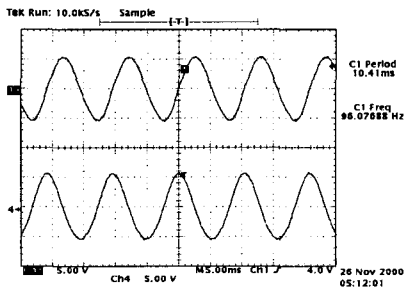


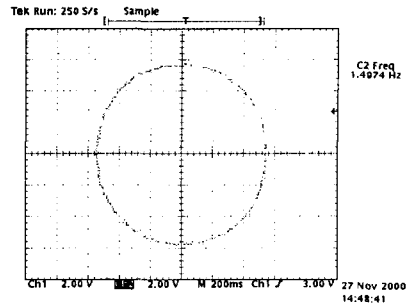
그림 3 검출된 사인-코사인 파형
Fig. 3. Detect sin-cos wave.

4.1 1.8 rpm에서 전류 검출

그림 4는 분해능이 1/1024일 때 전류 파형과 리사쥬도형이다.



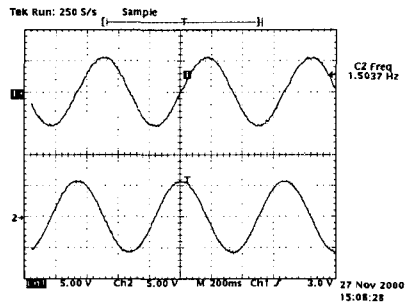
(A) A,B상의 실제 상 전류



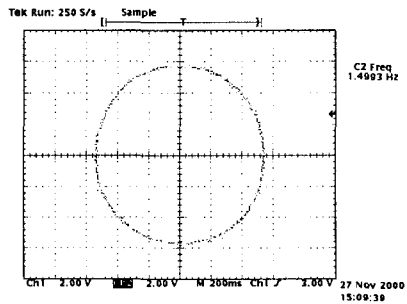
(B) A,B상의 리사쥬 도형

그림 4 1/1024 div에서 A,B상의 전류
Fig. 4. Current of Phase A and B for 1/1024 div.

그림 5는 분해능이 1/256일때의 전류 파형과 리사쥬도형이다.



(A) A,B상의 실제 상 전류



(B) A,B상의 리사쥬 도형

그림 5. 1/256 div에서 A,B상의 전류
Fig. 5. Current of Phase A and B for 1/256 div.

4.2 230 rpm에서 전류 검출

그림 6은 분해능이 1/1024일때의 검출된 전류와 리사쥬도형이고, 그림 7은 1/256일 때이다.

V. 결 론

본 논문은 사용자가 원하는 주파수를 만들어 주는 주파수 분주부, 톱니파 발생부, 정현파 발생부, 비교부, 출력부 등을 VHDL을 이용하여 설계한 후 IR2110로 구성된 드라이버를 통해 2상 바이폴러 스텝핑 모터 (OEM 57-83, compumotor)를 마이크로 스텝 구동시켰다. MAX+II를 사용한 시뮬레이션과 진류 센싱을 통한 오실로스코프 파형을 통해 본 논문의 결과를 다음과 같이 요약할 수 있다.

첫째, 복잡하게 하드웨어적으로 구성된 로직을 VHDL로 하나의 EPF10K-20RC240에 구현하였으며, LPM 라이브러리를 이용한 ROM을 구현함으로써 좀 더 간편한 회로 구성을 하였다.

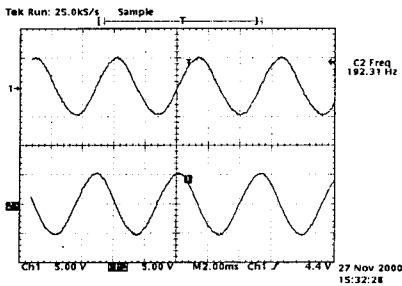
둘째, 미세각 제어를 함으로 저속에서 스텝핑 모터의 진동 소음이 감소하고 부드러운 회전이 됨을 확인하였다.

셋째, 스텝 각의 분해능을 1/1024, 1/512, 1/256로 변경하며 속도 및 검출 된 전류 파형을 확인하였다.

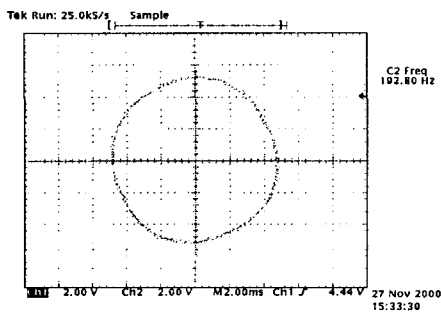
넷째, VHDL 문서로 설계되었으므로 로직 구현을 위한 시간이 단축되었고, 수정이 용이하며 문서화에 유리하다.

VI. 참고문헌

- [1] Takashi kenjo, "Stepping Motors and their Microprocessor Controls", Clarendon Press. Oxford, 1984.
- [2] 김형우, "펜타곤 결선 방식의 5상 스텝핑 모터에 대한 미세각 구동 드라이버의 설계" 창원대학교 1996.
- [3] Kevin Skahill "VHDL for programmable logic" ADDISON-WESLEY, 1996.
- [4] Douglas J. Smith "HDL Chip(VHDL & Verilog) Design" Doone Publications, 1996.
- [5] 이대영 "하드웨어 설계를 위한 VHDL 기초와 응용" 홍릉과학출판사, 1996.
- [6] 한승조 등 공저 "VHDL을 이용한 디지털 시스템 설계 및 응용" 대영사, 2000.
- [7] 황정원, "VHDL 및 FPGA 칩을 이용한 서보 시스템의 속도 검출부 및 공간 벡터 변조부의 구현" 창원대학교 1999.

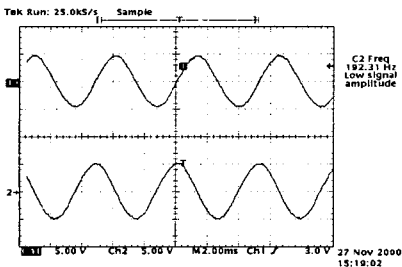


(A) A, B 상의 실제 상전류

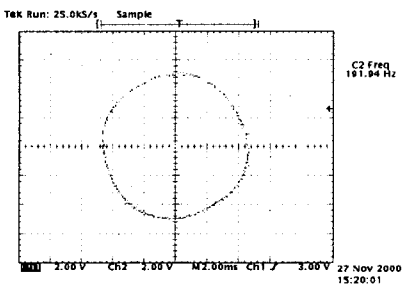


(B) A, B 상의 리사쥬 도형

그림 6. 1/1024 div에서 A,B상의 전류
Fig. 6. Current of Phase A and B for 1/1024 div.



(A) A, B 상의 실제 상전류



(B) A, B 상의 리사쥬 도형

그림 7 1/256 div에서 A,B상의 전류
Fig. 7 current of phase A and B for 1/256 div.