

CPW 구조를 이용한 V-band cascode 하향 주파수 혼합기의 설계 및 제작

안 단, 채연식, 강태신, 설우석, 임병욱, 이진구
 동국대학교 밀리미터파 신기술 연구 센터
 전화 : (02) 2260-3335 / 팩스 : (02) 2277-4796

Design and fabrication of V-band cascode down-mixer using CPW structure

D. An, Y. S. Chae, T. S. Kang, W. S. Sul, B. O. Lim, J. K. Rhee
 MINT (Millimeter-wave INovation Technology Research Center), Dongguk University
 E-mail : jkrhee@dongguk.edu

Abstract

본 논문에서는 CPW 구조를 이용하여 60 GHz 무선 시스템 응용을 위한 V-band용 하향 주파수 혼합기를 설계 및 제작하였다. 하향 주파수 혼합기의 설계 및 제작에 있어서 GaAs PHEMT (Pseudomorphic high electron mobility transistor)를 기반으로 하였으며, 회로설계를 위해 coplanar waveguide(CPW) 라이브러리를 구축하여 이용하였다. 제작된 하향 주파수 혼합기의 변환이득은 국부발진주파수(LO) 입력이 8 dBm일 때 -8.5 dB의 최대 변환이득 특성을 얻었으며 P1 dB는 -13.3 dBm을 얻었다. 제작된 회로의 칩 크기는 $1.6 \times 1.6 \text{ mm}^2$ 이다.

I. 서 론

밀리미터파 대역은 그동안 군사용 목적에서 많이 이용되어져 왔으나 최근에 상업용으로 이용하기 위해 많은 연구가 진행되고 있다. 특히 V-band 대역(50 ~ 75 GHz)인 60 GHz 대역은 초고속 광대역 무선통신을 위한 실내 무선 통신 시스템의 주파수로 부각되고 있다. 이러한 무선 시스템의 소형화 및 저가격화를 위해 단일칩 집적회로인 MIMIC (Millimeter-wave Monolithic Integrated Circuit)화가 필수적이며 최근에 V-band용 MIMIC 회로들이 다수 발표되고 있다.[1-2] 따라서 본 논문에서는 60 GHz 무선 시스템에 사용될 수 있는 하향 주파수 혼합기를 설계 및 제작하였다. 회로를 설계 및 제작하기 위하여 사전에 GaAs PHEMT 및 CPW

(Coplanar waveguide)를 설계 및 제작하여 라이브러리를 구축하였다. 하향 주파수 혼합기는 cascode 구조로 설계하였으며 입력 신호주파수(RF)는 60.4 GHz, 국부발진주파수(LO)는 58 GHz 및 중간주파수(IF)는 2.4 GHz에서 동작하도록 설계하였다. 설계된 회로는 MIMIC 공정을 통해 제작되고 측정 및 분석을 수행하였다.

II. 하향 주파수 혼합기의 설계

하향 주파수 혼합기를 설계하기 위해서 GaAs PHEMT를 설계 및 제작하였다. 그림 1은 PHEMT의 에피구조 및 소자구조로 게이트 길이는 $0.1 \mu\text{m}$ 이며 double delta doping과 AlGaAs/GaAs super-lattice buffer 구조를 사용하였다. 제작된 PHEMT의 측정결과 $f_T=106 \text{ GHz}$, $f_{\text{max}}=160 \text{ GHz}$ 의 우수한 특성을 얻었다.

Source	Drain
n+ GaAs	Se18 300 Å
$Al_{0.25}Ga_{0.75}As$	i 250 Å
$Al_{0.25}Ga_{0.75}As$	i 40 Å
$In_{0.2}Ga_{0.8}As$	i 120 Å
$Al_{0.25}Ga_{0.75}As$	i 60 Å
Super lattice Buffer(10 cycle) : $Al_{0.25}Ga_{0.75}As$ (185 Å), GaAs (15 Å)	
GaAs Buffer	5000 Å
Semi-insulating GaAs	

그림 1. PHEMT 소자 구조

제작된 PHEMT의 소신호 모델링은 측정된 S-parameter를 이용한 직접추출법을 사용하여 등가회로 파라메타를 추출하였다.[3] 또한 혼합기의 비선형 특성을 예측하기 위해 대신호 모델을 구축하였다. 대신호 모델은 EEHEMT1 (EEsof scalable nonlinear HEMT Model) 모델을 사용하여 모델 파라메타를 추출하였다.

회로 설계를 위한 수동소자는 CPW(Coplanar waveguide)를 설계 및 제작하여 라이브러리를 구축하였다. CPW 구조는 ground와 signal line이 동일 평면상에 있기 때문에 Microstrip에 비하여 후면 공정이 필요 없어 공정이 간단하고 수율이 증가하는 장점을 가진다. 이러한 장점으로 인해 밀리미터파 대역에서 CPW 구조를 이용한 다수의 회로들이 발표되고 있다.[4-5] CPW 라이브러리 구축을 위해 35, 50, 70 Ω 라인을 설계, 제작 및 측정하였으며, 각 특성 임피던스 라인의 불연속 특성에 대한 모델을 구축하였다. 또한 600 Å NiCr 금속을 사용한 박막 저항과 1000 Å Si_3N_4 박막을 이용한 MIM 캐패시터를 설계 및 제작하여 수동소자 모델을 구축하였다. 제작된 박막 저항과 MIM 캐패시터의 측정결과 박막저항은 50.2 ~ 50.9 Ω/\square 및 캐패시터는 0.485 ~ 0.538 fF/ μm^2 의 값을 얻었다.

혼합기의 회로 설계는 일반적으로 낮은 변환 손실 특성을 갖고면서도 선형성이 우수한 cascode 구조로 설계하였으며, 단위게이트 폭이 70 μm , 핑거수가 2개인 PHEMT 소자를 2개 사

용하여 설계하였다. 하향 주파수 혼합기의 동작 주파수는 입력신호 주파수(RF)는 60.4 GHz, 국부발진 주파수(LO)는 58 GHz 및 중간주파수(IF)는 2.4 GHz에서 동작하도록 설계하였다. 회로의 정합회로 설계시 RF port와 LO port는 V-band의 높은 주파수 대역이기 때문에 CPW 구조를 사용하여 정합회로를 구성하였으며, IF port는 상대적으로 주파수가 낮기 때문에 인덕터와 캐패시터 등의 집중형 소자를 이용하여 정합회로를 설계하였다. 또한 LO port와 IF port 격리(isolation) 특성을 향상시키기 위하여 IF단에 LO 신호를 억압하기 위한 $\lambda/4$ open stub를 추가하였다. 그림 2에 설계된 하향 주파수 혼합기의 회로도를 나타내었다.

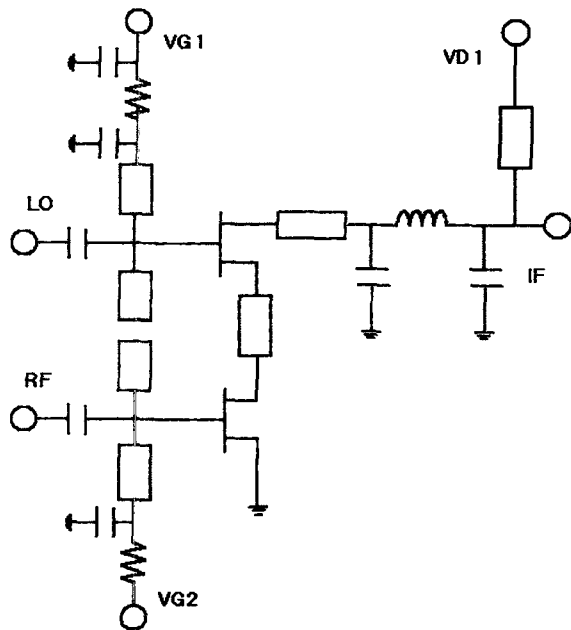
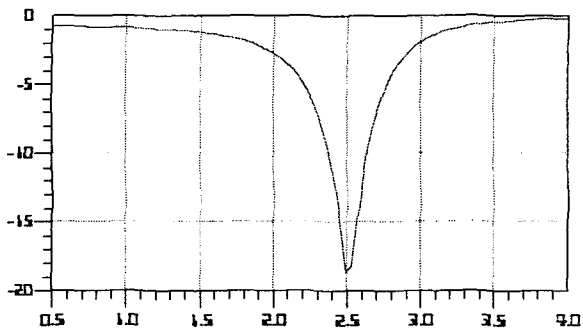


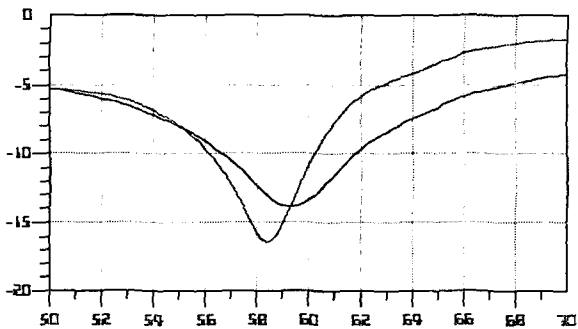
그림 2. V-band 하향 주파수 혼합기 회로도

설계된 하향 주파수 혼합기의 시뮬레이션 결과 RF 및 LO 정합 특성은 -12.6 dB 및 -15.2 dB의 결과를 얻었으며 IF단의 정합 특성은 -12.9 dB의 결과를 얻었다. 하향 주파수 혼합기의 소신호 시뮬레이션 결과를 그림 3에 나타내었다. 변환이득 및 출력특성 시뮬레이션 결과 변환이득 특성은 LO 입력이 8 dBm일 때 -5

dB의 시뮬레이션 결과를 얻었으며 출력특성은 P1 dB 특성이 RF 입력이 -7 dBm 일 때 -12.9 dBm의 특성을 얻었다. 그림 4에 변환이득 특성을 그림 5에 출력특성 시뮬레이션 결과를 나타내었다.



(a) IF 정합특성



(b) LO & RF 정합특성

그림 3. 소신호 시뮬레이션 결과

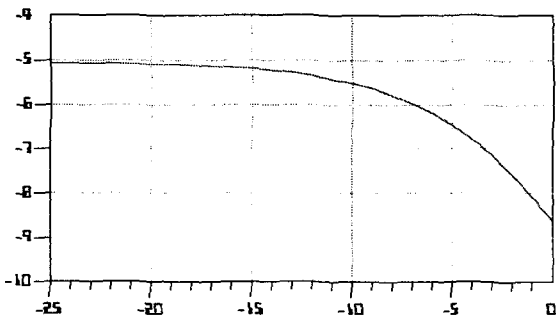


그림 4. 변환이득 시뮬레이션 결과

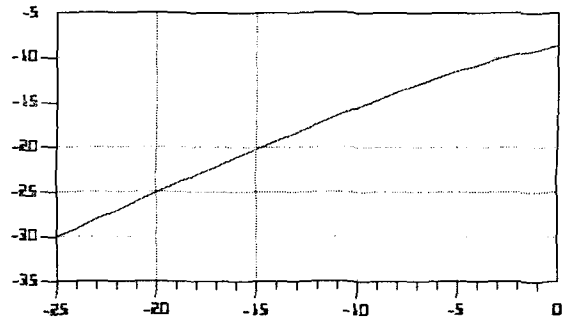


그림 5. 출력특성 시뮬레이션 결과

III. 하향 주파수 혼합기의 제작 및 측정분석

주파수 혼합기의 제작은 본 논문에서 연구된 (Millimeter-wave INnovation Techonlogy research center : MINT) standard process를 사용하여 제작되었으며 PHEMT 공정과 CPW, 저항 및 캐패시터의 수동소자 제작을 통합하여 제작하였다.[6-7] 제작된 V-band용 MIMIC 하향 주파수 혼합기의 칩크기는 $1.6 \times 1.6 \text{ mm}^2$ 이며 그림 6에 칩사진을 나타내었다.

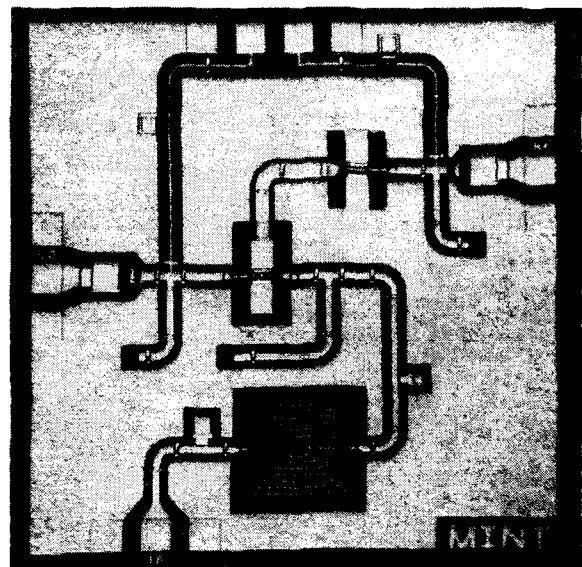


그림 6. 제작된 하향 주파수 혼합기

제작된 MIMIC 하향 주파수 혼합기의 출력 특성 및 변환이득 특성을 E4407B spectrum analyzer와 83557A millimeter-wave source module을 사용하여 on-wafer상에서 측정하였다. 특성 측정 결과 LO 입력이 8 dBm 일 때 -8.5 dB의 최대 변환 이득 특성을 얻었으며, P₁ dB(1 dB compression point)는 RF 입력이 -4 dBm 일 때 -13.3 dBm의 결과를 얻었다. 그림 7에 RF 입력전력에 대한 IF 출력특성을 그림 8에 RF 입력전력에 대한 변환이득 특성을 각각 나타내었다. 그림 9는 LO 입력에 따른 변환이득 특성을 나타낸 것으로 LO 입력이 8 dBm 까지는 변환 손실 특성이 계속적으로 향상되다 8 dBm 이상부터 포화되는 특성을 나타내었다.

주파수에 따른 변환 이득 특성은 56.4 ~ 68.4 GHz의 영역에서 측정하였으며 RF 입력은 -12 dBm, LO 입력은 8 dBm인 조건에서 측정하였다. 측정 결과 설계 주파수인 60.4 ~ 61.4 GHz에서 -8.6 ~ -8.3 dB의 가장 높은 변환이득 특성을 얻었으며 그림 10에 주파수에 따른 변환이득 특성을 나타내었다. 하향 주파수 혼합기의 측정결과 시뮬레이션의 비해 약 3 dB정도 변환이득이 감소되었으나 -10 dB 이상의 양호한 변환이득 특성을 얻었으며 제작된 회로의 변환이득 특성의 저하는 PHEMT의 특성 저하, 모델의 부정확성 및 각 port 정합 특성 변화에 따른 것으로 분석되었다.

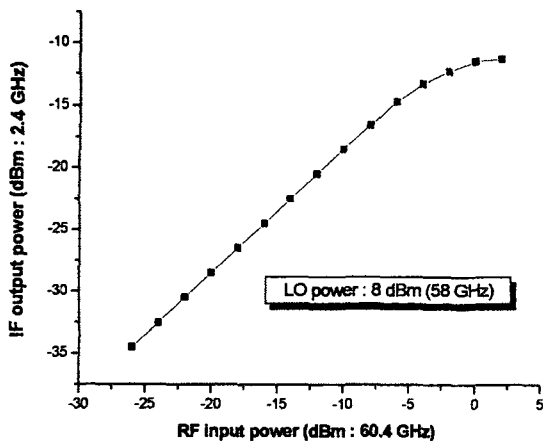


그림 7. 출력특성 측정결과

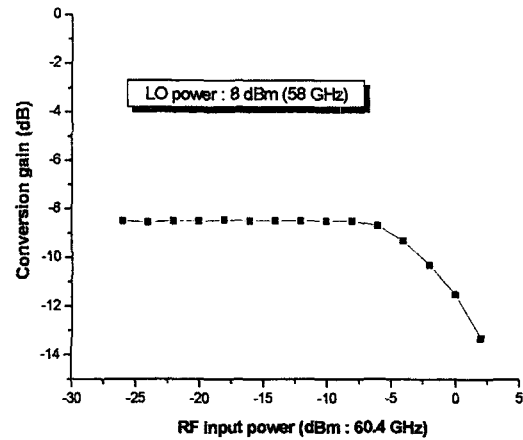


그림 8. 변환이득 측정결과

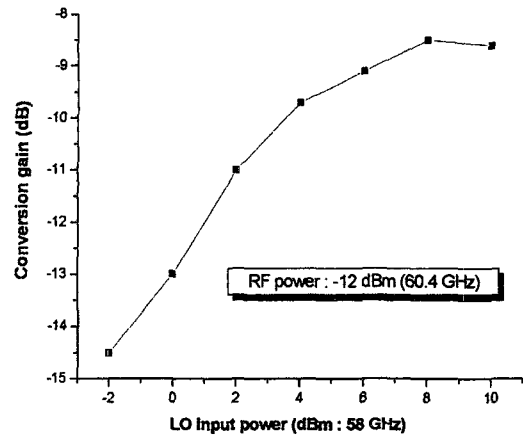


그림 9. LO 입력에 따른 변환 이득 특성

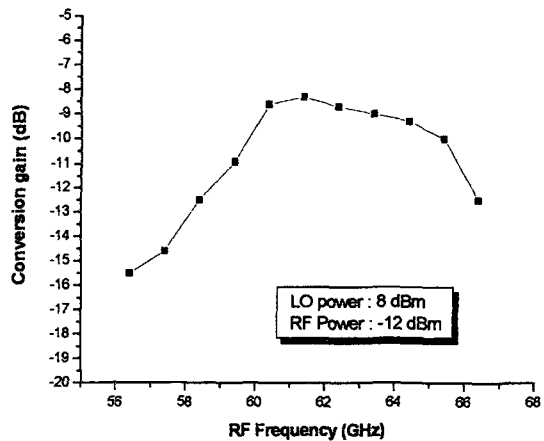


그림 10. 주파수에 따른 변환이득 특성

IV. 결 론

본 논문에서는 60 GHz 무선 시스템의 응용 가능한 V-band용 하향 주파수 혼합기를 설계 및 제작하였다. 능동소자 라이브러리 구축을 위해 GaAs PHEMT를 설계, 제작하였으며 제작된 소자는 $f_T=106$ GHz, $f_{max}=160$ GHz의 특성을 나타내었다. 또한 회로 설계를 위해 CPW와 NiCr 박막저항 및 MIM 캐패시터를 설계, 제작하여 라이브러리를 구축하였다. 회로 설계시 cascode 구조를 채택하였으며 IF port는 집중형 소자를 사용하여 정합회로를 설계하였다. 설계된 회로의 시뮬레이션 결과 변환이득 특성은 LO 입력이 8 dBm일 때 -5 dB의 시뮬레이션 결과를 얻었으며 출력특성은 P_1 dB 특성이 RF 입력이 -7 dBm 일 때 -12.9 dBm의 특성을 얻었다. 설계된 하향 주파수 혼합기는 개발된 MIMIC 공정을 이용하여 제작되었으며 측정결과, LO 입력이 8 dBm 일 때 -8.5 dB의 최대 변환 이득 특성을 얻었으며, P_1 dB는 RF 입력이 -4 dBm 일 때 -13.3 dBm의 결과를 얻었다. 주파수에 따른 변환 손실 특성은 56.4 ~ 68.4 GHz의 영역에서 측정하였으며 측정 결과 동작 주파수인 60.4 ~ 61.4 GHz에서 -8.6 ~ -8.3 dB의 가장 높은 변환이득 특성을 얻었다.

제작된 하향 주파수 혼합기의 측정결과 시뮬레이션의 비해 약 3 dB정도 변환이득이 감소되었으나 이러한 특성 변화 및 저하 이유는 PHEMT의 특성 저하, 능동소자 및 수동소자 라이브러리의 오차때문인 것으로 분석되었다. 본 논문에서 설계, 제작된 V-band용 하향 주파수 혼합기는 60 GHz 대역에서 -10 dB 이상의 양호한 변환 이득 특성을 가져 60 GHz 무선 시스템 수신단에 응용될 수 있을 것으로 사료된다.

Acknowledge

This research is supported by ERC program (MINT) of KOSEF

참고문헌

- [1] C. A. Zelle, A. R. Barnes, D. C. Bannister and R. W. Ashcroft, "A 60 GHz Integrated sub-harmonic receiver MMIC", 2000 IEEE GaAs Digest, pp. 175~178.
- [2] K. S. Ang, M. Chongcheawchaman and L. D. Robertson, "Monolithic resistive mixers for 60 GHz direct conversion receivers", IEEE MTT-s Digest.
- [3] G. Dambrine, A. Cappy, F. Heliodore, and E. Playez, "A New Method for Determining the FET Small-Signal Equivalent Circuit," IEEE Trans. Microwave Theory & Tech., Vol. 36, pp. 1151~1159, July 1988.
- [4] Michael W. Chapman and Sanjay Raman, "A 60 Ghz Uniplanar MMIC 4X Subharmonic Mixer" , 2001 IEEE MTT-s Digest, pp. 95~98.
- [5] A. Werthof, H. Tischer, T. Grave, "High Gain PHEMT Frequency Doubler for 76 Ghz Automotive Radar", 2001 IEEE MTT-s Digest, pp. 107~109.
- [6] Il-Hyeong Lee, Seong-Dae Lee and Jin-Koo Rhee, "Studies on Air-Bridge Processes for mm-Wave MMIC's Applications", Journal of the Korean Physical Society, 35(12), pp. S1043~S1046, 1999.
- [7] Woo-Suk Sul, Byeong-Ok Lim, Seong-Dae Lee, Dong-Hoon Shin, Sam-Dong Kim, Soon-Koo Kim, Yong-Hoh Kim and Jin-Koo Rhee, "Studied on the fabrication of 0.1 um Γ -gate PHEMT's", Proceedings of ITC-CSCC 2001, pp. 1017~1020.