

Spiral 형태의 DGS에 대한 새로운 등가 모델링 회로 구현 및 바이오 영향

°김 철수, 강 광용, 임 종식*, 남 상욱*, 장 성근**, 안 달***

전자통신연구원 원천기술연구소

* 서울대학교 전기공학부

** 순천향대학교 응용과학부

*** 순천향대학교 정보기술공학부

Email : chul@ramrec.sch.ac.kr

The Equivalent Modeling Circuit and Bio Effect of DGS with Spiral type

Chul-Soo Kim, Kwang-Yong Kang, Jong-Sik Lim*, Sangwook Nam*, Sung-Keun Chang**, and Dal Ahn***

Telecommunication Basic Research Lab., ETRI

* School of Electrical Engineering, Seoul National Univ.

** Div. of Applied Sciences, Soonchunhyang Univ.

*** Div. of Information Technology Eng., Soonchunhyang Univ.

Abstract

본 논문에서는 접지면에 스파이럴 형태로 식각된 패턴을 갖는 DGS (Defected Ground Structure) 전 송선로가 제시되었다. 제시된 스파이럴 DGS 회로에 대한 새로운 등가회로 모델을 제안하였고 등가회로의 각 파라미터는 EM-시뮬레이션과 DGS의 공진 특성 조건식으로부터 유도하였다. 스파이럴 DGS의 등가회로는 $\lambda/2$ 단락 전송선로와 병렬로 연결된 인덕터로 구성된 비교적 간단한 구조로 제시되었다. 등가회로의 각 파라미터를 추출하고 기존의 아령 형태의 DGS 회로와 특성을 비교하여 장단점에 따른 그 응용성을 고찰하였다.

1. 서 론

마이크로파 영역에서 접지면에 인위적인 식각된 패턴을 형성하여 그 특성을 이용하는 PBG(Photonic Band-gap)구조나 DGS(Defected Ground Structure)의 연구가 활발히 진행되고 있다.[1-4] 이러한 구조들은 여파기, 안테나, 전력 증폭기 등 다양한 소자에 응용되고 있으며 특히 DGS의 경우 전송선로의 유효 인덕턴스를 크게 증가시킬 수 있는 효과적인 구조로 이용되고 있다. 또한 DGS 회로에 대한 집중 소자와 전송선로 등가회로 모델링이 이루어져 대역 통과 여파기, 결합기, 전력 분배기 등, 다양한 소자에 정확한 응용을 가능하게 하였다.[5-8]

본 논문에서는 DGS의 식각된 새로운 형태를 제시하였다. 결합 구조를 스파이럴 형태를 갖게 하여

그 특성을 고찰하고 등가회로를 제안하여 각 파라미터들을 유도하였다. 먼저 모델링을 위해 하나의 스파이럴 형태의 결합구조를 갖게 하여 3D EM-시뮬레이션을 통해 특성을 예측하였다. 시뮬레이션 결과는 유효 인덕턴스와 커패시턴스가 크게 증가되고 급격한 감쇄특성을 갖으며 특정 대역에서 저지 대역을 형성하였다. 기존의 아령 형태의 DGS 특성에 비해 대역저지의 주파수 대역이 좁고 3dB 차단 주파수와 공진 주파수가 가깝게 나타났다. 또한 동일한 크기의 아령 형태의 DGS보다 스파이럴 형태의 DGS 회로가 공진 주파수가 크게 감소함을 보였다.

제시된 스파이럴 형태의 DGS는 좁은 대역 저지 특성을 나타내어 $\lambda/2$ 단락 전송선로와 병렬로 연결된 인덕터로 구성된 비교적 간단한 구조의 등가회로로 하였다. 등가회로의 각 파라미터는 EM-시뮬레이

선과 스파이럴 DGS 회로의 공진 조건을 이용하여 파라미터를 추출하였다. 추출된 등가회로의 파라미터는 EM-시뮬레이션과 매우 일치함을 보였다. 또한 제시된 스파이럴 형태의 DGS는 복사가 적으며 적층형 구조에 매우 유리하며 MMIC 등 다양한 응용이 기대된다.

1. Spiral DGS의 등가회로

그림 1은 본 논문에서 제안한 접지면에 위치한 식각된 스파이럴 형태의 DGS를 갖는 마이크로스트립 전송선로를 나타낸다.

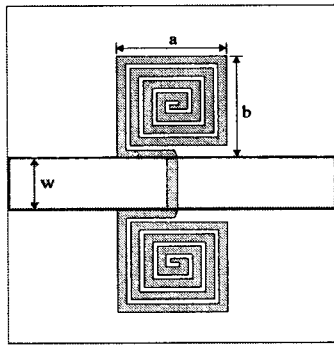


그림 1. 스파이럴 형태의 DGS 전송선로

제시된 스파이럴 DGS 전송선로의 EM-시뮬레이션 결과가 그림 2에 나타내었다. 시뮬레이터는 Ansoft사의 HFSS V7.0을 이용하였다.

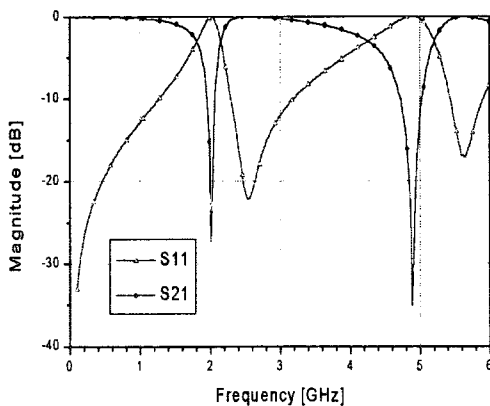


그림 2. 제시된 스파이럴 DGS의 EM-시뮬레이션 특성

그림 2에서 하나의 스파이럴 DGS에 의해 2GHz 근방에서 감쇄극이 나타남을 볼 수 있다. 또한 기존의 아령 형태의 DGS 특성에 비해 감쇄극 주파수가 크게 감소하였고 감쇄극 바로 상위 주파수(2.55GHz)에서 전달함수의 극점이 영이됨을 볼 수 있다.

시뮬레이션에 사용된 기판은 유전율 2.2, 두께가 31mil인 ROGERS사의 RT/duroid 5880을 사용하였다. 스파이럴 DGS 셀의 각 파라미터는 $a = b = 5\text{mm}$ 이고 식각된 패턴의 폭은 0.4mm 이며 식각 패턴 간 간격은 0.2mm 로 하였다. 전송선로의 폭(w)은 일반적인 마이크로스트립 구조의 특성임피던스 50Ω 인 2.5mm 로 하였다. 그림 2의 시뮬레이션 결과로부터 스파이럴 DGS의 등가회로를 구하기 위한 구조를 그림 3에 나타내었다.

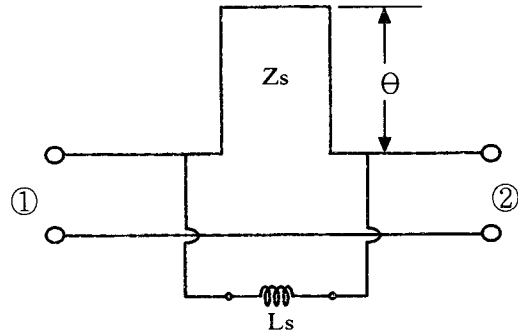


그림 3. 스파이럴 DGS의 등가회로

제시된 스파이럴 DGS의 등가회로는 그림 3과 같이 $\lambda/2$ 단락 스테브와 하나의 인덕터로 구성되었다. 특성 임피던스 Z_s 를 갖는 단락 스테브는 감쇄극위의 주파수 2.55GHz에서 전기적 길이 $\lambda/2$ 를 갖는다. 등가회로의 각 파라미터는 극점과 영점의 주파수 정보를 이용하여 스파이럴 DGS 회로의 공진조건으로부터 구할 수 있다. 식 (1)은 스파이럴 DGS를 바라본 입력 어드미턴스이다. 공진주파수에서 식 (1)은 영이 되어야한다. 또한 식 (2)는 3dB 차단 주파수를 이용하기 위하여 버터워스 1단 대역 저지 여파기의 입력 어드미턴스를 나타낸다.

$$Y_{in} = -j \left(Y_0 \cot \theta_0 + \frac{1}{\omega_0 L_s} \right) \quad (1)$$

$$Y_B = j \omega_0 C_k \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \quad (2)$$

따라서 3dB 갖는 주파수에서 식 (1)과 식 (2)의 입력 어드미턴스는 같아야한다. 그리고 단락 스테브의 전기적 길이는 2.55GHz에서 $\lambda/2$ 이다.

그러므로 그림 3의 등가회로의 각 파라미터는 식 (1)과 (2)의 조건식으로부터 L_s 와 Z_s 는 각각 $4.5nH$ 와 69.7Ω 의 값을 갖고 단락 스텐브의 전기적 길이는 $2.55GHz$ 에서 180° 를 갖는다.

III. Spiral DGS의 시뮬레이션 특성 비교

추출된 등가회로의 타당성을 확인하기 위하여 EM 파 회로 시뮬레이션과 동시에 그림 4에 나타내었다. 그림 4에서 $4GHz$ 까지는 잘 일치하나 그 이상의 주파수 대역에서는 등가회로의 하모닉 성분과의 차에 의해 오차가 발생된다. 따라서 광대역 모델링을 위해서는 주파수의 함수가 포함된 새로운 파라미터가 삽입되어야 한다.

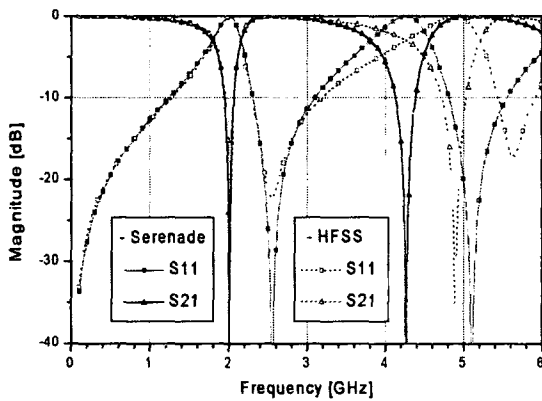


그림 4. 스파이럴 DGS의 등가회로 시뮬레이션

그림 5는 대역 저지 여파기로서의 응용을 위하여 두 개의 스파이럴 형태의 DGS를 갖는 전송선로를 나타내었다. 두 개의 스파이럴 간격 d 는 $5.0mm$ 로 하였고 그의 파라미터는 그림 1과 동일하다.

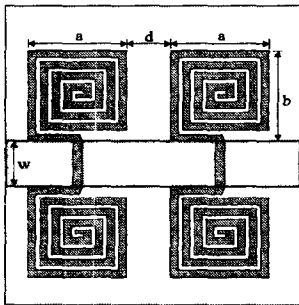


그림 5. 두 개의 스파이럴 DGS 회로도.

그림 6은 그림 5의 EM-시뮬레이션 결과를 나타내었고 그림 7은 추출된 등가회로를 종속 연결하여 특성을 나타내었다. 그림 6과 7의 결과를 비교하면 비교적 잘 일치함을 보였다. 그러나 저지대역에서 S_{21} 의 특성이 다를 수 있다. 즉 그림 6과 달리 그림 7의 무한대의 영점($2GHz$)이 한 주파수에서 발생된 것을 볼 수 있다. 이것은 등가 모델링할 때 손실을 고려하지 않고 무손실 등가회로로 설정하여 생긴 오차이다. 따라서 좀더 정확한 등가회로는 정확한 손실도 계산되어야 한다. 그러나 단위 스파이럴 DGS를 종속 연결시에도 등가회로가 잘 일치함을 확인할 수 있다.

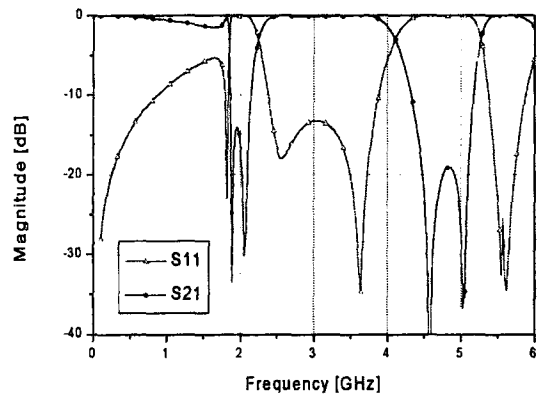


그림 6. 두 개의 스파이럴 DGS의 EM-시뮬레이션

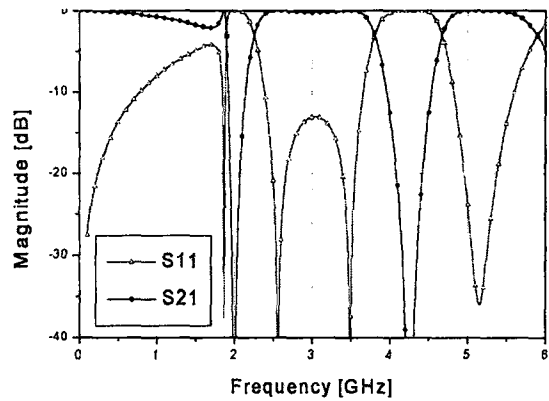


그림 7. 두 개의 스파이럴 DGS의 등가회로 시뮬레이션

그림 8은 하나의 스파이럴 DGS에 대한 복사 손실을 확인하기 위한 시뮬레이션 결과이다. 기존의 아령 형태의 DGS 회로 보다 복사 손실이 적은 특성을 보였다.[5] 따라서 스파이럴 DGS 회로를 이용할 경우 복사손실이 적어 인체에 미치는 영향 또한 적을 것이다.

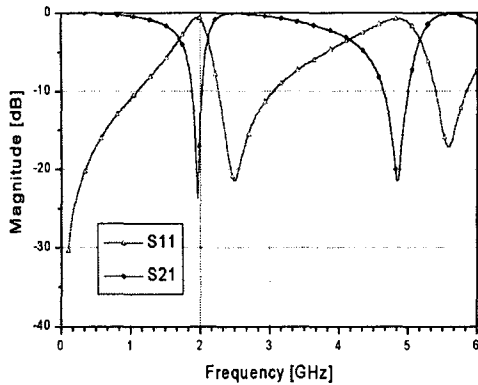


그림 8. Radiation 경계 조건의 시뮬레이션

IV. 결 론

본 논문에서는 새로운 식각된 패턴을 갖는 DGS 회로와 그 등가회로를 제시하였다. 식각된 구조를 스파이럴 형태로 하여 EM-시뮬레이션과 공진 조건을 이용하여 등가회로의 각 파라미터들을 유도하였다. 시뮬레이션 결과는 급격한 감쇄 특성으로 저지대역을 형성한다. 또한 동일한 크기의 아령 형태의 DGS 보다 스파이럴 형태의 DGS 회로가 공진 주파수가 크게 감소하였고 복사 손실이 개선되어 인체에 미치는 영향을 줄일 수 있다.

제시된 스파이럴 형태의 DGS는 $\lambda/2$ 단락 전송선로와 병렬로 연결된 인덕터로 구성되어 간단한 구조를 갖으며 추출된 등가회로와 파라미터는 EM 및 회로 시뮬레이션이 매우 일치함을 보여 등가회로의 타당성을 보였으며 제시된 구조는 적층형 구조에 매우 유리하여 MMIC 등 다양한 응용이 기대된다.

감사의 글

본 연구에 시뮬레이션 소프트웨어를 협조해 주신 Ansoft Korea에 감사 드립니다.

참고문헌

[1] V. Radisic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D photonic bandgap structure for microstrip lines," *IEEE Microwave Guide Wave Lett.*, Vol.8, No.2, pp. 69-71, Feb. 1998.

[2] M. P. Kesler, J. G. Maloney, and B. L. Shirley, "Antenna design with the use of photonic bandgap material as all dielectric planar reflectors," *Micro-wave Opt. Tech. Lett.*, Vol. 11, No. 4, pp. 169-174, Mar. 1996.

[3] Y. Qian and T. Itoh, "Planar periodic structures for microwave and millimeter wave circuit applications," *IEEE MTT-s Int. Microwave Symp. Dig.*, pp. 1533-1536, June 1999.

[4] R. Coccioli, K. P. Ma, and T. Itoh, "UC-PBG substrate for planar antennas," *29th EUMC Proc.*, pp.158-161, Oct. 1999.

[5] D. Ahn, J. S. Park, C. S. Kim, J. Kim, Y. Qian, and T. Itoh, "A design of the low-pass filter using the novel microstrip defected ground structure", *IEEE Trans. on MTT*, Vol. 49, No. 1, pp. 86-93, Jan. 2001.

[6] J. S. Yun, G. Y. Kim, J. S. Park, D. Ahn, K. Y. Kang, and J. B. Lim "A design of the Novel Coupled Line Bandpass Filter Using Defected Ground Structure," *Int. Microwave Symp. Dig.*, Vol. 1, pp.327-330, June 2000.

[7] C. S. Kim, G. Y. Kim, J. S. Park, and D. Ahn, "A design of the novel Wilkinson 3dB-power divider using the defected ground structure," *Proc. of ICEIC*, Vol.1, pp.382-385, Aug. 2000.

[8] J. S. Lim, S. W. Lee, C. S. Kim, J. S. Park, D. Ahn, and S. Nam, "A 4:1 unequal Wilkinson power divider" *IEEE Microwave and Wireless Components Letters*, vol. 11, No. 3, pp. 124-126, March 2001.