

# SiGe HBT를 이용한 50MHz-3GHz 대역폭의 광대역 증폭기 IC 설계

이호성, 박수균\*, 김병성  
성균관대학교 전기전자 및 컴퓨터 공학부  
Tachyonics\*

## The Design of 50MHz-3GHz Wide-band Amplifier IC Using SiGe HBT

Ho-Sung Lee, Soo-Gyun Park\*, Byung-Sung Kim  
Dept. of Electronic Engineering, Sung Kyun Kwan University  
Tachyonics\*

### Abstract

This paper presents the implementation of wide-band RFIC amplifier operating from near 50MHz to 3GHz using Tachyonics SiGe HBT foundry. Voltage shunt feedback is used for the flat gain and the broad band impedance matching. Initial design parameters are calculated using the low frequency small signal analysis. Since the HBT model was not available at the design time, discrete tuning board was made for fine tuning in the low frequency range. Fabricated amplifier shows 12dB gain with 1dB fluctuation and P1dB reaches 15dBm at 850MHz.

### I. 서 론

정보량이 수 Gbps 이상이면 대역폭이 DC에서 수 GHz인 광대역 증폭기가 필요하다. 본 논문에서는 Tachyonics의 SiGe HBT를 사용하여 2.5GHz 대역폭에 15dB 이득을 갖는 광대역 증폭기 IC를 설계, 제작한 결과를 제시한다. 설계시점에서 출력단 트랜지스터의 모델링이 완성되지 않아 저주파 해석을 통해 설계 파라미터의 초기값을 설정하고 하이브리드로 제작하여 미세 조정하였다. 하이브리드 증폭기는 집중소자 형태로 설계되었기 때문에 동작특성이 300MHz미만 대역에서만 유효하나, 피드백 이론에 따르면 저주파 대역에서 원하는 정합 특성과 이득특성을 얻으면 고주파 대역에서는 평탄한 이득을 얻을 수 있으며 피드백 증폭기의 대역폭

은 트랜지스터의 고유한 주파수 특성에 의해 결정된다. 본 논문에서 사용한 Tachyonics의 SiGe HBT는 0.6 $\mu$ m $\times$ 8 $\mu$ m 단위 트랜지스터가  $f_T$ :40GHz 특성을 갖고 있기 때문에 최소 3GHz의 대역폭을 갖을 것으로 예측하고 저주파 설계 및 검증을 진행하였다.

### II. 증폭기사양 및 저주파 설계

본 논문에서 제작하고자 하는 광대역 증폭기의 세부 사양은 표 1과 같다. 표 1의 사양을 충족시키기 위하여 출력단에  $I_c=40mA$ 에서  $P1dB=20dBm$ 의 조건을 만족하는 0.6 $\mu$ m  $\times$  40 $\mu$ m  $\times$  4 SiGe HBT를 병렬로 사용하였다.

Bandwidth	50MHz - 3GHz
P1dB	18 dBm
Gain	15 dB
VSWR	1.8이하
Operating Voltage	5V
Operating Current	70 - 80mA
Gain ripple	± 1dB
Device	SiGe HBT

표 1. Wide-band Amplifier를 위한 사양  
Table 1. Spec for wide-band MMIC amp

RFIC의 설계 및 제작에 있어서 중요한 요소중 하나는 소자 모델의 정확성이다. 이는 한번 IC가 제작되면 더 이상의 미세 조정이 불가능하기 때문이다. 그러나 본 논문의 증폭기를 설계할 시점에서는 출력단 트랜지스터의 모델라이브러리가 완성되지 않아 저주파 설계를 통해 초기값을 설정하고 하이브리드로 증폭기를 제작하여 저주파 영역, DC - 300MHz에서 미세 조정하였다. 부궤환 이론에 따르면 피드백을 통한 대역폭의 확대는 그림 1에서와 같이 트랜지스터의 고유한 이득 특성을 저주파 대에서 끌어내려 이득의 평탄화를 이루는 것이다[1]. 따라서 저주파에서 이득과 정합특성을 맞추면 증폭기의 대역폭은 트랜지스터의 고유한 이득 특성과 부궤환 이론에 의해 결정되게 된다.

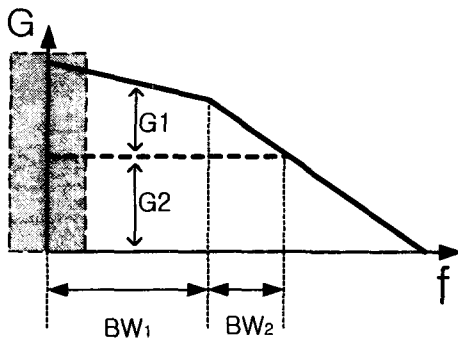


그림 1. feedback이론의 이득 및 대역변화  
Fig 1. Variation of gain and BW using feedback

설계한 증폭기의 구조는 그림 2와 같다. 입력단의 Q1은 에미터 팔로워 구조로, 출력단의 Q2는 공통 에미터 구조로 구성된다. 에미터 디제너레이션 저항은 안정도를 높이고 바이어스 전류를 설정하는데 이용되며, 이득과 대역폭을 결정하는 역할은 입력단 바이어스 회로의 Rf가 하게 된다. 입출력 임피던스는 Re 및 Rf의 값에 동시에 영향을 받는다.

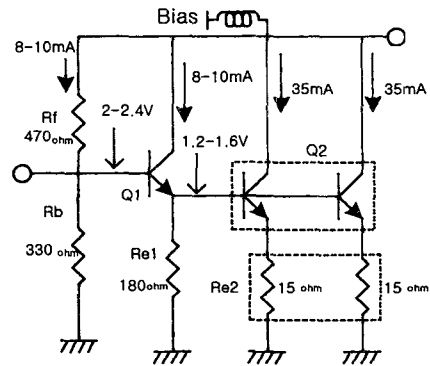


그림 2. 증폭기의 회로도  
Fig 2. Circuit of wide-band amp

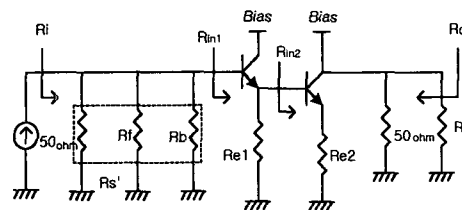


그림 3. 초기치 계산을 위한 간단한 등가회로  
Fig 3. Equivalent circuit of wide-band amp

Q2의 바이어스 전류를  $I_{C2}=70mA$ 로 놓고  $\beta=100$ 이라 가정하면,  $I_{B2}=0.7mA$ 이고 Q2의 베이스 전류 로딩을 고려하여  $I_{C1}=7mA$ 로 설정하면,  $I_{B1}=0.07mA$ 가 된다. P1dB가 18dBm이고 이득이 15dB이므로 최대 입력 전력을 3dBm으로 보면 Q1의 베이스에 걸리는 최대 전압이 약 0.45V이므로 Q2의 베이스 바이어스 전압은 최소 0.9V를 유지해야 한다. 약간의 여유를 뒤  $V_{B1}=1.2V$ 로 설정하면 바이어스 전류를 유지하기 위한  $R_{e1}$ ,  $R_{e2}$ 의 값을 결정할 수 있다.  $R_{e1}$ ,  $R_{e2}$ 를 트랜지스터의 일부로 간주하면 피드백 회로는 그림 3과 같이 단순히 Rf에 의한 병렬 궤환 회로가 되며 증폭기의 구조는 트랜스 레지스턴스 타입이 된다. 이득과 입출력 정합임피던스는 피드백 이론에 따라[2], 아래와 같이 소자 값을 구할 수 있다.

$$V_{EQ1} = 1V, R_{E1} = \frac{1}{I_{E1}} \quad (1)$$

$$V_{EQ2} = \frac{1-0.78}{70mA} = R_{E2} \quad (2)$$

$$R_{it} = \frac{R_i}{1+A\beta_f} = \frac{R_i}{1+|A\beta_f|} = \frac{50}{1+|A\beta_f|} \approx 25$$

$$R_{of} = \frac{R_i}{1+A\beta_f} = \frac{R_f/50}{1+|A\beta_f|} = \frac{50}{1+|A\beta_f|} \approx 25$$

(3),(4)식에서 입출력 임피던스를 50ohm에 정합시키기 위하여 25로 놓고 계산한다.

$$\beta_f = -\frac{1}{R_f}, \quad A\beta_f = 1 \quad (5)$$

$$A = -\frac{50}{\beta R_{E1}} \beta \frac{R_{E1}}{R_{E1} + r_{e2} + \beta R_{E2}} \beta \cdot 50$$

$$\cong \frac{50^2 \cdot \beta}{R_{E1} + r_{e2} + \beta R_{E2}}$$

$$\cong \frac{50^2 \cdot \beta}{R_{E1} + R_{E2}} \quad (6)$$

(6)식에 (1), (2) 식에서의 Re1과 Re2를 대입하면 A를 구할 수 있으며,

$$\beta_f = \frac{1}{A} = -\frac{1}{R_f} \quad (7)$$

(7)식에 의해 Rf의 값을 구할 수 있다.

실제 제작에는 그림 4와 같이 하이브리드로 증폭기를 제작하고 미세 조정하여 결정된 값을 이용하였기 때문에 계산값과는 약간의 차이가 있다.

### III. 실험결과

저주파 대역 검증 및 미세 조정을 위해 유전율 4.6의 FR-4 기판에 칩 트랜지스터를 붙여 그림 2의 하이브리드 증폭기를 제작해 실험하였다. 최대한 IC와 동일하게 크기를 줄이기 위하여 0203 Size의 칩 저항을 사용하였지만, bias 회로에 의해 늘어나는 패턴의 길이는 줄일 수 없었다. 저주파 대역인, 1MHz - 300MHz 까지 바이어스, VSWR, 이득, P1dB가 만족되도록 저항값 들을 조정하였다. 총 바이어스 전류는 78mA이다.

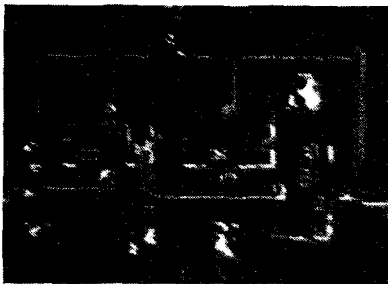


그림 4(a). 저주파검증을 위한 Hybrid board  
Fig 4(a). Hybrid board for low-freq. test

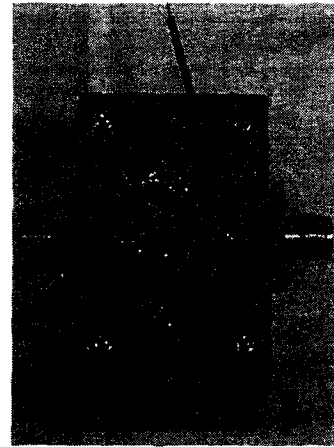


그림 4(b). 저주파검증을 위한 Hybrid board  
Fig 4(b). Hybrid board for low-freq. test

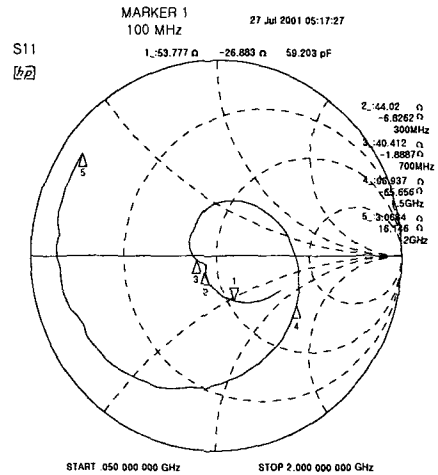


그림 5(a). 저주파 실험 S11  
Fig 5(a). S11 of low-freq. test

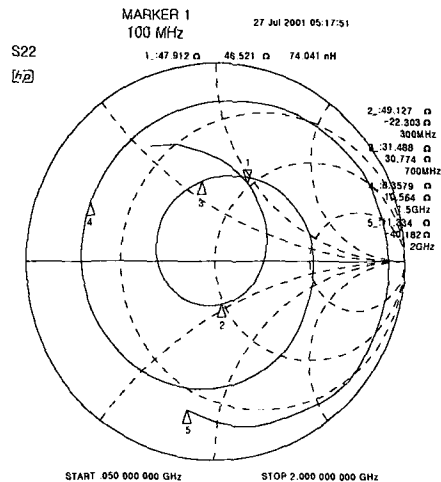


그림 5(b). 실험 S22  
Fig 5(b). S22 of low-freq. test

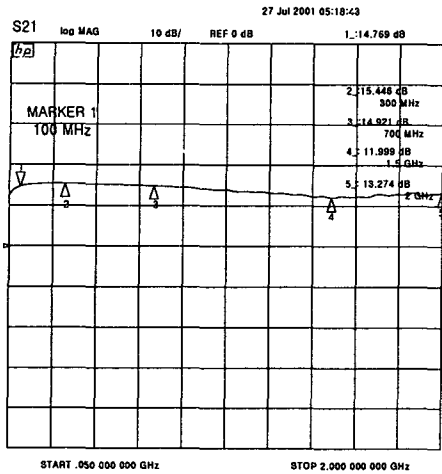


그림 6. 제작된 저주파 검중용 증폭기의 이득 특성  
Fig 6. S21 of low-freq. test

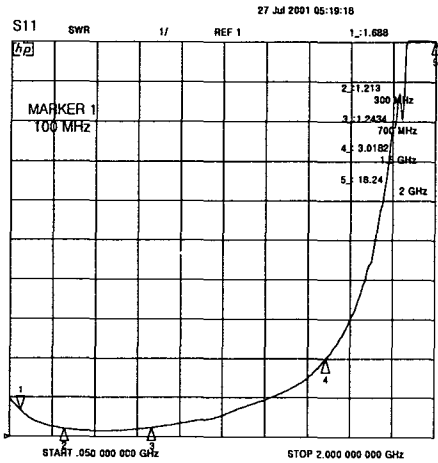


그림 7. 제작된 저주파 검중용 증폭기의 VSWR 특성  
Fig 7. VSWR of low-freq. test

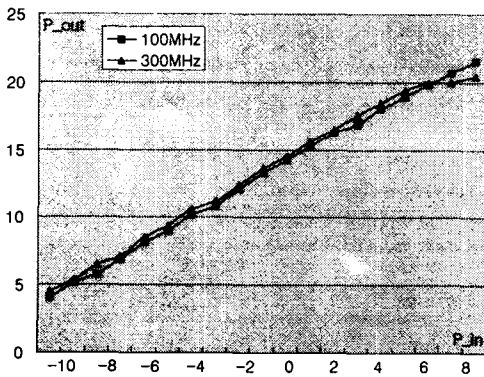


그림 8. 저주파대역 Power-test  
Fig 8. Power test of low-freq.

그림 7의 실험결과에서 알 수 있듯이 고주파 대역에서는 VSWR 특성이 사양을 만족하지 못하

나, 이는 보드상의 패턴으로 인한 기생성분의 영향이다. IC로 제작될 경우 패턴으로 인한 기생성분의 영향은 현저히 줄어들 것이다. 저주파에서는 P1dB 또한 목표로 했던 18dBm에 근접한 결과를 보이고 있으며 이득도 사양을 만족한다. 하이브리드로 제작된 증폭기의 설계 파라미터를 이용해 제작된 IC의 특성을 바이어스 티와 프로브 스테이션을 사용하여 측정하였다. 그림 9는 IC의 S11, S22 특성으로 2GHz까지 VSWR 사양을 만족함을 확인할 수 있다. 저주파에서 하이브리드 증폭기와 IC의 입출력 특성에 차이가 나타나는 것은 하이브리드 회로의 바이어스 패턴 및 측정 기준면의 차이 때문으로 판단된다. 입력 임피던스에서 위상 차이는 있으나 VSWR 특성은 유사함이 확인되고 있다.

그림 10은 제작된 IC의 이득 특성이고 그림 11은 전력전달 특성이다. Power-test 결과, 이득과 P1dB가 하이브리드 증폭기에 비해 3dB정도 낮게 나타나고 있다. 이러한 특성의 저하는 일차적으로 바이어스 전류가 하이브리드 회로에 비해 12mA 정도 적게 들어가는 데 있는 것으로 추정되며 현재 그 원인을 분석중이다. IC 실험에서, 총 바이어스 전류는 66mA이다.

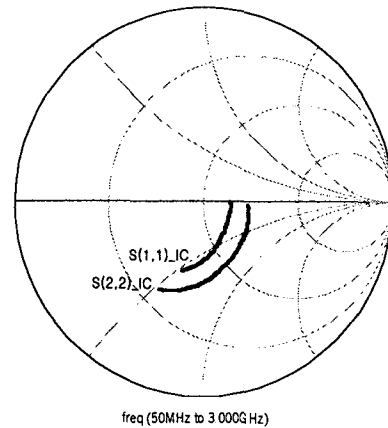


그림 9. 제작된 IC의 S11과 S22  
Fig 9. S11, S22 of MMIC

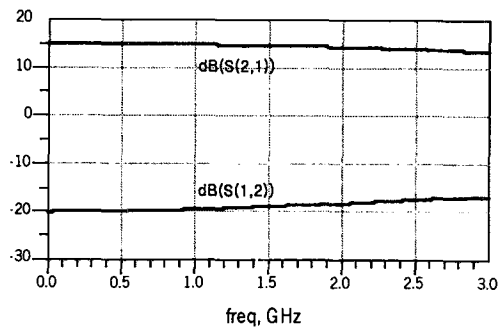


그림 10. 제작된 IC의 이득 특성  
Fig 10. S21, S12 of MMIC

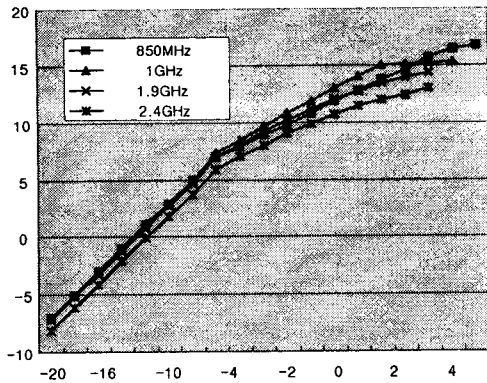


그림 11. IC Power-test 결과값  
Fig 11. Power-test of MMIC

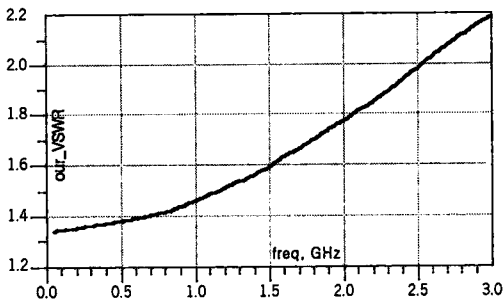


그림 12. 제작된 IC의 입력 VSWR 특성  
Fig 12. VSWR of MMIC

#### IV. 결 론

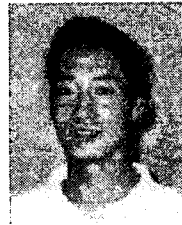
본 논문에서는 Tachyonics의 SiGe HBT를 이용하여 50MHz에서 3GHz까지 동작하는 광대역 MMIC 증폭기 제작을 목표로 하였다. 본 논문의 실험 시점에서는 트랜지스터의 모델링이 완료되지 않은 시점이었기 때문에 저주파 해석을 통해 파라미터의 초기값을 계산하였다. 따라서 집중소자 형태의 하이브리드 증폭기를 제작하여 저주파 대역에서 실험하였고, 15dB의 이득과 18dBm의 P1dB 사양을 충족하는 결과를 얻었다. 하이브리드 증폭기의 파라미터들은 저주파 검증실험을 하면서 조금씩 미세 조정을 하였기 때문에 초기 계산치와는 약간의 차이가 있다. 하이브리드 증폭기를 제작하여 저주파 대역의 결과값을 검증하였고, 미세 조정된 파라미터 값을 이용해 IC를 제작하여 실험하였다. IC 실험에서는 하이브리드 증폭기의 결과와는 달리 고주파 대역에서의 기생성분 효과가 현저히 줄어든 결과를 확인하였고, 입출력 정합특성도 사양을 만족하는 결과를 얻을 수 있었다. 하지만 이득 및 출력 전력이 3dB 정도 낮은 결과를 보이고 있다. 결과값에 차이를 보이는 것은 저주파 검증을 위한 하

이브리드 증폭기와 On-wafer test 밖에 할 수 없었던 IC실험에서의 실험 기준면에 차이가 있을 수 있지만, 가장 큰 원인으로 생각되는 문제점은 저주파 실험 때보다 IC실험에서 바이어스 전류가 약 12mA정도 덜 흐르는 것이 결과값에 가장 큰 영향을 주는 것이라 생각한다. 이 부분에 대해서 다시 한번 검증하고, 연구되어야 할 것이다.

#### V. 참고문헌

- [1] Thomas H. Lee, *The Design of CMOS Radio-Frequency Integrated Circuits*, Cambridge University Press., pp. 385-398, 1998.
- [2] Adel S. Sedra, Kenneth C. Smith, *Microelectronic Circuits*, Oxford University Press., pp. 667-708, 1982
- [3] S.Nam, S.Miya, M.Ozaki, I.D.Robertson, "A comparison of topologies for single-ended millimeter-wave monolithic amplifier design" IEEE, MTT-s International, 1998.

이 호 성



1999년: 경기대 전자공학과 (공학사)  
2001년: 성균관대 전기 전자 및 컴퓨터 공학부 (공학석사)  
[관심분야] RFIC설계, RF 부품 설계

박 수 균

1985년: 전북대 전자공학과(공학사)  
1988년~현재: Tachyonics(구. 대우반도체) 책임 연구원  
[관심분야] SiGe HBT, BiCMOS 소자개발, MMIC, PAM 개발

김 병 성



1989년: 서울대학교 전자공학과 (공학사)  
1991년: 서울대학교 전자공학과 (공학석사)  
1997년: 서울대학교 전자공학과 (공학박사)  
1997년~현재: 성균관대 전기 전자 및 컴퓨터 공학부 교수  
[관심분야] RF MMIC, 능동 수동 소자 Modeling