

단락 스텐브 정합 회로를 이용한 ISM band의 소 신호 증폭기 설계 및 구현에 관한 연구

이승훈⁰, 황용호, 송우영
청주대학교 전자공학과

A study on the Design and Implementation Method of Small Signal Amplifier Using Short Stub Matching Network

Seung-Hoon Lee, Yong-Ho Hwang, Woo-Young Song
Dept. of Electronics Engineering, Chongju University

요 약

본 논문에서는 self-bias 구조를 갖는 소 신호 증폭기에 대해 논의된다. 주파수 영역은 ISM band (Industrial/Scientific/Medical band) 인 무선 랜 (WLL : Wireless Local Loop) 대역 5.8GHz 에서 설계하였다. 제시된 self-bias 구조는 단일 전원만을 사용한다는 장점을 가지고 있으며 입력 단에서 RFC ($\lambda/4$ 전송선로)를 제거하고 매칭 회로에서 단락 스텐브를 사용함으로 구조를 간단히 하였다. 이러한 bias조건에서 FET의 이득은 11dB이고 회로 설계 후 측정 결과는 입력 반사 손실 -16.455dB, 이득은 8.095dB이다. 이 소 신호 증폭기는 간단한 구조로 구현된 장점 뿐 만 아니라 무선 랜 분야에서도 충분히 응용 될 수 있으리라 기대된다.

I. 서 론

초고주파 공학 분야에 대한 관심은 2차 세계 대전 동안에 MIT 무선연구실에서의 발단 이래로 끊임없이 계속되어 왔다. 그 중에서도 초고주파 증폭기와 오실레이터의 분야보다 더 큰 변화를 가져온 것은 없을 것이다. 이러한 증폭기와 오실레이터에 이용되는 능동소자(active device)는 진공관, 클라이스트론과 마그네트론으로부터 바이폴라 트랜지스터와 GaAs FET까지 발전되어왔다. 전송선로는 도파관으로부터 동축선로, 마침내는 마이크로 스트립까지 변화해왔다.^[1]

초고주파 증폭기는 일반적으로 2가지 종류로 분류되어 진다. 하나는 트랜지스터 증폭기로 쌍극성 트랜지스터나 GaAs FET를 사용하고 다른 하나는 반사형 증폭기로 부정저항성분을 갖는 즉, IMPATT, Gunn, Tunnel 다이오드를 사용한다.

초고주파회로에 있어 증폭은 가장 기본적이면서도 널리 통용되고 있는 기능중의 하나이다. 과거에는 초

고주파증폭기는 대개 관(tube)이나 부정저항(negative resistance)을 갖는 다이오드를 사용했으나 요즘에는 GaAs FET를 더 많이 사용한다. 쌍극성 트랜지스터도 낮은 초고주파 주파수대의 증폭기로 사용되며 특성도 개선되고 있다.^[2]

본 논문에서는 대역폭을 ISM band인 무선 랜 대역에서 설계하기 위해서 트랜지스터를 현재 초고주파 대역에서 가장 좋은 성능을 나타내는 PHEMT(Pseudomorphic High Electron Mobility Transistor)를 사용하고, DC bias 회로는 self-bias 회로 구조로 입력 단 RFC를 단락 스텐브로 대체하여 회로의 간략화를 제시하고자 한다.

II. 본 론

II-1. Self-bias 회로의 구조

일반적으로 4GHz 이상 주파수 대역에 사용된 초고주파 증폭기는 양, 음 전압을 사용하는 바이어스 형

태를 갖고 설계되어졌다. 하지만 본 논문에서는 그림 1에서와 같이 단일 전원만을 가지고 FET를 동작시킬 수 있는 self-bias 회로를 그림 2에서처럼 마이크로 스트립 단락 스테르브를 사용하여 바이어스 회로를 간단하게 하였다.

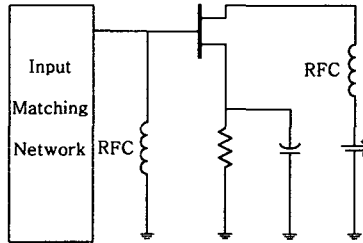


그림 1. Self-bias회로

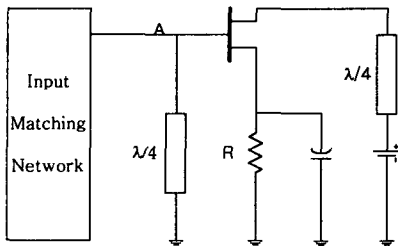


그림 2. 마이크로스트립으로 RFC를 구현한 self-bias 회로

그림 2에서 $\lambda/4$ 전송선로는 그림 1에서 RFC와 같이 직류에서만 단락 상태가 되고 AC에서는 개방 상태가 된다. 즉, RF신호가 인가된 상태에서는 $\lambda/4$ 전송선로의 특성으로 인하여 A지점이 개방 상태가 되고 RF 신호가 접지 쪽으로 흐르지 않는다. 그러나 본 논문에서는 그림 3에서처럼 입력 정합회로를 단락 스테르브로 구현하여 직류는 접지되고 동시에 정합 회로도 사용 할 수 있게 하였다.

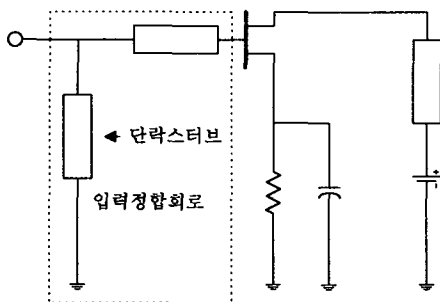


그림 3. 입력정합회로를 포함한 바이어스회로

III. 증폭기 이론 및 설계

III-1. 안정도

초고주파 증폭기의 설계에 있어 안정도는 매우 중요하게 고려되어야 할 요소로서 산란계수, 정합회로 등에 의해서 결정된다.

4단자 망에서 발진은 입, 출력 단자가 부정저항을 가질 때, 즉 $|\Gamma_{in}| > 1$ 이나 $|\Gamma_{out}| > 1$ 일 때 나타난다.

안정도에서 무조건 안정 상태 조건은 정해진 주파수에서 다음과 같이 구해진다.

$$|\Gamma_S| < 1 \quad (1)$$

$$|\Gamma_L| < 1 \quad (2)$$

$$|\Gamma_{in}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{11}\Gamma_S} \right| < 1 \quad (3)$$

$$|\Gamma_{out}| = \left| S_{22} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{11}\Gamma_S} \right| < 1 \quad (4)$$

또 다른 방법으로는 식(1)에서 식(4)를 정리하면 다음과 같이 정리 될 수도 있다.

$$K > 1 \quad (5)$$

$$1 - |S_{11}|^2 > |S_{12}S_{21}| \quad (6)$$

$$1 - |S_{11}|^2 > |S_{12}S_{21}| \quad (7)$$

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad (8)$$

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| \quad (9)$$

따라서, 무조건 안정 상태는 식(10)과 같이 간단히 정의 될 수 있다.

$$K > 1, |\Delta| < 1 \quad (10)$$

특별한 경우의 예로, 4단자 망이 단방향일 때, 즉 $S_{12} = 0$ 인 경우에는 다음과 같이 식이 정리된다.

$$K = \infty \quad (11)$$

$$(1 - |S_{11}|^2)(1 - |S_{22}|^2) > 0 \quad (12)$$

그러므로, 이 경우 S_{11} 과 S_{22} 값이 1보다 작은 값을 가질 때 안정성이 보장됨을 알 수 있다.^[3]

III-2. 이득

그림 4에서 P_{in} 은 source로부터 회로망 쪽으로 전달되어온 전력을 말하고 P_{out} 은 회로망에서 부하쪽으로 전달되어온 전력을 말한다.

P_{avs} , P_{avo} , P_{in} 과 P_{out} 의 관계는 다음과 같다.

$$P_{avs} \geq P_{in} \text{ and } P_{avo} \geq P_{out}$$

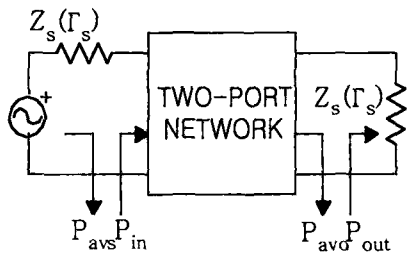


그림 4. 4단자망에서의 전력 흐름

그림4에서 세 가지 전력(G_p, G_t, G_a) 이득은 다음과 같이 정의된다.[4]

$$G_p = (\text{Ordinary}) \text{ Power Gain} = \frac{P_{out}}{P_{in}} \quad (13)$$

$$G_t = \text{Transducer Power Gain} = \frac{P_{out}}{P_{avs}} \quad (14)$$

$$G_a = \text{Available Power Gain} = \frac{P_{avo}}{P_{avs}} \quad (15)$$

III-3. 시뮬레이션

본 본문에서 FET는 ATF-35143 PHEMT, 기판은 TLX-9 비유전율 2.5를 사용하여 단일 스타브로 입, 출력 정합 회로를 구성하였다.

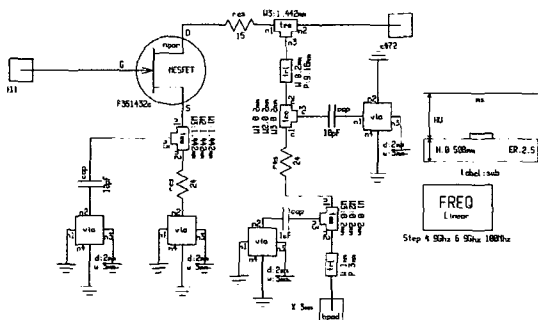
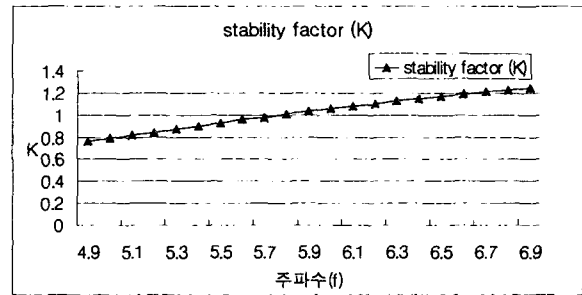
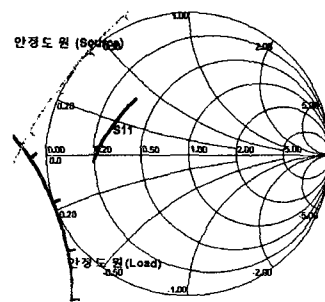


그림 5. Bias회로를 포함한 ATF-35143의 회로도^[5] (정합회로 제외)

그림 5는 ATF-35143의 안정도를 절대적 안정 영역으로 위치하게 하기 위해서 소자의 드레인 단자쪽에 안정화 저항을 삽입하였다. 이로 인하여 그림 6에서 K가 1.01로 식(5)의 조건을 만족하게 되었고 스미스 차트를 통해 이를 확인하였다.



(a) stability factor



(b) stability circle

그림 6. Bias회로를 포함한 ATF-35143의 안정도

그림 7에서는 그림 5회로에 입, 출력 정합회로를 구성하여 최종 회로를 설계하였고, 이러한 결과는 그림 8에서 S11과 gain circle을 스미스 차트에 나타내어 결과를 확인하였다.

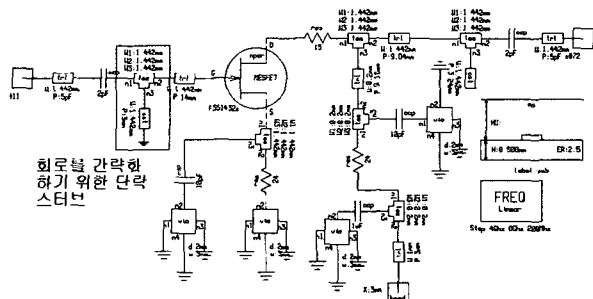


그림 7. ISM band대역 소 신호 증폭기의 회로도

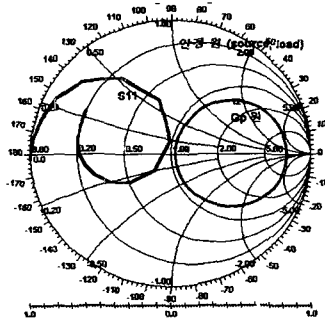


그림 8. 그림 7의 S11과 gain circle

IV. 구현 및 실험

본 논문에서 제작된 ISM band의 소 신호 증폭기는 Ansoft사의 세레나데 소프트웨어를 사용하여 설계 및 시뮬레이션을 하여 결과를 확인하였고 구현을 위해서 그림 9과 같이 음화필름을 제작하였다.

제작된 음화필름은 에칭 과정을 거쳐 그림 10과 같이 증폭기를 구현하였다.

측정은 Anritsu사의 벡터 스펙트럼 분석기 37369C를 사용하였고 그림 11에서 시뮬레이션 결과와 측정결과를 비교하였다.

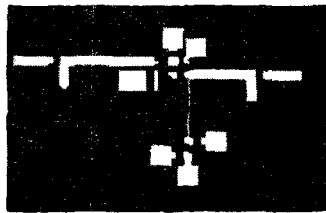


그림 9. ISM band대역 소 신호 증폭기 회로도의 음화필름

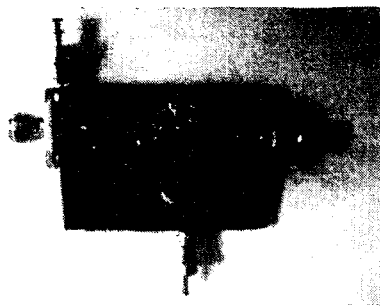


그림 10. ISM band대역 저잡음 증폭기

5.8GHz에서 시뮬레이션 결과는 이득 10.91dB, 입력반

사계수는 -25.13dB이고 측정결과는 이득이 8.095dB, 입력반사계수는 -16.455dB으로 측정되었다.

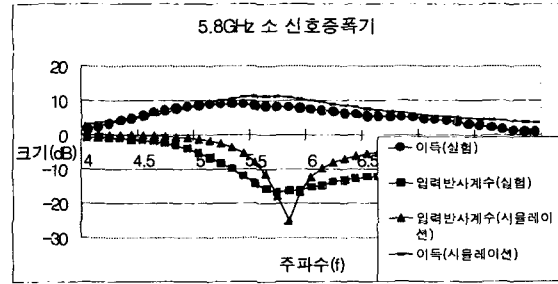


그림 11. 시뮬레이션결과와 실험결과와의 비교

V. 결론

본 논문에서는 ATF-35143 PHEMT를 사용하여 비유전율 $\epsilon_r=2.5$, 손실 탄젠트 $\tan \delta=0.0019$, 유전체 두께 $h=0.508\text{mm}$ 인 TLX-9 기판에서 5.8GHz 대역의 증폭기를 구현하였다.

설계 목표는 이득이 10dB, 입력 반사계수가 -15dB 이하였으나 구현 후 측정결과 중심 주파수가 5.8GHz에서 입력반사계수는 만족되었으나 이득이 약 2dB 정도 낮게 측정되었다. 그러나 본 논문에서 제시한 self-bias 구조에서 기존의 RFC로 사용된 $\lambda/4$ 전송선로를 단락 스타브로 대체하여 회로가 간략화 될 수 있다는 것을 실험을 통해 알 수 있게 되었다.

참고문헌

1. 김영기, 이승무, 홍의석, "GaAs FET를 이용한 초고주파용 증폭기 설계에 관한 연구", 전자공학회 논문지 제29호 pp77-82, 1992
2. Tri T. Ha, "Solid-state Microwave Amplifier Design", Krieger publishing company malabar, florida, 1991
3. Gonzalez, Guillermo, "Microwave Transistor Amplifiers Analysis and Design", Prentice Hall, 1997
4. Dr E.H.Fooks, DR R.A Zakarevicius, "Microwave Engineering Using Microstrip Circuits" Prentice Hall, 1990
5. Ansoft serenade simulation manual