

듀얼 밴드 발룬 설계

°성 정현*, 송 영주, 정 용우, 박 형식, 안 달

순천향대학교 정보기술공학부

*MRW Technologies

충남 아산시 신창면 읍내리 산53-1

Email : dahn@ramrec.sch.ac.kr

Design Method of a Dual Band Balun

Jung-Hyun Sung, Young-Joo Song, Yong-Woo Jeong, Hyung-Sik Park, Dal Ahn

Division of Information Technology Engineering, Soonchunhyang Univ.

MRW Technologies Ltd.

Abstract

This Paper presents the design method and performance characteristics of a dual band balun. The design method for dual band balun is based on the lumped element equivalent circuit of quarter-wave transformer. By employing the proposed configuration and the derived formulas, dual band balun are designed and simulated and manufactured. The proposed design method and equivalent circuit can make it easy to adapt to designing of ceramic multi-layer chip type dual band balun. The dual band balun will find applications in wireless communication circuits.

I. 서 론

세계적으로 듀얼밴드 단말기의 사용이 증가함에 따라 듀얼 밴드에서 사용되는 RF 소자의 개발이 중요시 되고 있다. 발룬은 불평형 선로를 평형 선로로 변환하기 위해 사용되는 소자로서, 평형선로는 서로 신호의 크기가 같고 위상이 서로 180°의 위상차이 가 난다. 또한 발룬의 주요한 역할 중에 하나는 임피던스의 정합이다. 부하가 선로에 정합 되었을 때 최대 전력이 전달되고 급전선에서의 전력손실은 최소가 된다. 특히 정합에 민감한 수신소자(안테나, 저잡음증폭기 등)는 시스템의 신호대 잡음비를 향상시킬 수 있으므로 발룬 소자가 꼭 필요한 부분이다.[1][2] 기존의 논문에서는 2개의 λ/4 스테브와 1개의 λ/4 트랜스포머로 2~4GHz대의 광대역 마이크로스트립 발룬을 제시하였다.[3] 본 논문에서는 1개의 소자로 듀얼밴드에 사용할 수 있는 발룬의 설계 방법을 제시하고 등가회로의 시뮬레이션을 나타내었다. 또한 등가회로를 코어와 도선으로 만든 권선형태의 칩 커패시터를 이용하여 제작하여 두 개의 주파수에서 특성을 만족하는 결과가 나타나는 것을 보임으로서 설계의 타당성을 입증하였다. 또한, 본 논문은 세라

믹 적층공정을 이용하여 칩형태의 듀얼밴드 발룬 제작에도 유용할 것이다.

II. 설계 이론

λ/4 트랜스포머는 임피던스 정합회로에 있어서 실용적이고 유용한 회로이다.[4] 그림 1은 λ/4 트랜스포머를 입력단에 대해 ±90°의 전기적 길이를 갖는 선로로 표현한 등가회로이다. 각각의 평형 포트는 λ/4 트랜스포머와 3λ/4 트랜스포머로 이루어져 있다.[5]

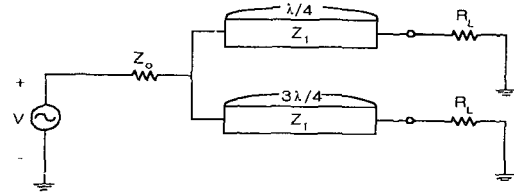


그림 1. 발룬의 전송선로 등가모델

또한, λ/4 트랜스포머의 특성 임피던스는 식 (1)과 같이 표현된다.[6]

$$Z_1 = \sqrt{Z_0 R_L} \quad (1)$$

각각의 트랜스포머는 그림 2에서 보는 것과 같이 even-odd 모드를 적용하여 얻은 π 형의 등가회로로 나타낼 수 있다. 그러므로 각각의 $\lambda/4$ 트랜스포머의 π 형의 등가회로를 사용함으로써 나타내어지는 기존의 발룬 등가회로를 그림 3에서와 같이 나타낼 수 있다.[6][7][8][9]

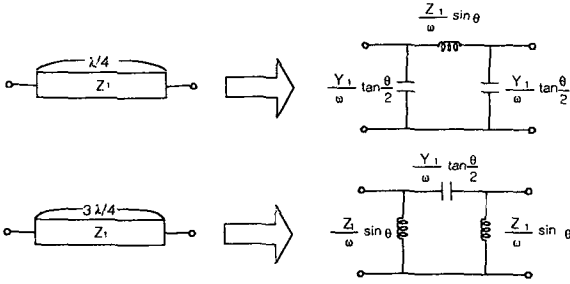


그림 2. $\lambda/4, 3\lambda/4$ 전송선로의 집중소자 변환

각각의 등가회로는 저역, 고역 통과와 특성을 나타내며 발룬의 중심 주파수에서 서셉턴스가 제로이므로 생략하여 발룬의 전체 등가회로를 나타내면 그림 3과 같다. 기존 발룬의 최종 등가회로에서 삼입손실은 중심 주파수에서 -3dB 로 만나며 $\pm 90^\circ$ 의 위상특성을 가지므로 각 출력 포트의 평형선로의 위상차는 전대역에 걸쳐 180° 로 나타남을 알 수 있다.[8][9]

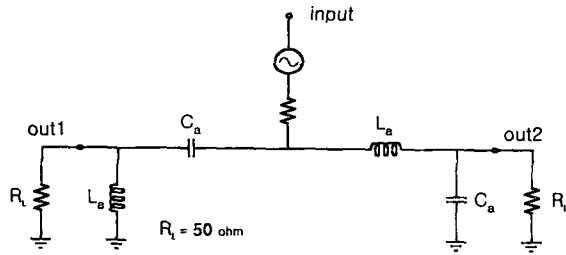


그림 3. 기존 발룬의 집중소자 등가회로

그림 3의 회로는 단일 주파수에서 적용되는 회로이고, 이 회로가 듀얼주파수에서 만족하는 회로로 구성하기 위해 각각의 소자값들은 아래와 같은 조건식이 필요하다.

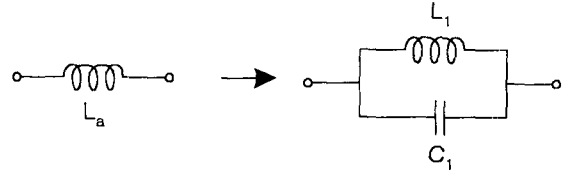
표 1. 듀얼 밴드 발룬을 만족하는 조건

(where $f_1 < f_2$)

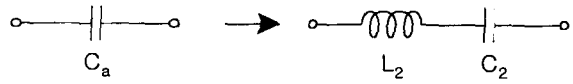
Element	Freq.1 (f_1)	Freq.2 (f_2)
L_a	$+j$	$-j$
C_a	$-j$	$+j$

위의 표 1에서 보듯이 주파수 f_1 에서 각 소자값이

$+j$ 와 $-j$ 를 만족하고 동시에 f_2 에서 각 소자값이 $-j$ 와 $+j$ 를 만족하기 위해서는 각각의 소자값들이 아래와 같은 그림 4와 같이 변환되어야 하며 그때의 소자값도 동시에 변환되어야 한다.



(a) Inductor 변환



(b) Capacitor 변환

그림 4. 각 소자 형태의 변환

이때 소자값의 변환은 각각의 임피던스를 같게 하여 아래식 (2)와 (3)과 같이 변환할 수 있다. L_a 와 C_a 의 값은 트랜스포머의 임피던스로부터 구해질 수 있다.

$$j\omega L_a = \frac{-j}{\omega_0 C_1 \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)} \quad (2)$$

$$\text{where } \omega_0 = \frac{1}{\sqrt{L_1 C_1}}$$

$$\frac{1}{j\omega C_a} = j\omega_0 L_2 \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \quad (3)$$

$$\text{where } \omega_0 = \frac{1}{\sqrt{L_2 C_2}}$$

이렇게 변환되어진 회로와 변환함수로 하여 구현되어진 최종적인 등가회로는 그림 5와 같이 표현된다.

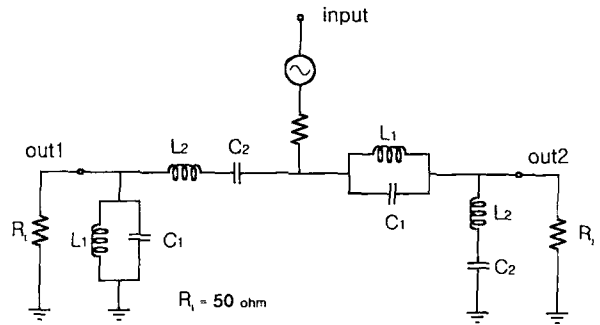


그림 5. 최종적인 듀얼 밴드 발룬의 등가회로

III. 시뮬레이션

새로이 제안된 위와 같은 설계방법에 따라 듀얼 밴드 발륜을 설계하고 시뮬레이션 하였다. 각 포트의 임피던스는 50Ω 으로 하고 각각의 주파수 f_1, f_2 에서 각 포트간의 위상 차이와 삽입손실이 맞는지를 확인 하기 위한 시뮬레이션의 설계사양은 표 2와 같다.

표 2. 듀얼 밴드 발륜 설계 사양

중심 주파수	$500.0 \pm 50\text{MHz}$	$1000.0 \pm 50\text{MHz}$
Unbalance Impedance	50Ω	50Ω
Balanced Impedance	50Ω	50Ω
소자값	$L_1 = 11.2 \text{ nH}$	
	$C_1 = 4.5 \text{ pF}$	
	$L_2 = 22.5 \text{ nH}$	
	$C_2 = 2.2 \text{ pF}$	

아래의 그림 6~7은 설계된 듀얼 밴드 발륜의 크기와 위상 시뮬레이션 결과이다.

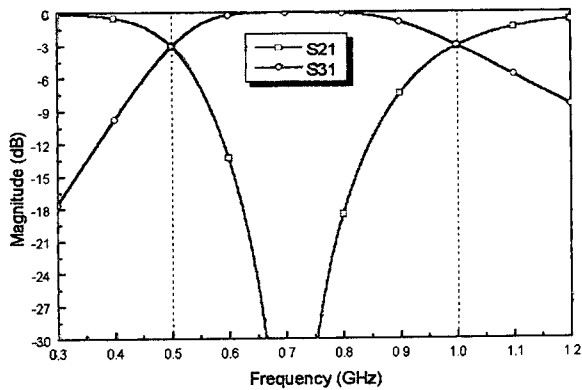


그림 6. 듀얼밴드 발륜의 크기 시뮬레이션 특성

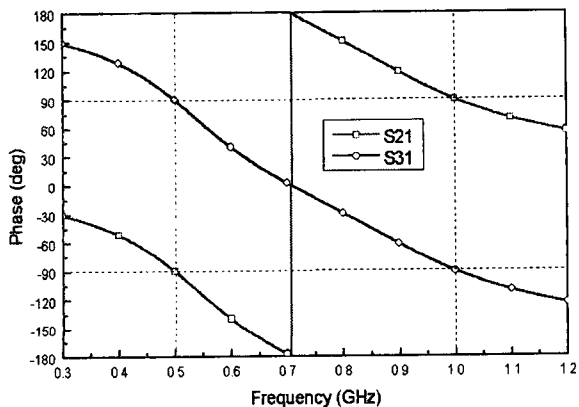


그림 7. 듀얼밴드 발륜의 위상 시뮬레이션 특성

위 시뮬레이션 결과에서 보듯이 각각의 중심 주파수에서 정확하게 -3dB 의 크기와 $\pm 90^\circ$ 의 위상특성을 나타내는 것을 알 수 있다.

IV. 제작 측정

표2와 같은 소자값들을 적용하여 각 포트의 임피던스가 50Ω 인 듀얼 밴드 발륜을 제작하였다. 그림 8은 설계 중심 주파수 0.5GHz와 1GHz에서 $-3 \pm 0.5\text{dB}$ 의 크기를 나타내고 그림 9.(a)그림은 출력 1에서, 그림 9.(b)는 출력 2에서의 각각의 중심주파수의 위상을 나타낸다. 그림 9에서 각 출력 포트간의 위상차는 180° 에서 5%의 오차가 나타낸다. 여기서, 기판에서의 전송선로의 위상을 보정하면 좀 더 적은 오차의 위상차를 나타낼 수 있을 것으로 본다. 그림 10은 권선형 인덕터와 칩커패시터를 마이크로스트립 구조의 기판 위에 붙여서 제작한 듀얼밴드 발륜의 제작 실물 사진을 나타낸다.

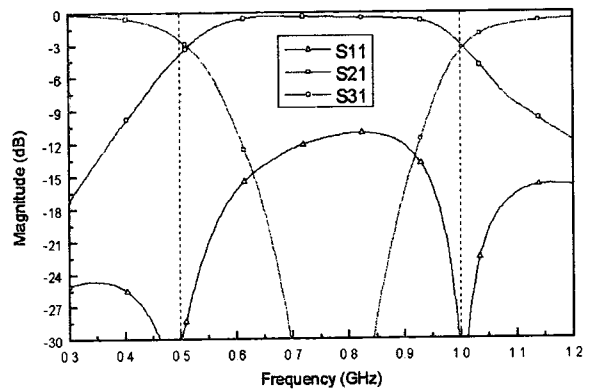
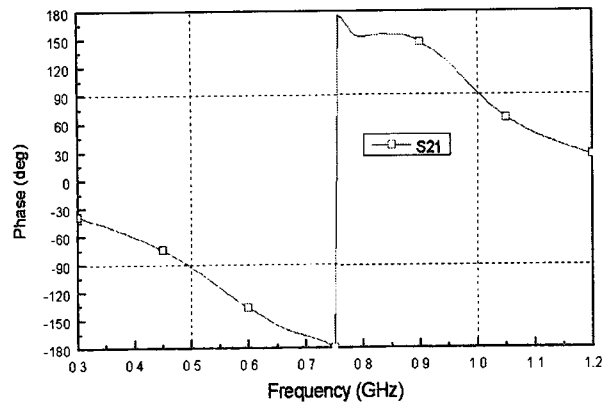
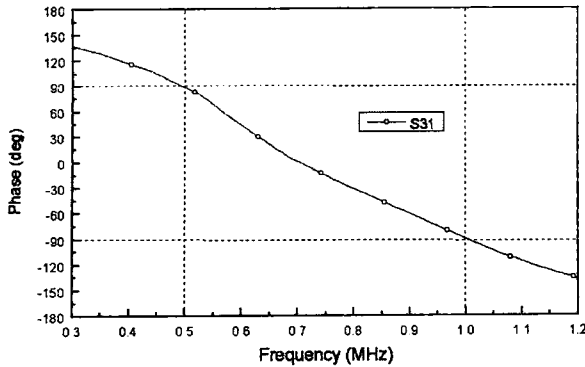


그림 8. 듀얼밴드 발륜의 크기 측정 결과



(a) 출력단자 1에서의 위상 측정 결과



(b) 출력단자 2에서의 위상 측정 결과
그림 9. 듀얼밴드 발룬의 위상 측정 결과

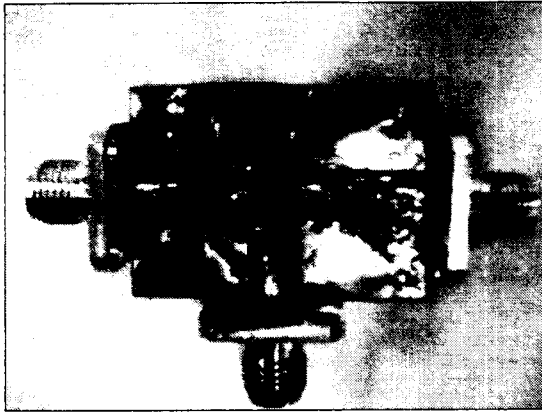


그림 10. 듀얼밴드 발룬의 제작 실물 사진

V. 결 론

본 논문에서는 고주파 듀얼 밴드 대역에서 사용 가능한 발룬의 간단하고 새로운 등가회로 및 설계 이론을 제시하고 제시한 식들을 이용해 시뮬레이션 결과를 그림 6~7에 나타내었다. 시뮬레이션 결과에서 보듯이 각각의 중심 주파수에서 -3dB의 크기와 $\pm 90^\circ$ 위상이 정확하게 만족하는 것을 볼 수 있었다. 또한, 새로이 제안된 본 논문에서는 Lumped element의 등가회로로 구현하고 권선형 형태의 인덕터와 칩 커패시터를 사용하여 제작 하였다. 각 출력단의 임피던스는 50Ω 으로 설계, 제작하였으며 그림 8~9은 제작 측정 결과를 나타낸다. 각각의 중심주파수에서 크기가 $-3\pm 0.5\text{dB}$ 의 오차와 각 출력단의 위상차가 180° 에서 5%의 위상오차를 보임으로써 설계의 타당성을 입증하였고 1개의 소자로 듀얼밴드에서 사용할 수 있는 듀얼밴드 발룬의 제작이 가능하다는 것을 알 수 있었다. 또한, 그림 5의 듀얼밴드 발룬 등가회

로의 각 소자들은 칩 내부에 구현이 가능한 구조이다. 이와 같이 듀얼밴드 발룬은 칩 타입의 발룬에도 응용될수 있고 또한, 칩화 할 수 있는 여러 가지 수동소자에 응용이 가능하며 LTCC(Low Temperature Co-fired Ceramic) 공정 기법을 적용하여 부품의 모델에도 구현이 가능할 것으로 생각된다.

감사의 글

본 연구에 시뮬레이션 소프트웨어를 협조해 주신 Ansoft Korea에 감사 드립니다.

참고문헌

- [1] A. M. Pavio , "Multilayer couplers, hybrids and baluns." *IEEE MTT-S Int.Microwave Symp. Dig.*,June 1996.pp.183-203.
- [2] K.C. Gupta and C.Cho ." Design of Multilayer filters baluns." *IEEE MTT-S Int. Microwave Symp. Dig.*. June 1988.pp.36-55
- [3] J.H.Clote,"Exact Design of the Marchand and Balun", *EUMC*,pp480'484,1979
- [4] Leo Young,"The Quarter-Wave Transformer Prototype Circuit" *IRE Transaction*, p483~489,
- [5] Jerry Sevick. W2FMI, "*Transmission Line Transformer*", The American Radio Relay League, 1990
- [6] George L. Matthaei, Leo Young, E. M. John, "*Microwave Filters, Impedance-Matching Networks, and Coupling Structures*", Artech House, 1980.
- [7] B. C. Wadell, *Transmission Line Design Handbook*, Artech House, Inc., 1991, pp381-421
- [8] D.W.Lew, J.S.Park, Dal Ahn," A Design of the ceramic multilayer chip balun", *IEEE MTT-S Int. Microwave Symp. Dig.*,pp.1893~1896, 1999
- [9] D.W.Lew, J.S.Park, Dal Ahn,"A Design of the Ceramic Chip Balun Using the Multilayer Configuration", *IEEE Transactions on microwave theory and techniques*.vol.49. 2001