

하드웨어 방식의 TCP/IP 프로토콜 구현

이주용, 이재홍

한밭대학교 컴퓨터공학전공

대전시 유성구 덕명동 산 16-1번지 (305-719)

Tel : +82-42-821-1420, Fax : +82-42-821-1595

Implementation of Hardwired TCP/IP Protocol

Ju-Yong Lee, Jaeheung Lee

Dept. of Computer Engineering, Hanbat National University

E-mail : jylee@hnu.ac.kr

키워드 : TCP/IP, 네트워크, FPGA

요 약

최근 세계적인 인터넷 보급의 확대로 기존의 가전기기를 비롯한 모든 통신기기들이 인터넷과의 결합을 추구하는 방향으로 나아가고 있다. 현재 대부분의 인터넷은 Ethernet 방식에 기반을 둔 TCP/IP 방식의 표준을 따르고 있다. 그러나 인터넷을 가능하게 해주는 TCP/IP 모듈이 대부분 OS기반에서 운영되고 있다. 기존에 물리계층을 처리해주는 MAC 컨트롤러 분야의 칩셋은 많은 제품이 나와 있으나 물리계층 위의 상위 계층인 네트워크 계층과 트랜스포트 계층에 대한 칩셋은 거의 없는 것이 현실이다. 이에 본 논문에서는 TCP/IP 모듈을 하드웨어 형태로 구현함으로써 전송속도에서의 향상과 인터넷가전기기들에 이를 이용함으로써 비싼 RTOS 시스템을 사용하는 것 보다 낮은 cost로 인터넷 가능 정보 가전기기를 구현할 수 있다.

지금의 인터넷이 이렇게 널리 퍼지게 기여하는데 결정적인 역할을 한 것은 서로 다른 제조업체가 만든 컴퓨터와 서로 다른 운영체제(Operating System)간의 통신이 가능하게 하는 TCP/IP 프로토콜의 영향이 크다고 하겠다. TCP/IP 프로토콜 그룹이 이렇게 각광 받게 된 것에는 그 정의와 대부분의 구현이 일반에게 무료로 개방되는 개방시스템(Open system)이기 때문이다.

네트워크 프로토콜은 일반적으로 계층적인 개념을 가지고 되었다.

응용	Telnet, FTP, e-mail 등
트랜스포트	TCP, UDP
네트워크	IP, ICMP, IGMP
링크	장치 드라이버와 인터페이스

그림 7 TCP/IP 프로토콜 그룹의 4계층

그림 1 에서와 같이 TCP/IP 스택은 4개의 계층으로 나눌 수 있다. 이중 링크 계층은 주로 네트워크 인터페이스 카드와 이를 상위계층에 연결해주는 디바이스 드라이버가 처리하며, 네트워크 계층 이상은 일반적으로 운영체제가 처리하고 있다. 본 논문에서는 네트워크 계층과 트랜스포트 계층을 FPGA(Field Programmable Gate Array)를 이용하여 구현하였다. 이는 기존의 소프트웨어 방식보다 속도의 향상을 가져왔으며, OS를 탑재하기에는 작은 정보 가진 시스템에 장착이 용이하다.

다음은 본 논문에서 구현한 TCP/IP 프로토콜 스택의 블록 다이어그램을 보여준다.

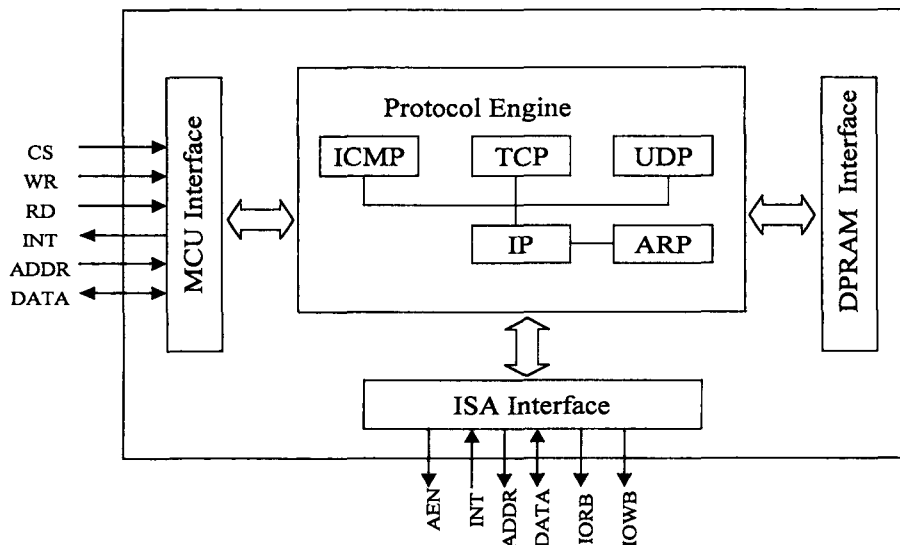


그림 2 TCP/IP 모듈의 블록 다이어그램

위의 그림 2 에서와 같이 TCP/IP 모듈은 기존의 MAC 컨트롤러와의 인터페이스를 위한 ISA 인터페이스 부분과 실제 TCP/IP의 프로토콜을 구현한 프로토콜 엔진 부분, 들어오는 패킷과 나가는 패킷의 저장을 위해서 사용할 DPRAM과의 인터페이스부분, FTP, Telnet 등의 응용 프로그램을 위해 8051등의 MCU를 사용할 때 이를 지원하기 위한 MCU 인터페이스 부분으로 나누어져 있다.