

# 스텐실 프린팅을 이용한 플립칩용 솔더범프 형성공정

김경만, 김영호

한양대학교 재료공학과

(E-mail : kyungmank@hotmail.com)

## Solder Bump Formation for Flip Chip Application Using Stencil Printing

Kyung-Man Kim, Young-Ho Kim

Department of Materials Engineering, Hanyang University, Seoul, 133-791,

SOUTH KOREA

### 1. 서론

집적회로에서 동작속도가 빨라지고 집적도가 증가되어감에 따라 칩과 칩 사이 또는 칩과 외부를 연결하는 패키지의 중요성이 크게 부각되고 있다. 칩 집적도의 향상은 I/O 핀 수의 증가를 가져오고, 칩에서의 속도 증가는 패키징에서의 신호지연 시간이 칩 자체보다 더 크게 될 수 있으며, 또한 고주파 영역으로 갈 때 noise의 발생도 크게 문제시되기 시작하였다. 이런 문제점들로 인해 패키징 기술의 획기적 개선과 칩과 패키지사이의 연결(interconnection) 방법의 성능 향상이 필요하게 되었다.[1-3]

플립칩용 솔더 범프 형성 방법으로는 진공증착, 도금 및 스텐실 프린팅 등이 있다.[4] 이중에 스텐실 프린팅에 의한 범프 형성 공정은 원하는 부위에 정확하게 미세 솔더 범프의 형성이 가능하고 솔더 조성 조절과 3상 이상의 솔더 범프 형성이 용이하며 이외에도 저가의 솔더 페이스트를 사용하므로 생산 원가를 낮출 수 있다. 또한 생산장비인 스텐실 프린터의 가격이 매우 저렴하며, 스텐실 마스크만 교환하면 원하는 패턴의 패키지 제조가 가능하기 때문에 소량 다품종의 양산에 적합하다는 장점이 있다.

솔더 범프의 크기가 미세화 됨에 따라 패키지 및 이를 채용한 전자기기의 성능과 신뢰도가 전적으로 솔더 접합부의 특성에 의해 좌우된다. 솔더 접합부의 파단은 일반적으로 UBM과 솔더 사이에 형성된 계면에서 시작되기 때문에 플립 칩 솔더 본딩에 스텐실 프린팅을 이용한 솔더 범프 형성을 공정을 적용함에 있어서 조건의 최적화 연구와 더불어 솔더 접합부 평가 방법의 개발이 요구되어지고 있다.

본 연구에서 사용한 UBM(Under Bump Metallurgy)은 DC magnetron sputtering 방법과 무전해 도금 방법으로 형성하였으며, 리플로 회수에 따라 계면에서 생성되는 금속간 화합물의 성장과 전단강도의 측정으로 솔더 접합부의 기계적 특성을 분석하였으며, 미세 피치의 솔더 범프 형성하기 위하여필요한 스텐실 프린팅 방법의 인쇄성에 영향을 미치는 스텐실 스크의 전해연마, 솔더 페이스트의 금속입자의 크기에 따른 영향에 대하여 연구하였다.

### 2. 실험 방법

DC magnetron sputtering 방법을 이용하여 Au/Ni/Ti을 Si wafer위에 각각 100 nm/1000 nm/50 nm의 두께로 연속적으로 증착하였고, 습식에칭을 통하여 UBM 패턴을 형성하였다. 무전해 도금 방법으로 Al(2 $\mu$ m)/Si의 패턴 위에 double zincating 처리를 하여 Au(100 nm)/Ni(1000 nm)를 증착하였다. 스텐실 프린팅의 프린팅 속도는 5 mm/s, release 속도는 5 mm/s, 마스크와 기판사이 거리는 contact, 스쿠즈의 각도는 45° 에서 실시하였으며, 사용된 솔더의 재료는 공정조성의

Pb-Sn, no clean flux의 typeV (25  $\mu\text{m}$  - 15  $\mu\text{m}$ )를 사용하였다. 리플로는 솔더 불 형성고 칩 본딩, rework 공정을 모사하여 리플로를 1, 3, 5, 10회를 실시하였다. 솔더 조인트에서 금속간 화합물 형성과 미세구조 분석을 위하여 SEM과 EDS를 이용하였으며, 솔더의 접합 강도를 측정하기 위하여 BT-2400 Bond tester를 이용 600여 개의 솔더가 있는 unit에 16개가 있는 시편에서 임의로 25개의 솔더를 추출하여 전단시험을 실시하였다. 전단 시험 시 팁과 시편사이의 거리는 10  $\mu\text{m}$ , 팁의 속도는 0.11 mm/s로 하여 실시하였다

스텐실 프린팅의 인쇄성을 측정하기 위하여 스텐실 마스크의 전해 연마를 2분, 5분간 실시하였으며, 사용한 솔더 페이스트는 typeV (25  $\mu\text{m}$  - 15  $\mu\text{m}$ ), typeVI (15  $\mu\text{m}$  - 5  $\mu\text{m}$ )를 이용하였으며, 광학 현미경과 레이저 현미경을 이용하여 솔더 범프의 크기를 측정하였다.

### 3. 결과 및 고찰

#### 1) 솔더 조인트의 미세구조 관찰 및 전단 강도 측정

스텐실 프린팅 방법으로 솔더의 지름이 150  $\mu\text{m}$ 이고 높이가 110  $\mu\text{m}$ 의 범프를 형성하였다 그림 2는 스퍼터링 방법으로 제작한 UBM에서 솔더 조인트의 단면 SEM 사진으로서, 금속간 화합물은 리플로 회수가 증가함에 따라서 1.2  $\mu\text{m}$ -1.5  $\mu\text{m}$  까지 증가하는 것을 볼수 있었고, 그림 3은 솔더 계면에서 생성되는 금속간 화합물의 종류를 XRD 분석으로 나타낸 것으로서 Ni<sub>4</sub>Sn, Ni<sub>3</sub>Sn<sub>2</sub>, Ni<sub>3</sub>Sn<sub>4</sub> 3가지 화합물이 나타남을 알 수 있었다. 전단 강도값은 스퍼터링 방법의 경우 약 45 gf, 무전해 도금 방법의 경우 약 60 gf로 측정되었으며, 리플로 회수와 관계없이 비슷한 값을 갖고 있었다. 그림 4에서 보는 바와 같이 스퍼터링 방법으로 형성된 UBM위의 솔더범프의 파괴모드는 리플로 회수 1회에서 10회까지 모두 동일한 모양으로 관찰되었으며, EDS 분석으로 솔더내 파괴가 일어났음을 알수 있었고, 무전해 도금 방법 형성된 UBM위의 솔더범프의 파괴모드는 솔더와 금속간 화합물에서의 혼합된 파괴가 일어났다.

#### 2) 스텐실 프린팅 방법의 인쇄성 측정

스텐실 마스크의 제조시에 마스크 벽면의 잔류물을 제거하기 위하여 일반적으로 2분간의 전해 연마 처리를 실시한다. 그러나 마스크 제조 공정 중에 벽면 거칠기 때문에 프린팅 시에 마스크의 벽면에 솔더 페이스트가 잔류하게 되어 균일하고 재현성 있는 솔더 범프의 형성이 어려워지므로 전해연마 시간을 증가시켜 벽면 거칠기를 감소시켰다. 전해연마 시간에 따라서 mask의 거칠기는 크게 감소하였고, 전해연마 2분의 경우 aperture size는 165  $\mu\text{m}$  두께는 100  $\mu\text{m}$ 이며, 전해연마 5분의 경우 aperture size 170  $\mu\text{m}$  두께는 95  $\mu\text{m}$ 이다. 전해연마에 따른 aperture size 증가율은 1.59  $\mu\text{m}/\text{min}$ 이며, 마스크 두께 감소율은 2.3  $\mu\text{m}/\text{min}$ 으로 나타났다.

전해연마 5분 마스크를 사용하여 프린팅 한 솔더 범프의 크기는 그림 6에서 보는 바와 같이 우측으로 치우치는, 즉 전해연마 2분 마스크를 사용하여 프린팅한 솔더 범프의 반경보다 크게 나타남을 알수 있었으며, 솔더 페이스트 typeV의 경우 전해 연마 2분 마스크에서는 약 10  $\mu\text{m}$ 의 반경 차이를 보이며, 솔더 페이스트 typeVI의 경우 약 2  $\mu\text{m}$ 의 반경 차이를 보이고 있다.

### 4. 결론

1) 솔더 범프와 UBM 박막과의 반응으로 형성되는 금속간 화합물은 낮은 성장율로 인하여 리플로 회수에 관계없이 비슷한 전단 강도 값을 보이며, 파괴모드 분석 결과 모두 솔더 및 금속간 화합물에서의 파괴로 나타났다.

2) 스텐실 마스크의 전해 연마 시간에 따라 형성된 솔더 범프는 전해연마 시간이 증가할수록 mask의 벽면 거칠기의 감소로 인하여 보다 큰 구형의 솔더 범프를 형성할 수 있었으며, 스텐실

마스크의 특성은 솔더 범프의 크기를 결정하는데 중요한 인자임을 알수 있었다.

3) 솔더 페이스트 금속입자 크기에 따른 영향은 금속입자 크기가 작은 typeVI는 솔더 페이스트가 프린팅 시에 마스크와 기판사이로 스며들어서 전체적인 솔더 범프를 형성하지 못하고 여러개의 미세한 솔더 범프를 형성함으로써 솔더 범프의 크기가 작아짐 알수 있었고, typeV의 솔더페이스트의 경우 이론적 크기에 가까운 솔더 범프를 형성할 수 있었다.

## 5. 참고 문헌

- [1] R.R.Tummala, E.J.Rymaszewski, Microelectronics packaging handbook, Van nostrand reinhold, 1989
- [2] D.A.Doane, P.D.Franzon, Multichip module technologies and alternatives, Van nostrand reinhold, 1993
- [3] S.M. Sze, VLSI Technology, McGraw-Hill, 1983
- [4] J.H.Lau, Flip chip technologies, McGraw-Hill, 1995

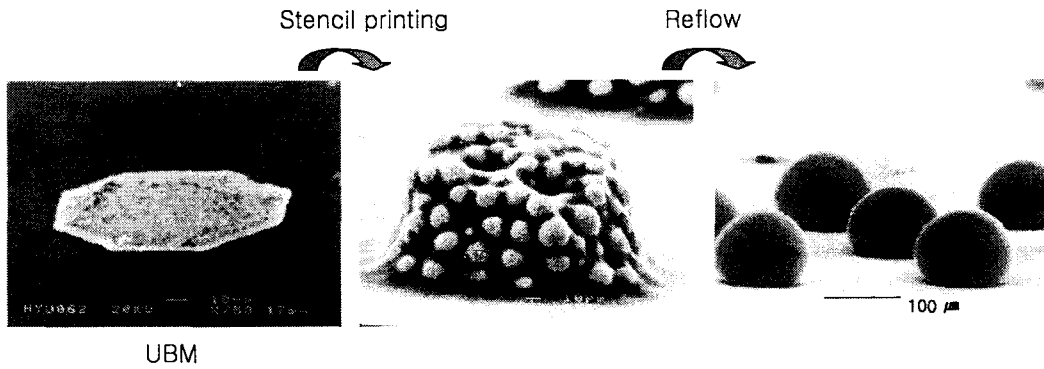


그림 1. Overall process of solder bump formation

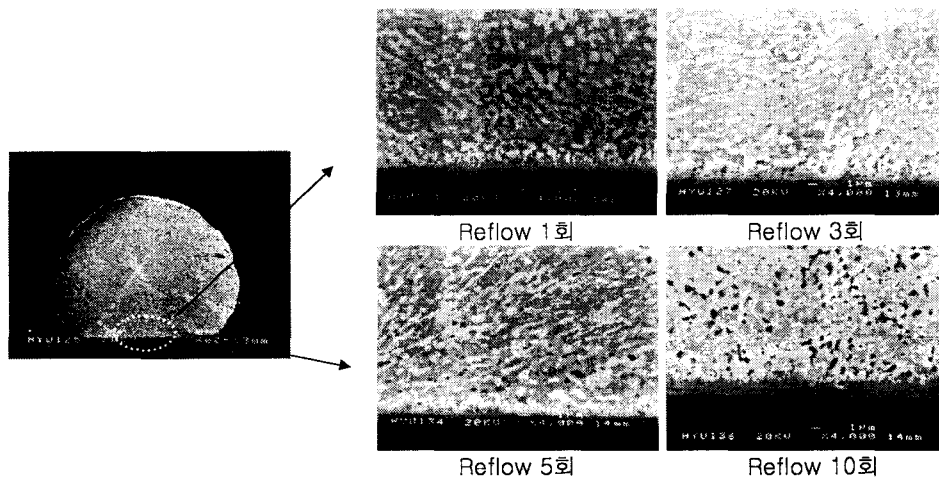


그림 2. The cross-section image of solder bump after multiple reflow

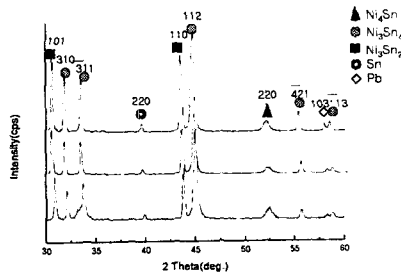
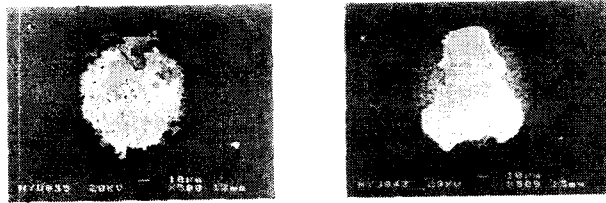


그림 3. X-ray diffraction patterns showing the intermetallic formation

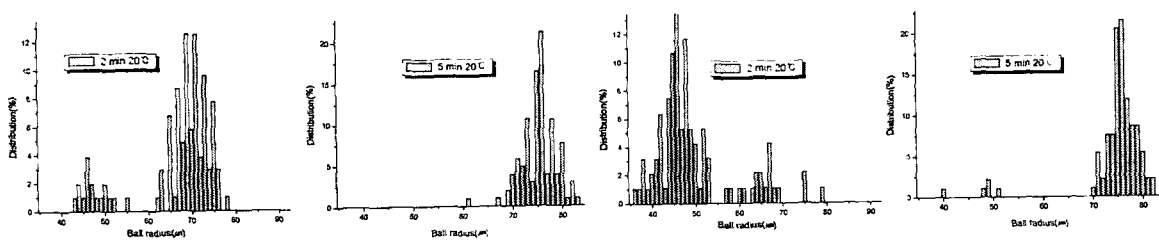


(a) sputtering method (b) electroless plating method  
그림 4. Fracture surfaces showing substrates after shear test



(a) 2분 (b) 5분 (c) 7분

그림 5. electropolished stencil mask



(a) (b) (c) (d)

그림 6. Distribution of solder bump radius

(a) 전해연마 2분, type V (b) 전해연마 5분, type V  
(c) 전해연마 2분, type VI (d) 전해연마 5분 type VI