

Si 기판 위에서 CVD를 이용한 gate dielectric 용 HfO₂ 박막의 증착과 분석 (CVD and analysis of HfO₂ films on Si substrate)

서울대학교 박병건, 박재후, 조문주, 황철성
주성 엔지니어링 김동현, 한영기, 오기영, 양두영

HfO₂는 차세대 transistor의 gate dielectric으로 각광을 받는 물질이다.^{1,2,3} 여러 가지 방법으로 증착한 HfO₂ 박막의 연구가 진행되었으나 대량 생산에 적합한 방법은 Chemical vapor deposition (CVD)와 Atomic layer deposition (ALD)인 것으로 판단된다. 이 실험에서는 주성 Eurecca 2000 CVD system을 이용하여 HfO₂ 박막을 CVD로 증착하고, 열처리 후의 변화를 HRTEM과 AES, 그리고 전기적 분석을 통해 관찰하였다.

HF로 Si 표면의 native oxide를 제거하고, Hf(NO₃)₄ source를 이용하여 HfO₂ 박막을 CVD로 증착하였다. 증착 온도는 200~400°C로 변화 시켰고, 저온인 200°C에서 증착한 박막은 HRTEM 관찰 결과 비정질로 계면 산화층이 관찰되지 않았다. 고온에서 증착한 박막은 Si와의 계면에서 모두 계면 산화층이 관찰되었다.

질소 분위기에서 800°C 10분 열처리 후에 비정질의 HfO₂ 박막은 두층으로 상분리가 일어나는 것이 관찰되었다. 박막의 두께가 얇을수록 계면 산화층의 두께가 두꺼웠고, 60Å 이상의 두께에서는 Si와의 계면에 계면 산화층이 없는 것이 관찰되었다.

C-V 전기적 분석 결과 HRTEM에서 관찰한 계면 산화막이 전체적인 capacitance를 낮추는 것으로 판단되었다. HRTEM에서 관찰된 각 층의 두께와 전기적으로 측정된 등가 산화막 두께 (CET)와의 비교를 통해 상부층과 하부층이 각각 Hf-rich silicate와 Si-rich silicate인 것으로 확인되었다. AES를 통한 조성 분석을 통해 상분리에 따른 표면 조성의 변화를 확인하였다.

참고 문헌

1. B.H. Lee, et al., IEDM, 133 (1999)
2. B.H. Lee, et al., *Appl. Phys. Lett.*, 76 (14) (1999)
3. R. Choi, et al., *VLSI symposium*, 15 (2001)