

반도체 웨이퍼 자동 결함 검출 및 분석 시스템 구현

남상진⁰한광수
국민대학교 컴퓨터학부
kshahn@kmu.kookmin.ac.kr

Implementation of Automated Defect Detection and Classification System for Semiconductor Wafers

Sang-Jin Nam⁰ Kwang-Soo Hahn
School of Computer Science, Kookmin University

요 약

반도체 제조와 같은 대량 생산 시스템에서 제품 검사는 매우 중요한 단계 중의 하나이다. 반도체 제조 공정 내에서의 시각 검사는 현재 사람의 육안에 주로 의존하고 있으나, 회로가 점점 복잡해지고 작아지는 추세에 비추어 볼 때 사람의 육안 검사는 한계에 이를 것으로 보인다. 본 연구에서는 웨이퍼상의 결함을 자동으로 검출하고 검출된 결함을 분류하는 자동시각검사 시스템을 설계 구현하였다.

1. 서 론

반도체 분야는 급속한 변화가 진행되는 산업 분야이다. 회로 집적도와 패턴의 복잡도는 계속 증가하고 있고 웨이퍼의 크기도 200mm에서 300mm로 바뀌어 가고 있으며 이에 따른 새로운 공정도 개발되어 현장에 적용되고 있다. 반도체와 같은 대량생산 시스템에서 제품 검사는 제품의 신뢰성과 수율을 높이기 위한 매우 중요한 단계 중의 하나이다. 제품의 신뢰성을 높이기 위하여 100% 검사도 종종 요구된다. 공정 중의 웨이퍼는 회로가 완성되어 있지 않기 때문에 전기적 검사를 실시할 수 없어 주로 사람의 육안이나 고배율의 현미경을 이용한 시각검사에 의존한다.

그러나 반도체 제조공정에서와 같이 검사대상 패턴이 점점 작아지고 복잡해지는 분야에서의 사람에 의한 시각 검사는 한계가 있다. 또한 웨이퍼 크기가 커짐에 따라 사람이 개체함에 따른 결함 발생 확률도 점차 커질 것으로 예상된다. 컴퓨터를 이용한 자동시각검사가 공장자동화를 통해 이러한 문제점들을 보완해 줄 수 있을 것이다 [1, 2].

현재 반도체 제조공정에서 사용하는 자동시각검사 시스템들은 하드웨어 및 소프트웨어의 제약 때문에 주로 결함검출에만 적용되고 있다. 그러나 결함의 유형까지 판별할 수 있다면 결함의 발생 원인을 분석하여 결함을 야기하는 공정을 재조정할 수 있을 것이다. 본 논문에서는 결함검출뿐만 아니라 결함의 종류도 판별할 수 있는 자동시각검사 시스템을 설계 구현하였다.

2. 반도체 제조공정에서의 시각검사

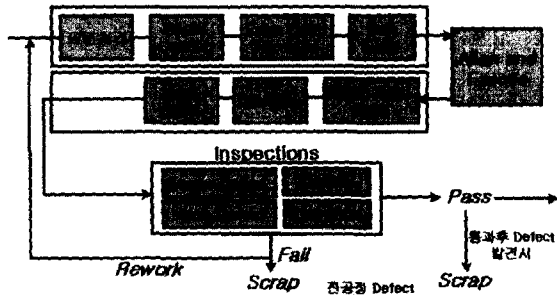
반도체 제조 공정중의 웨이퍼는 재료, 처리 공정, 설계 오류 등으로 인한 결함들을 포함 할 수 있다. 이러한 결함들을 찾기 위하여 특정 공정 완료 후 웨이퍼 검사를 실

시한다. 반도체 photo 공정중의 전형적인 시각검사과정은 [그림 1]과 같다.

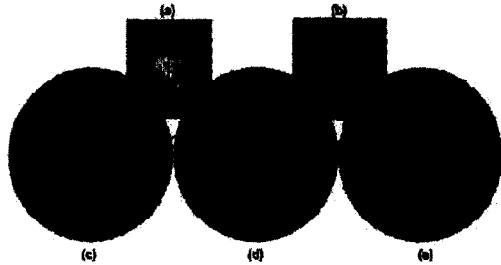
결함은 일정한 형식이 없이 무작위로 발생하는 경우와 일정한 형태로 반복하여 발생하는 경우로 구분된다. 전자는 공기 중의 먼지나 용액 내의 불순물로 인한 경우가 많으며 예측이 불가능하다. 후자의 경우는 웨이퍼로의 패턴 전달 시 발생하며 조절이 가능하므로 주로 이런 종류의 결함 검사에 많은 관심을 쏟고 있다.

결함의 유형은 크게 웨이퍼 전역에 걸쳐 발생하는 웨이퍼 레벨 결함과 특정 부위에서만 발생하는 국부적인 결함의 두 부류로 나눌 수 있다 [3, 4]. 웨이퍼 레벨 결함은 주로 photo-resist coating, exposure, develop 등의 공정에서 부족하거나 과도한 처리 시 발생하며 대부분 사람의 육안으로 식별 가능하다. 국부적인 결함은 공기중의 먼지나 재료의 불순물 또는 웨이퍼 운반 시 부주의 등의 이유로 발생하며 scratch, particle, missing/extra-pattern, surface flake 등이 대표적이다.

이러한 결함들의 검사방법도 크게 매크로 검사(macro inspection)와 마이크로 검사(micro inspection)로 구분할 수 있다. 매크로 검사는 육안으로 검출 가능한 웨이퍼 레벨 결함이나 특정 크기 이상의 국부적인 결함을 검사 하는데 검사 속도가 비교적 빠르기 때문에 공정 중 검사(in-line inspection)가 가능하다. 마이크로 검사는 50 μ m 미만의 미세 결함을 검출하며 웨이퍼당 검사 시간은 보통 10분 이상이 소요되므로 웨이퍼 샘플의 공정 외 검사(off-line inspection)나 다른 방법으로 발견된 결함의 세부 분석에 사용된다. 일반적인 마이크로 검사장비는 결함의 위치를 웨이퍼맵으로 입력받아 그 위치로 웨이퍼를 자동 이동한 후 고배율 광학현미경 또는 SEM으로 그 영역을 스캔하여 결함을 분석한다 [5, 6]. [그림 2]는 결함정보를 포함한 웨이퍼맵(그림 2-c, d, e)과 특정 결함들의 고배율 광학현미경(그림 2-a)과 SEM(그림 2-b) 영상들을 보여준다.



[그림 1] Photo 공정 중의 시각검사



[그림 2] 웨이퍼패과 고해상도 광학 및 SEM 영상

3. 웨이퍼 자동시각검사 시스템

자동시각검사 시스템은 결함을 포함하고 있는 웨이퍼에서 영상을 입력하여 결함영역을 추출하고 추출된 결함 패턴을 특징벡터로 표현한 후 이미 학습되어 컴퓨터에 저장된 결함 유형들의 특징벡터와 비교하여 최대 유사도를 갖는 결함으로 분류한다. 구현된 시스템의 구조는 [그림 3]과 같다.

3.1 영상입력 및 전처리

웨이퍼상의 검사대상 영역의 위치정보가 웨이퍼맵을 통하여 주어지면 고배율 광학현미경과 CCD 카메라를 이용하여 [그림 4]의 (a)와 같은 결함영상패턴을 컴퓨터로 입력한다. 이 영상은 결함영역 검출을 위해 [그림 4]의 (b)와 같은 완전한 기준영상과 비교하게 되는데 이를 위해 영상의 위치, 크기, 회전 등의 보정이 행해진다.

3.2 결함영역 검출

결함검출은 웨이퍼상의 회로 패턴 형태에 따라 두가지 방법으로 처리할 수 있다. 회로 패턴이 규칙적일 경우에는 인접한 두개의 패턴 또는 두개 이상의 무작위 패턴들을 비교하는 방법을 사용할 수 있고, 또 다른 방법은 컴퓨터에 미리 저장된 반도체 분야에서 golden 영상으로 불리는 한 개 또는 두개의 기준영상과의 비교로 찾을 수 있다. 먼저 기준영상과의 차영상을 구하고 그 결과에 윤곽선 연결(edge linking) 및 공간필터(spatial filter)와 형태필터(morphological filter)를 적용하여 [그림 5]와 같은 결함영역을 추출해 낸다.

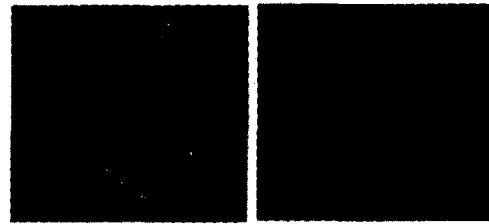


[그림 3] 자동시각검사 시스템 구조



(a) (b)

[그림 4] 결함영상(a)과 기준영상(b)



[그림 5] 차영상(좌)과 필터링 후 영상(우)

3.3 결함특징 추출

적절한 특징선택은 정확한 패턴인식을 위하여 필수적이고 어려운 과제 중 하나이다. 부적합한 특징들로는 아무리 좋은 인식 알고리즘을 사용하여도 바람직한 결과를 기대할 수 없다. 본 시스템에서는 결함영상패턴을 표현하기 위해 결함영역의 명암분포, 히스토그램, 형태적인 요소들과 결함영역 주위 픽셀들과의 관계를 이용한 [표 1]과 같은 23개의 특징들을 정의하여 사용하였다. 이 단계에서 결함은 23개의 값을 갖는 특징벡터로 변환된다.

3.4 결함분류

추출된 특징벡터는 학습 후 knowledge-base에 저장된 각 결함 클래스들과 비교하여 최대 유사성을 갖는 클래스로 분류된다. 특징 벡터간의 유사성을 재는 척도로는 다음과 같은 Tanimoto measure를 사용하였다.

$$s(x, z) = \frac{x^T z}{x^T x + z^T z - x^T z}$$

위에서 X 는 결함 검출에 의해 구해진 특징 벡터이고, Z 는 Knowledge-base에 저장된 각 클래스 특징 벡터들이다.

Knowledge-base는 결함 클래스들에 관한 정보와 프로토타입 벡터 값들을 저장하고 있으며 각 클래스들은 샘플 영상들을 이용하여 다수의 프로토타입(multi-prototype)을 갖도록 학습되었다.

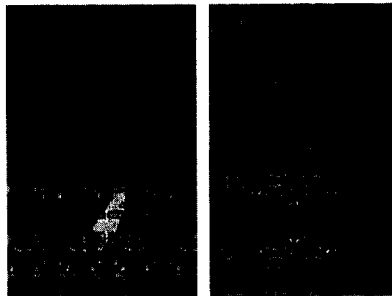
[표 1] 결함패턴묘사를 위한 특징들

번호	특징	번호	특징
1	결함영역크기	2	결함픽셀밀도
3	평균명암	4	명암분산도
5	윤곽명암경사도	6	이심율
7	패턴반복도	8	내부 클러스터 수
9	응축도	10	색상평형도
11	명암분포도	12	최대연속명암분포
13	최대명암분포 시작위치	14	히스토그램의 0영역 비율
15	히스토그램의 최대치 비율	16	결함영역내 결함부분만의 평균명암도
17	결함 주위의 명암 표준편차	18	기준영상과의 명암차 평균치
19	결함 내외부 픽셀 평균명암비율	20	경계픽셀평균명암
21	경계인접내부픽셀 평균명암도	22	결함영역 중심명암도
23	기준영상과의 명암차 분산		

3.5 결과

시스템은 Windows NT 운영체제를 사용하는 Pentium III PC에 구현되었다. 구현된 시스템은 웨이퍼에 흔히 발생하는 [그림 6]과 같은 4개의 결함 유형들을 정확히 분류하도록 학습되었다. 각 결함유형별로 사용된 학습패턴의 수는 [표 2]와 같다.

검사 속도는 검출 가능한 최소 결함 크기와 검사 영역에 제한을 받는데 50 μ m 이상의 매크로 결함만을 검출하는데 사용되면 200mm 웨이퍼 한 장을 검사하는데 30초 이내의 시간이 소요될 것으로 추정된다.



[그림 6] 학습에 사용된 결함패턴 유형 (위 왼쪽부터 시계방향으로 dot, particle, extra-pattern, surface-flake)

[표 2] 학습에 사용된 결함패턴 영상 수

결함 유형	샘플 영상 수
Dot	50
Particle	32
Extra-Pattern	37
Surface_Flake	21
합계	140

4. 결론 및 향후 과제

본 연구에서는 결함의 유무뿐만 아니라 유형까지도 판별할 수 있는 자동시각검사 시스템을 설계 구현하였다. 웨이퍼상에 발생하는 대표적인 결함들을 분류하기 위한 특징들을 정의하였고 이를 이용한 분류 방법을 제시하였다. 구현된 시스템은 지식기반형으로 새로운 결함 유형 추가가 용이하도록 설계되었다. 이 시스템이 현재 사람의 육안으로 행해지는 매크로 검사에 적용되면 in-line 100% 검사도 가능할 것으로 판단된다.

본 연구 시의 큰 어려움은 반도체분야의 특수성에 따른 정보보호로 인하여 관련 자료를 구하기가 힘든 상황 이었고, 그에 따라 실험에 여러 가지 제약이 받게 되는 것이었다. 향후 추가적인 결함영상 및 결함패턴에 관한 지식을 통하여 실제 반도체 제조환경에서 발생되고 있는 다양한 결함 패턴들을 분류할 수 있도록 시스템 기능이 추가되고 보완되어야 하며 분류 방법에 있어서도 좀 더 다양한 시도를 통해 가장 최적의 결과를 가져 오는 특징 집합 추출을 연구하여야 할 것이다.

참고문헌

- [1] 한광수, "VLSI 제조 과정에서의 자동 시각 검사에 관한 연구," 국민대 기초과학논총 제14집, 1996.
- [2] Tobin, K.W., "Inspection in Semiconductor Manufacturing," Webster's Encyclopedia of Electrical and Electronic Engineering, vol. 10, pp. 242-263, Wiley & Sons, NY, NY, 1999.
- [3] Tobin, K.W., Gleason, S.S., Karnowski, T.P., Cohen, S.L., and Lakhani, F., "Automatic Classification of Spatial Signatures on Semiconductor Wafermaps," SPIE 22nd Annual International Symposium on Microlithography, Santa Clara, California, March 9-14, 1997.
- [4] Tobin, K.W., Gleason, S.S., Lakhani, F., and Bennett, M.H., "Automated Analysis for Rapid Defect Sourcing and Yield Learning," Future Fab International, Issue 4, Vol. 1, Technology Publishing Ltd., London 1997, p.313.
- [5] Chou, P.B., Rao, A.R., Sturzenbecker, M.C., Wu, F.Y., and Brecher, V.H., "Automatic Defect Classification for Semiconductor Manufacturing," Machine Vision and Application, Vol. 9(4), p.201, 1997.
- [6] Gleason, S.S., Tobin, K.W., and Karnowski, T.P., "Rapid Yield Learning Through Optical Defect and Electrical Test Analysis," SPIE's Metrology, Inspection, and Process Control for Microlithography XII, Santa Clara Convention Center, February 1998.