

저 전력을 위한 메모리 장치의 에너지 소모 특성 분석

이형규⁰ 장래혁 신현식
서울대학교 컴퓨터공학부

(hglee, naehyuck)@cselab.snu.ac.kr

Energy Measurement and Characterization of Memory Devices for Low-Power

Hyung-Gyu Lee⁰ Naehyuck Chang Heonshik Shin
School of Computer Science and Engineering, Seoul National University

요 약

제한된 전력 원을 사용하는 휴대용기기의 대중화에 따라 제한된 전력 원을 보다 효율적으로 사용할 수 있게 하는 저 전력에 대한 연구가 활발히 진행 중에 있다. 특히 휴대용 기기의 성능이 더욱더 고성능화됨에 따라 휴대용 기기에도 SRAM, DRAM, SDRAM등의 각종 메모리 시스템이 사용되기 시작하였다. 또한 이러한 메모리 시스템은 전체 시스템에 있어서 주요한 전력소모 요인이 되었다. 따라서 본 논문에서는 이러한 메모리 장치에 대한 전력 소모 특성을 분석 수행하였으며 분석 수행 방법에 있어서 기존의 방법과는 다르게 Address, Data, 제어신호등에 따른 에너지 소모 특성을 분석함으로써 기존의 연구와는 다르게 H/W차원뿐 아니라 더 상위레벨의 S/W차원까지의 에너지 소모 절감 기법 개발을 위한 혹은 저 전력 S/W 제작을 위한 자료로서 사용될 수 있는 기초 자료를 제공하였다.

1. 서 론

노트북, PDA, 휴대전화 등의 휴대용 기기가 널리 사용됨에 따라 제한된 전력원 내에서 이들을 보다 효율적으로 사용할 수 있게 하는 저 전력에 대한 연구가 활발히 진행 중에 있다.

이러한 저 전력 연구를 위한 가장 기본적인 단계로 각종 기기들에 대한 전력 소모 측정을 통한 전력 소모 특성 분석이 선행되어야 한다. 이러한 전력 소모 측정에 있어서 현재 대부분의 연구는 IC제작업체에서 제공하는 데이터에 대부분 의존하기 때문에 실제 전력 소모 특성 분석을 위해 필요한 정보로서는 상당히 부족할 뿐 아니라 더 나아가 이러한 정보만을 가지고 S/W수준에서 전력 소모를 분석하고 전력 소모 절감 기법을 연구하기는 더더욱 힘들어 지게 되는 것이다.

또한 최근 휴대용 기기의 성능 향상에 따라 휴대용 기기들도 대용량, 고속의 메모리 시스템을 필요로 하게 되고 이러한 메모리 시스템이 전체 시스템에 있어서 차지하는 전력 소모 비율은 점차 증가되어 지고 있다. 그렇기 때문에 이러한 메모리 장치에 대한 연구들도 현재 활발히 이루어지고 있다.

기존의 연구들 중 대부분은 메모리 장치에 관한 연구들의 대부분은 메모리 장치를 하나의 큰 캐패시터로서만 다룬다던가 아니면 대기, 동작 등의 간단한 몇 가지의 모드[1]로 구분하여 평균 전류를 계산하는 방법, 또는 메모리를 bit-line precharge logic, word-line 디코더, 입출력 버퍼, latch 등의 SRAM 메모리 셀의 주요 요소로 나눈 후 전력소모 모델[2]을 구성하는 방법 등 이루어져 왔다. 이러한 연구들은 실제 메모리 장치를 사용하는데 있어서 메모리 장치에 대한 전력 소모를 예측하는 것을 대부분 그 목적으로 하기 때문에 실제 전력 소모 절감을 위한 연구에는 적용하기에 많은 제약이 따르게 된다 그렇기 때문에 실제 우리는 이러한 메모리 장치를 효율적으로 사용하기 위해서 메모리 장치에 대한 정확한 전력 소모 특성 분석을 할 필요가 있게 된다.

이 논문에서는 상위레벨에서 전력 소모 절감을 위해 메모리 장치에 입력되는 데이터, 주소, 제어신호등을 변화시키는 방법에 의해 메모리 장치에 대한 전력 소모 특성을 분석함으로써 실제 상위레벨 즉 S/W차원에서의 전력 소모 절감을 위한 근본 자료를 제공한다.

2. 실험 환경

2.1 측정원리

메모리 장치의 정확한 전력 소모 측정을 위해 캐패시터의 충전·방전에 따른 에너지의 이동에 의해 전력 소모를 측정하는 사이클별 전력 소모 측정[3,4]방법을 수정하여 동적 에너지 소모 뿐 아니라 정적 에너지를 측정할 수 있도록 수정하였다.

먼저 메모리 장치의 접근 시작 전 캐패시터를 충전 후 접근이 끝날 때까지 스위치를 바꾸지 않는 방법 즉 하나의 캐패시터에서 접근이 끝날 때까지 필요한 에너지를 모두 공급하고 한 접근 주기 내에서도 원하는 지점에서 캐패시터의 전위를 측정할 수 있도록 하게 하여 메모리의 상태가 바뀔 때마다 소모되는 동적 에너지를 측정할 수 있게 하였고 시간에 따라 여러 지점을 계속해서 측정할 수 있게 하여 메모리에서 소모되는 정적 에너지까지 측정할 수 있게 하였다. 또한 다양한 메모리 장치에 대한 측정을 가능하게 하기 위해 백터 발생기부분을 측정하고자 하는 메모리 장치에 독립적인 백터 메모리와 측정 메모리 장치에 특화 되어진 제어신호의 타이밍 정보 등을 저장하는 메모리로 나누었다. 따라서 측정하고자 하는 메모리 장치에 따라 제어신호들에 대한 타이밍 정보를 바꾸어 주지만 하면 시스템 자체에서 백터메모리와 타이밍 정보가 저장된 메모리를 이용 측정하고자 하는 대상이 되는 메모리에 적절한 신호를 공급하게 됨으로서 특별한 하드웨어의 수정 없이 여러 장치를 측정할 수 있도록 하였다.

2.2 측정도구

2.2.1 하드웨어

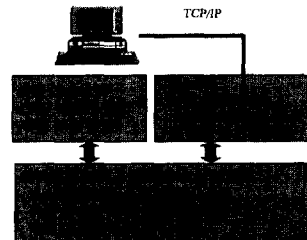


그림 1. 측정 시스템 H/W 구조

메모리 장치의 전력 특성 분석을 위해 만들어진 측정 시스템은 측정 대상보드에 에너지를 공급하고 소모된 에너지를 측정하는 에너지 측정 보드. 에너지 측정 보드와 시스템을 제어하고 측정된 결과를 분석할 수 있는 PC간을 TCP/IP를 통해 통신 기능을 제공하는 MC68360 CPU보드, 그리고 마지막으로 SRAM, DRAM등의 측정하고자 하는 메모리 장치의 특성에 맞게 측정대상보드가 탑재되어진 측정대상 보드 이렇게 3개의 보드로 구성되어지며 그 간단한 기능 및 구조가 그림1에 표시되어 있다

2.2.2 소프트웨어

측정 시스템의 편리하고 빠른 제어를 위해 측정 시스템은 벡터를 생성하고, 생성된 벡터를 측정 시스템에 다운로드하고, 제어시스템을 제어하고, 측정된 데이터를 다시 업로드하는 등의 일련의 모든 작업들이 Window GUI를 통해 이루어지게 된다. 또한 메모리를 원하는 대로 동작 시키기 위한 벡터 생성 시 매크로 개념의 언어를 사용 메모리 장치를 CPU의 관점에서 보다 편리하게 제어를 할 수 있도록 하였다. 예를 들어 메모리의 000000H번지에서 읽기 동작을 할 경우 "RD 000000"을 000000H번지에 FF값을 쓰게 할 경우 "WR 000000, FF"를 벡터에 써 넣어주게 되면 측정 S/W에서는 이를 다시 실제 메모리를 제어하기 위한 신호로 변환하여 적절한 측정 시스템에서 사용할 수 있도록 변환 시켜주게 된다. 따라서 측정하고자 하는 벡터를 쉽게 만들 수 있게 된다.

2.3 제시한 장치 및 방법의 정확성 검증

제시된 시스템의 정확성을 검증하기 위해 메모리를 에너지가 많이 소모하는 상태, 적게 소모하는 상태, 중간정도 소모하는 상태의 3가지로 상태로 동작시킨 후 각각을 제시한 시스템을 사용하여 전력 소모를 측정한 결과와 멀티미터를 사용하여 전력 소모를 측정한 결과를 비교하였다. 제시한 시스템의 경우는 에너지(J)단위로 측정되는 값을 전력(W)으로 환산하고 멀티미터의 경우 전류(A)로 측정되는 값을 역시 전력(W)로 환산하여 비교하였다. 비교한 결과 제안된 시스템과 멀티미터로 측정된 시스템의 계산된 에너지 차이는 4%미만의 값을 보였다.

3. 실험 결과

3.1 실험대상

기존의 연구들 대부분은 비교적 구조가 간단한 SRAM, ROM 중심의 연구들이 대부분이었다. 하지만 최근 대부분의 시스템에서 메모리 시스템의 경향이 점차 DRAM, SDRAM등으로 변화 되어감에 따라서 본 논문에서는 SRAM뿐 아니라 DRAM, SDRAM등의 메모리 시스템에서 가장 많이 쓰이는 3가지 종류 [5]의 메모리에 대해 그 전력 소모 특성을 분석하였다.

3.2 실험방법

메모리 장치의 주소, 데이터, 제어신호등의 변화에 따른 에너지 소모를 측정하기 위해 먼저 메모리 장치의 에너지 소모에 영향을 주는 요인으로서 이전 사이클에서 접근된 주소, 이전 사이클에서 접근된 데이터, 현재 사이클에서 접근된 주소, 현재 사이클에서 접근된 데이터, 현재 쓰고자 하는 주소에 저장된 데이터, 그리고 사용되는 제어신호들의 시간으로서 구분하였다. 위와 같은 요인들이 실제 메모리 장치의 에너지 소모에 어떠한 영향을 주는지 어떻게 주는지 판단하기 위해 실제 소모되는 전체 에너지를 주소에 따라 소모되는 에너지, Read시 Data에 따라 소모되는 에너지, Write시 Data에 따라 소모되는 에너지, 시간적으로 일정하게 소모되는 정적 에너지 소모, 그리고 입력되는 데이터와는 상관없이 항상 동작 시마다 일정하게 소모되는 기본 에너지 등의 5가지 요소로 구분하고 이들 각각의 에너지를 위에서 나열한 6가지의 요소를 각각 변화시켜가며 메모리 장치에서 소모되는 에너지를 측정하여 그 특성을 분석하였다.

3.3 각 메모리 장치의 전력 소모 특성

먼저 각 메모리 장치에 대한 기본적인 에너지 소모 특성을 살펴보면, 그림 2는 각 메모리 장치에 대한 제어신호의 변화에 캐패시터상에서의 전압변화 나타낸 그림이다. SRAM의 경우는 그림2의 (a)에서 알 수 있듯이 제어 신호가 변하지 않는 구간에서는 전압의 변화가 없고 제어신호가 변하는 구간에서만 에너지 소모 위해 전압이 떨어지는 것을 볼 수가 있다. 그림 2의 (b)에서 DRAM의 경우는 SRAM과 마찬가지로 제어신호가 변하는 구간에서 동적 에너지 소모가 존재한다는 것을 알 수 있으나 SRAM과는 다르게 Row가 Active되는 순간부터는 제어신호의 변화와는 상관없이 에너지가 소모되는 것을 알 수 있다. 즉 DRAM의 경우에 있어서는 Row가 Active되는 순간부터 Idle상태가 될 때까지 정적인 에너지 소모가 존재한다는 것을 알 수 있다. 또한 그림2의 (c)를 살펴보면 SDRAM의 경우에 있어서는 DRAM의 경우와 거의 유사하지만 Idle 상태에 있을 경우에도 정적인 에너지를 소모한다는 것을 살펴볼 수 있다.

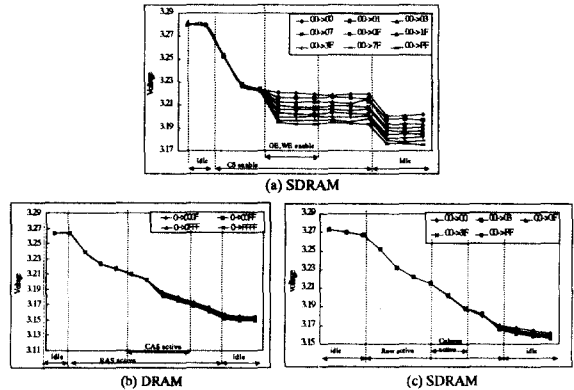


그림2. 제어 신호의 변화에 따른 캐패시터에서의 전압변화

또한 위의 4.2절에서 제안된 방법에 의해 각 요소별 원인을 분석한 결과는 다음과 같다.

SRAM에 있어서 주소에 의한 영향은 주소 내에서 0의 개수에 비례하여 에너지 소모가 증가되고 Read시 데이터에 의한 영향은 이전사이클에서 접근된 데이터와 현재 Read되는 데이터 사이에서 0에서 1로 변환되는 데이터의 Bit수에 비례하고, Write시 데이터에 의한 영향으로서 이전에 저장되어있던 데이터와 HD(Hamming Distance), 이전에 접근하였던 Data와의 HD에 비례하는 것을 볼 수 있었다. 그리고 앞에서 설명되어진 동적 에너지 소모 외에는 다른 에너지 소모는 관찰할 수 없었다.

DRAM의 경우에 있어서는 주소의 영향은 이전주소와의 HD, Read시 데이터는 0에서 1로의 변환되는 Bit수에 비례하고 Write시 데이터에 의한 영향은 거의 없는 상태 즉 Write시는 데이터 값과 상관없이 거의 일정하게 소모되는 것을 알 수 있었다. 정적 에너지 소모 측면에 있어서는 Idle상태 일 때는 거의 없고 /RAS가 Active되었을 때부터 일정한 에너지를 소모하는 정적 에너지 소모를 관찰 할 수 있었다. 이러한 정적 에너지는 Read Mode, Write Mode에 따라 다르게 나타나는 것을 볼 수 있다.

SDRAM에 있어서는 주소는 0의 개수에, Read시 데이터는 0에서 1로의 변하는 개수에 Write시 데이터는 이전에 접근된 데이터와의 HD에 비례하는 것을 관찰할 수가 있었고 정적 에너지 소모 측면에서는 DRAM과는 다르게 Idle상태에서도 에너지 소모를 관찰할 수 있었으며 Active상태 일 때의 정적 에너지 소모와 비교하여 볼 때 1/2정도의 에너지 소모를 관찰 할 수 있었다. 자세한 내용 및 변화량은 표 1에 자세히 나와있다.

4. 결과 분석

4.1 결과 분석 및 응용

지금까지의 실험에서 메모리 장치에 있어서의 에너지 소모는

주소의 Weight, 데이터의 HD, 제어신호(/RAS)의 길이, 동작상태(Active, Idle)에 따라 달라지는 것을 알 수 있었다.

SRAM의 경우 전체적인 에너지 소모 면에서 다른 메모리들에 비해 상대적으로 적은 에너지를 소모하고 동작 에너지 소모만 존재하면 또한 주소나 접근하는 데이터에 의해 변화되는 비중이 최대로 변할 경우 41%로서 이는 곧 접근하는 주소나 데이터를 변화시킴으로서 전체 소모되는 에너지를 최대 41%까지 줄일 수 있다는 것을 말한다.

DRAM에 있어서는 측정된 메모리 장치 중 가장 많은 에너지를 소모하고 메모리가 동작하지 않을 경우는 SRAM과 마찬가지로 에너지 소모는 없지만 /RAS신호가 Active 순간 즉 메모리 내에서 Row 주소가 Active되는 순간부터 정적 에너지 소모가 존재한다는 것을 알 수 있다 이것은 곧 /RAS신호를 너무 길게 유지하는 것은 에너지 소모 측면에서 손해가 된다는 것을 알 수 있다. 그렇기 때문에 실제 DRAM메모리 시스템의 구현시 적절한 /RAS 신호의 길이 선택도 저 전력을 위한 방법중의 하나라고 할 수 있다.

마지막으로 SDRAM의 경우에 있어서는 SDRAM이 동작할 때 뿐 아니라 IDLE상태에 있을 때도 일정량의 에너지 즉 정적 에너지 소모가 존재한다는 것을 알 수 있었는데 SDRAM의 경우 성능향상을 위해 특정 ROW에 대해 계속해서 Miss가 날 때까지 Active상태로 두는 경우가 있는데 이는 Active상태가 Idle상태보다 2배정도 많은 에너지를 소모하기 때문에 에너지 측면에서는 손해를 볼 수도 있게 된다. 이것은 에너지와 성능 간에 Trade-Off가 존재한다는 것으로 이 두 가지를 적절히 조정하여 에너지 소모를 줄이는 것도 저 전력 연구의 한 방법이라 할 수 있을 것이다.

4.2 에너지 소모 모델 구성

표1 전력소모 변화 요인, 모드별 에너지 소모 변화량

변화요인	SRAM		DRAM		SDRAM	
	Read	Write	Read	Write	Read	Write
주소 (nI/bit)	C ₀	0.11 0.011	0.00 0.00	0.08 0.08	0.00 0.00	0.00 0.00
데이터 (nJ/bit)	C ₁	0.00 0.00	0.18 0.18	0.00 0.11	0.00 0.11	0.00 0.11
	C ₂	0.00 0.00	0.00 0.00	0.00 0.00	0.00 0.00	0.00 0.00
	C ₃	0.27 0.00	0.33 0.00	0.00 0.21	0.00 0.00	0.00 0.00
	C ₄	0.00 0.15	0.00 0.00	0.00 0.00	0.00 0.00	0.00 0.00
정적에너지소모 (nJ/nS)	C ₅	0.00 0.07	0.00 0.00	0.00 0.00	0.00 0.00	0.00 0.00
	C ₆	0.00 0.00	0.10 0.10	0.04 0.04	0.00 0.00	0.00 0.00
기본에너지 소모	C ₇	0.00 0.00	0.00 0.07	0.02 0.02	0.00 0.00	0.00 0.00
	C ₈	5.43 12.69	24.70 28.30	31.74 21.13		

표 1은 지금까지 실험한 결과를 토대로 하여 에너지를 각각 주소에 의한 요인, Data에 의한 요인, 정적인 에너지 소모, 기본 에너지 소모로 구분하여 그 특성에 따른 에너지 소모 특성 및 변화량을 표현하였다. 이 표는 SRAM의 경우 32Bit Single Access, DRAM, SDRAM의 경우는 64Bit, 4-Burst Access의 메모리 시스템을 그 대상으로 하였다.

C₀, C₁은 각각 현재 접근하는 주소에서 0의 개수와 이전에 접근되었던 주소의 HD에 의한 Bit당 에너지 소모량을 말하며 C₂, C₃, C₄, C₅는 현재 접근하는 데이터의 0의 개수, 이전에 접근되었던 데이터에서 0에서 1로 변환하는 개수, 동일 번지 내에 이전에 저장되었던 데이터와의 HD, 그리고 이전 사이클에서 접근되었던 데이터와의 HD에 의해 영향받는 Bit당 에너지 소모량을 말한다, C₆, C₇ 정적 에너지 소모로서 각각 DRAM의 경우는 /RAS신호가 Active되었을 때의 정적 에너지 소모, /WR이 Active되었을 때의 정적 에너지 소모를 나타내며 SDRAM에 있어서는 동작 Active 상태일 때, Idle상태일 때의 각각의 nS당 에너지 소모를 나타낸다. 그리고 마지막으로 C₈은 기본적인 에너지 소모를 나타내며 기본 에너지는 메모리의 상태 변화시 에너지 소모를 가장 적게 했을 때의 값을 취하였다. 물론 이 동작 환경에 따라 재 계산될 수 있다.

표1을 기본으로 우리는 전체적으로 소모되는 에너지를 계산해 낼 수 있는데 앞에서 설명한 모든 전력 소모 요인을 모두 합하면 된다. 즉 현재 사이클에서 소모된 에너지를 E라 하면 다음

과 같은 식에 의해 메모리 시스템에서 소모된 전체 에너지량을 간단하게 계산해 낼 수 있다.

$$E = c_0W(a) + c_1H_0(a) + c_2W(d) + c_3T(d) + c_4H_0(d) + c_5H_s(d) + c_6\tau_0 + c_7\tau_1 + c_8 \quad (1)$$

위에서 C₀ - C₈은 표1에서 나타난 변화량이고 a는 주소를, d는 데이터를 말하며 W는 해당 주소 또는 데이터를 말하며 H₀는 이전 사이클에서 접근한 주소 또는 데이터와 현재 사이클에서 접근하고자 하는 주소 또는 데이터와의 Hamming distance를 T의 경우는 이전 사이클에서 접근한 데이터와 현재 사이클에서 접근하고자 하는 데이터에서 0에서 1로 변화하는 Bit수, H_s의 경우는 이전에 저장되어져 있던 데이터와 현재 갱신하고자 하는 데이터와의 HD를, τ₀는 DRAM에 있어서는 /RAS 신호가 활성화되는 시간(Write의 경우 /RAS신호가 활성화되는 시간에서 /WR신호가 활성화되는 시간 제외), τ₁는 /WR신호가 활성화되는 시간을, SDRAM에 있어서는 동작 상태에 있을 때의 시간, 휴면 상태에 있을 때 시간 (nS)을 말한다.

5. 결론

지금 까지 사이클별 전력 소모 측정의 원리를 이용하여 크게 동적 에너지 소모와 정적 에너지 소모로 나누어서 메모리 장치에 대한 전력 소모 특성을 분석하였다. 또한 이러한 특성 분석을 통해 SRAM뿐 아니라 DRAM, SDRAM에 대한 에너지 모델을 구축하였다. 측정에 의해 메모리 장치의 전력 특성을 분석하고 모델을 제시하였다는 것은 기존의 방법과 큰 차이는 없지만 전력 소모 요인으로서 접근함으로써 전력 소모 예측뿐 아니라 전력 소모 절감 기법 등의 연구에 활용할 수 있는 근본적인 자료를 제공하였다. 예를 들어 SRAM의 소모되는 에너지 주소에서 0의 개수에 비례하므로 메모리 저장 시 주소 내에서 0의 개수가 적은 번지에 저장하거나 하는 방법 등을 적용하고 0의 개수 혹은 HD에 의해 에너지 소모가 결정되는 값들에 대해서는 기존의 버스 인코딩 기법과 같이 적용 될 수 있다면 버스뿐 아니라 같은 기법을 통해 메모리에서 소모되는 에너지를 쉽게 줄일 수 있는 방법이 되기도 한다.

또한 기존의 연구가 메모리 내부 구조를 잘 알아야 하고 또한 새로운 메모리 장치 등에 대한 적용이 힘들다는 반면 본 시스템 및 실험 방법을 활용한다면 적은 양의 정보로도 전력 소모 특성 분석을 쉽고 빠르게 할 수 있을 뿐 아니라 새로 개발되는 메모리 장치에서도 쉽게 적용시킬 수 있을 것이다.

참고 문헌

- [1] T. Simunic, L. Benini, and G. D. Micheli, cycle-accurate simulation of energy consumption in embedded systems, in *Proceedings of ACM/IEEE Design Automation Conference*, pp. 867 - 872, June 1999.
- [2] M. B. Kamble and K. Ghose, "Analytical energy dissipation models for low power caches, in *Proceedings of International Symposium on Low Power Electronics and Design*, pp. 143 - 148, 1997.
- [3] 김관호, 장래혁, 신현식, "디지털 시스템의 사이클 단위전력소모 측정시스템", *한국정보과학회 2000년 춘계 학술대회 논문집(A)*, 제 27권 1호, pp 48-50, 2000년 4월.
- [4] N. Chang, K.-H. Kim, and H. G. Lee, "Cycle-accurate energy consumption measurement and analysis: case study of ARM7TDMI," in *Proceedings of International Symposium on Low Power Electronics and Design*, pp. 185 - 190, July 2000.
- [5] Samsung Electronics, SRAM[KM68V1000BLT1], DRAM[KM416V1204CT], SDRAM[KM46S2020BT] Data Sheet.