

AlGaN/GaN HFET의 기판에 따른 열효과 분석 모델링

Thermal Effect Modeling for AlGaN/GaN HFET on Various Substrate

박승욱, 신무환
(Seung-Wook Park, Moo-Whan Shin)

Abstract

In the paper, we report on the DC and Thermal effect of the GaN based HFET. A physics-based a model was applied and found to be useful for predicting the DC performance and Thermal effect of the GaN based HFET by Various substrate. The performance of device on the sapphire substrates is found to be significantly improve compared with that of a device with an sapphire substrate. The peak drain current of the device achieved at HFET on the SiC substrate

Key Words : HFET(Hetero Filed Effect Transistor), 2DEG (2 Dimensional Electron Gas), Heat Sink effect

1. 서 론

최근 개인휴대통신, 위성통신, 군사용 레이더 등의 무선통신에 대한 수요가 급증함에 따라 여기에 사용하는 고주파, 고출력 소자 특성을 향상하기 위한 연구가 활발히 진행되고 있다. 특히, GaN계 화합물반도체는 여러 다른 반도체 물질에 비해 GaN의 우수한 특성 및 AlGaN 등과의 이종접합을 통한 전도 대역 불일치 (Conduction Band Discontinuities) 및 격자 부정합 (Lattice Mismatch)에 의한 Piezoelectric Effect를 이용하여 큰 캐리어 밀도(Sheet Carrier Density)를 얻을 수 있어 HFET(Hetero-Field Effect Transistor) 제작을 통하여 고출력 고주파 소자로 연구가 활발히 진행되고 있다. 고주파 고출력 소자로 사용되는 GaN HFET는 고출력 동작시 발생하는 줄열이 기판의 낮은 열전도도로 인한 열방출 억제로 인하여 Heat Sink Effect를 일으키는 문제를 지니고 있다. 이러한 Heat Sink Effect는 전도

채널의 온도를 상승시키는 열원으로 작용되어 2DEG(2 Dimensional Electron Gas)의 이동도와 전자 속도를 줄여 채널 전류를 감소시켜 고주파 특성을 저하시킨다.

GaN의 열전도도는 약 1.3 W/mK로서 Si의 열전도도와 비슷하나 높은 에너지갭으로 인하여 Si보다 높은 항복전압이 예측되는 GaAs의 열전도도 (약 0.5 W/mK) 에 비하여 약 3 배의 높은 값을 갖는다. 하지만 응용분야 자체가 워낙 높은 출력 영역이다.[1,2,3,4]

소자에 발생된 열은 활성 영역에서 고열 점 (Hot Spot)을 일으키게 되고 소자의 수명과 신뢰성에 영향을 주게 된다. 그렇기 때문에 발생된 열을 외부로 방출시키는 기술이 소자의 수명과 특성을 향상시키는 중요한 요소이다. 무엇보다 박막성장을 위한 기판으로 대부분 열특성이 열악한 사파이어를 사용하기 때문에 전기적인 소자 설계뿐만 아니라 열분산을 고려한 단위소자 설계 및 소자 다이와 기판간의 본딩에 대한 연구가 수반되어야 한다. 하지만 아직까지 GaN HFET 소자에 대한 모델링 분야에서의 연구는 및 Thermal Effect에 대한 모델링 연구는 거의 없는 상태이다.

명지대학교 재료공학과
(경기도 용인시 남동 산 38-2,
Fax : 031-330-6457
E-mail:swpark@mju.ac.kr)

본 연구는 Sapphire 기판 위의 AlGaIn/GaN HFET 소자의 DC 분석 자료를 모델링 결과와의 비교 분석을 통한 AlGaIn/GaN HFET 소자의 모델링 변수의 추출을 통하여 예측성 및 신뢰성 있는 Thermal 모델링을 개발하였으며 이를 이용하여 SiC 및 Si 기판에 적용하여 Thermal Effect 특성을 분석하였다.[5]

2. AlGaIn/GaN HFET 소자 모델링

본 연구에서는 AlGaIn/GaN HFET 모델링 변수의 정립과 2DEG의 인식을 통한 소자의 DC 특성 변화 및 기판 변화에 따른 소자에서의 Heat Sink의 영향 및 소자의 온도 등을 상업용 모델링 기구를 이용하여 HFET 소자의 Thermal 특성을 분석하였으며 실험 결과와 비교하여 검증하였다.

AlGaIn/GaN HFET는 일반적으로 밴드갭 차에 의해 형성된 2DEG로 작동하는 GaAs-based HFET 소자와는 달리 AlGaIn/GaN의 Lattice Mismatch에 의하여 발생하는 강력한 Piezoelectric Effect에 의한 높은 Sheet Carrier가 형성되어 기존의 반도체 물질에 비해 10배 이상 큰 값인 $1.0 \times 10^{13}/\text{cm}^2$ 의 높은 값을 갖게 되므로 고 전류가 가능하다. 위와 같은 Piezoelectric Effect에 형성된 2DEG에 의해 소자의 동작 특성이 결정되기 때문에 AlGaIn의 물성과 계면에 형성된 Sheet Carrier의 농도는 소자 디자인에 매우 중요한 변수이다. Homo-epitaxy가 불가능한 GaN은 Sapphire, Si 및 SiC등의 기판에서 Hetero-epitaxy에 의해 MOCVD법 및 MBE법으로 성장된다. 이때 발생하는 AlGaIn/GaN/기판에서의 격자 부정합률의 차이에 의해 기판의 2DEG의 농도 또한 영향을 받으며 Interface질 및 전자의 이동도 등 또한 차이를 나타낸다. 본 연구에서는 이러한 기판상에서 발생하는 2DEG의 특성을 Al Mole Fraction(x) 변화에 따라 변화하는 격자 부정합에 의해 계산된 2DEG의 농도값을 이용하여 소자를 모델링 하였다. 이를 위하여 Interface의 질 및 Spacer Layer의 영향에 독립적인 2DEG 농도를 계산한 M. S. Shur의 $Q_p = x \times 5 \times 10^{13} \text{ C}/\text{cm}^2$ 을 소자 모델링에 적용하였으며 기판에 관계없이 2DEG의 농도는 Al Mole Fraction(x)에 영향을 받는다고 가정하였다.

본 연구에서 사용한 Al의 Mole Fraction에 의해 영향 받는 AlGaIn의 주요 물질 변수들은 AlN과 GaN의 Linear Plot을 이용하여 근사적으로 계산하였고 물질 변수 추출 식은 다음과 같다. [6, 7]

$$\epsilon_{Al_xGa_{1-x}N} = x \times \epsilon_{AlN} + (1-x) \times \epsilon_{GaN} \quad (1)$$

$$X_{Al_xGa_{1-x}N} = x \times \left(\frac{X_{Al_{0.15}Ga_{0.85}N} - 0.87 \times X_{GaN}}{0.13} \right) + (1-x) \times X_{GaN} \quad (2)$$

$$E_{g_{Al_xGa_{1-x}N}} = x \times E_{g_{AlN}} + (1-x) \times E_{g_{GaN}} \times (1-x) \times 0.5eV \quad (3)$$

$$m_{e_{Al_xGa_{1-x}N}} = x \times m_{e_{AlN}} + (1-x) \times m_{e_{GaN}} \quad (4)$$

($m_{e_{GaN}} = 0.22m_0, m_{e_{AlN}} = 0.48m_0$)

$$u_{n_{Al_xGa_{1-x}N}}(N) = x \times u_{n_{AlN}} + (1-x) \times u_{n_{GaN}}(N) \quad (5)$$

여기서 ϵ 는 유전상수, E_g 는 밴드갭, χ 는 전자친화도, m_e 은 유효 질량, u 는 전자 이동도 이고, x 는 Al의 Mole Fraction이다. 또한 소자 동작시 각 layer에서 열전달 특성차에 의한 소자의 Heat Sink Effect를 고려하기 위하여 각 Layer에 소자 작동 시 온도 변화에 의한 기판의 Thermal Effect를 온도에 의한 열전달 상수 변화가 고려된 열전달 상수 $K(T)$ 를 적용한 식(6)을 사용하여 모델링 하였다.

$$K(T) = \frac{1}{a + bT + CT^2} \quad (6)$$

표 1. AlGaIn/GaN HFET DC 모델링 변수
Table 1. AlGaIn/GaN HFET DC Modeling Parameter

Parameter	AlGaIn(Al=0.3)	GaN(2DEG)
Dielectric Constant	8.78	8.9
Energy Gap	4.12eV	3.26 eV
Egalpha	.	7.32×10^{-4}
Egbeta	.	700
Saturation Velocity	$1.4 \times 10^7 \text{ cm/s}$	$2.2 \times 10^7 \text{ cm/s}$
Electron affinity	2.377eV	3.3 eV
NC300	$4.08 \times 10^{18} \text{ cm}^{-3}$	$2.24 \times 10^{18} \text{ cm}^{-3}$
NV300	$8.6 \times 10^{18} \text{ cm}^{-3}$	$1.8 \times 10^{19} \text{ cm}^{-3}$
Low-field mobility	$350 \text{ cm}^2/\text{V s}$	$1000 \text{ cm}^2/\text{V s}$

HFET 소자에 대한 실험적 전류-전압 결과와 본 연구에서 진행된 이론적 계산 결과를 비교하여 시뮬레이션에 사용된 물질 변수의 검증은 피하였으며 사용한 변수는 표 1과 같다.

최적화된 추출 변수 등을 통하여 모델링 및 제작

된 소자는 Sapphire에 성장된 기판을 이용하여 게이트 폭이 91.5 μm 이며 소자의 구조는 그림 1과 같다.

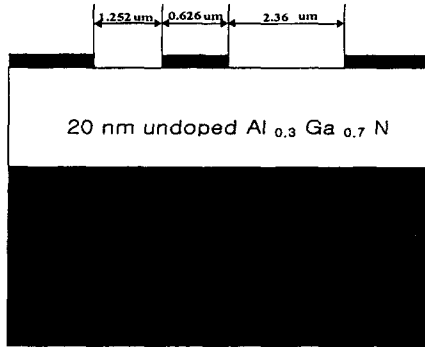


그림 1. 20nm undoped AlGaIn, 2 μm undoped GaN, HFET
Fig. 1. 20nm undoped AlGaIn, 2 μm undoped GaN, HFET

3. 모델링 결과

그림 2는 Cooling 없는 Sapphire기판에서의 Thermal Effect를 고려한 소자에서 전류-전압 특성에 대한 모델링 결과와 실험결과를 각각 비교한 것이다. 분석결과 소자의 Pinch-off는 -5 V 이하에서 일어남을 볼 수 있었고 드레인 전류 Level이 실험값과 모델링 값에서 매우 잘 일치함을 확인할 수 있었다. 트랜스 컨덕턴스의 값은 아래에서와 같이 약간의 차이가 나타났으며 트랜스 컨덕턴스(g_m)는 식 (7)으로 표현된다.

$$g_m = \frac{\partial I_{ds}}{\partial V_{gs}} = v_s W \sqrt{\frac{qN_D \epsilon}{2(V_i - V_{gs})}} \quad (7)$$

트랜스 컨덕턴스 값의 차이가 생기는 요인으로는 모델링 시 Undoped Layer의 도핑 수준, Piezoelectric Effect에 의한 Sheet Carrier 농도의 차이, Piezoelectric Effect에 의한 게이트 영역 하단에서 bias의 생성 문제 및 2DEG가 Interface에 형성될 때의 Interface의 질 상태에 따른 이동도의 차이에 의하여 발생한 것으로 생각된다

그림 3은 Sapphire기판에서 제작된 AlGaIn/GaN HFET의 Thermal 모델링을 하기 위하여 열전달 상수를 적용하여 모델링한 Heat Sink Effect를 실

험측정값과 모델링 분석 결과를 비교한 것이다. 그림에서 볼 수 있듯이 실험값과 잘 일치함을 보이고 있다. 낮은 게이트 전압에서의 실험치와의 오차는 Interface에서의 Sheet Carrier 형성층의 두께와 질 및 계면에서의 결함 등을 고려하지 않아 차이가 발생한 것으로 보인다.

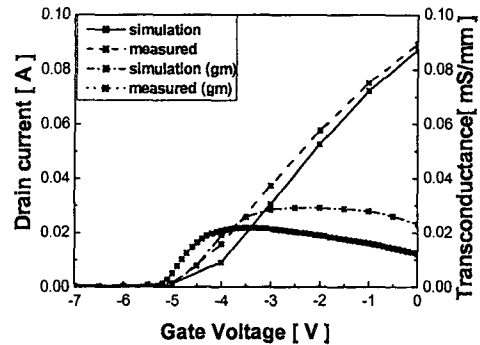


그림 2. AlGaIn/GaN HFET 핀치오프 전압 및 트랜스 컨덕턴스 특성
Fig. 2. AlGaIn/GaN HFET Pinch-off and Transconductance Characteristics

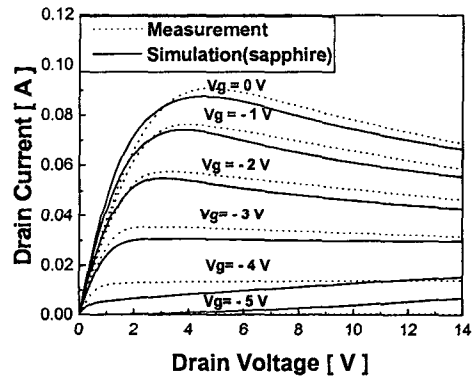


그림 3 AlGaIn/GaN HFET의 전류 전압에 실험과 모델링 결과
Fig. 3. IV of AlGaIn/GaN HFET for Modeling and experimental.

그림 4는 기판에 의한 Heat Sink Effect로 인하여

DC로 동작하였을 때 소자의 온도 변화를 나타낸 결과이다. SiC를 사용하였을 경우 소자의 전체적인 온도가 가장 적은 것을 볼 수 있고 Sapphire를 사용하였을 때 가장 온도 변화가 크게 일어나면서 높은 온도에 도달하는 것을 볼 수 있다.

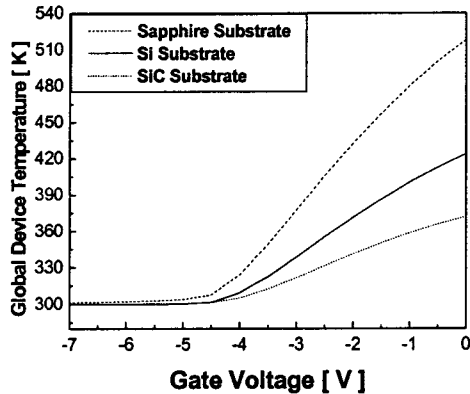


그림 4. $V_{ds}=6V$ 일 때 기판에 따른 소자의 온도 변화

Fig. 4. Device Temperature Vibration as a function of Substrates at $V_{ds}=6V$

SiC는 높은 열전도도로 인하여 기판에 의한 Heat Sink Effect를 적게 받아 온도의 상승폭이 적으나 Sapphire는 SiC 및 Si에 비하여 낮은 열전도도로 인하여 Heat Sink Effect 현상이 두드러짐을 볼 수 있다. Heat Sink Effect에 의한 온도의 변화는 소자내에서 전자의 산란 현상을 일으켜 이동도 특성을 저하시키는 원인으로 제공되므로 Sapphire의 경우 소자 동작시 Cooling에 대한 방법이 요구되어지며 Hetro-epitaxy가 가능하고 Sapphire보다 좋은 열전도도를 지닌 SiC나 혹은 Si등의 기판에서의 AlGaIn/GaN HFET의 연구가 더욱 요구되어진다.

그림 5는 Sapphire에 대한 Thermal 모델링 결과로 추출된 변수를 가지고 SiC 및 Si기판에서의 Heat Sink Effect를 고려한 결과이다. 게이트 전압 0 V일 때 소자의 전류-전압 특성은 Heat Sink 현상이 적은 SiC 기판에서 높은 특성을 나타냄을 보이고 있으며 이러한 특성은 그림 4의 결과에서도 볼 수 있듯이 Sapphire 기판에서의 Heat Sink Effect로

인한 온도 상승으로 전자의 이동도가 열에 의한 산란현상으로 큰 감소를 가져오기 때문이다.

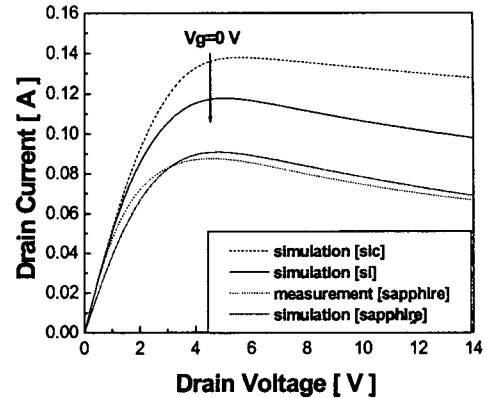


그림 5 기판 변화에 따른 AlGaIn/GaN HFET의 Heat Sink effect

Fig. 5. Heat Sink Effect of AlGaIn/GaN HFET as a function of Substrates

4. 결론

본 연구를 통해 AlGaIn/GaN HFET의 Thermal 모델링을 구현하였다. Sapphire기판의 200 Å의 AlGaIn과 2 μm Undoped GaN의 HFET의 소자에 대한 Thermal 모델링 결과 Pinch-off 전압 -5 V, Knee 전압 4 V 정도로 나타났다. 최적화된 모델링 변수를 이용하여 다른 기판에서의 Thermal 모델링을 한 결과 $V_{ds}=6V$ 에서 기판 종류에 따른 Device 온도 변화는 Sapphire기판을 사용한 경우 가장 높은 온도를 나타내었으며 SiC 기판을 사용한 경우 300 K에서 360 K로 가장 안정적인 특성을 나타내었다. 기판을 달리 하였을 경우의 DC 특성을 분석한 결과 SiC기판 위의 HFET 소자의 드레인 전류가 6 V일 때 140 mA로 가장 큰 값을 나타내었고 드레인 전압 증가에 따른 Thermal Effect에 의한 전류의 변화도 가장 적었다. 이 결과 Heat Sink Effect가 적은 SiC 기판에서의 HFET 제작은 고출력 고주파 소자의 응용에 많은 기대가 된다. 또한 실험에서 사용된 Thermal 모델링은 HFET 소자의 DC 분석 및 예측에 많은 기여가 기대된다.

감사의 글

본 연구의 수행에 도움을 주신 LG종합기술원에
감사를 드립니다.

참고 문헌

- [1] S. J. Pearton, F. Ren, A. P. Zhang and K. P. Lee, Material Science and Engineering, R30, pp. 55-212, 2000
- [2] M. S. Shur, R. Gaska and A. Bykhovski, Solid State Electronics, Vol. 43, pp. 1451-1458, 1999.
- [3] I.Daumiller, C. Kirchner, M. Kamp, K. J. Ebeling, and Kohn. IEEE Electron Device Letters Vol.20, No.9, 1999
- [4] Egor Alekseev, Member, IEEE, Dimitris Pavlids, Fellow, IEEE, Nguyen, Member, IEEE, Chanh Nguyen Member, IEEE, and David E. Grider. IEEE Transactions on Microwave Theory and Techiques Vol. 48. No.10, 2000
- [5] J. I. Chyi, C. M. Lee, C. C. Chuo, X. A. Cao, G. T. Dang, A. P. Zang, F. Ren, S. J. Pearton, S. N. G. Chu and R. G. Wilson, Solid State Electronics. Vol. 44, pp. 613-617, 2000
- [6] X. A. Cao, J. M. Van Hove, J. J. Klaasen, C. J. Polley, A. M. Wowchak, P. P. Chow, D. J. King, A. P. Zang, G. Dang, C. Monitor, S. J. Pearton, F. Ren. Solid State Electronics, Vol. 44, pp. 1255-1259, 2000.
- [7] E. Danielsson, C. M Zetterling, M. Ostling, B.Breitholtz, K. Linthicum, D.B. Thomson, O, H. Nam, and R. F. Davis Material Science and Engineering, B61-62, pp. 320-324, 1999
- [8] Hadis Morkoc, Roberto Cingolani, Bernard Gil, Solid State Electronics, Vol. 43, pp. 1753-1771, 1999.
- [9] P. M. Asbeck, E. T. Yu, S.S. Lau, W. Sun, X. Dang, C. Shi, Solid State Electronics, Vol. 44, pp. 211-219, 2000.