

PLL 보상루프를 이용한 단상 PWM 인버터의 정밀 전압제어

정세교, 최성락, 최진우
경상대학교 전기전자공학부

A Precision Voltage Control of Single Phase PWM Inverters Using PLL Compensation Loop

Se-Kyo Chung, Seong-Rak Choi, and Jin-Woo Choi
Division of Electrical and Electronics Engineering
Gyeongsang National University

ABSTRACT

This paper presents a precision voltage control technique of a single phase PWM inverter for a constant voltage and constant frequency(CVCF) applications. The proposed control employs a PLL compensating loop which minimize the steady state error and phase delay. The computer simulation and experiment are carried out for the actual single phase PWM inverter and the results well demonstrate the effectiveness of the proposed control.

1. 서 론

단상 PWM 인버터는 무정전 전원장치(UPS), 소규모 대체에너지 발전시스템 등 다양한 분야에 적용되고 있다. 단상 PWM 인버터에 요구되는 성능은 안정된 출력전압, 우수한 고조파특성, 그리고 부하변동이나 비선형 부하에 대한 우수한 제어특성이다. 이와 함께, 최근 들어 인버터의 계통연계와 병렬운전 등에 대한 적용이 활발하게 진행됨에 따라 PWM 인버터의 정밀한 출력전압 및 위상제어 성능이 요구되고 있다.

단상 PWM 인버터의 출력 전압 제어를 위해 기존에는 실효값을 제어하는 방법이 사용되어왔다. 그러나, 이 방법은 제어시스템의 동특성이 느려 부하변동이나 정류기와 같은 비선형 부하에 대하여 제어성능이 나쁘다는 단점이 있다. 따라서, 인버터의 출력전압을 순시 적으로 제어하는 방법들이 제안되었으며 고속 DSP의 적용으로 고급의 제어기법들이 실시간으로 구현 가능하게 되었다^{[9]-[10]}. 그러나, 단상 PWM 인버터

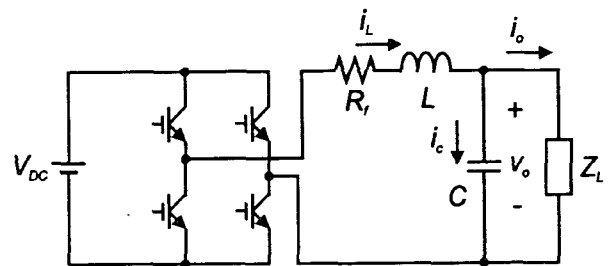


그림 1 단상 PWM 인버터
Fig. 1 Single phase PWM inverter

의 경우 60Hz 주파수의 정현파 기준전압을 추종하는 제어형태를 가지므로 제어루프에 비례 또는 비례적분 제어기를 사용할 경우 정상상태 오차 및 위상지연이 발생한다.

본 논문에서는 위와 같은 문제점을 해결하기 위해 phase-locked loop(PLL) 보상기를 사용한 새로운 제어기법을 제안하였다. 제안된 제어기법에서는 인버터 필터 커패시터의 전압과 전류의 위상 차가 90° 임을 이용하며, 3상 시스템의 동기 좌표축과 유사하게 출력 전압의 크기와 위상 성분을 분리하여 직류 값으로 다룰 수 있다. 따라서, 비례-적분 제어기를 사용하여 정상상태 오차를 최소화 할 수 있다. 제안된 제어기법의 타당성을 검증하기 위해 시뮬레이션과 실험을 수행하였으며 그 결과 제안된 제어기법이 우수성을 입증할 수 있었다.

2. 제안된 제어기법

2.1 제안된 제어기의 구성

그림 1은 본 논문에서 다루고자 하는 단상 PWM 인

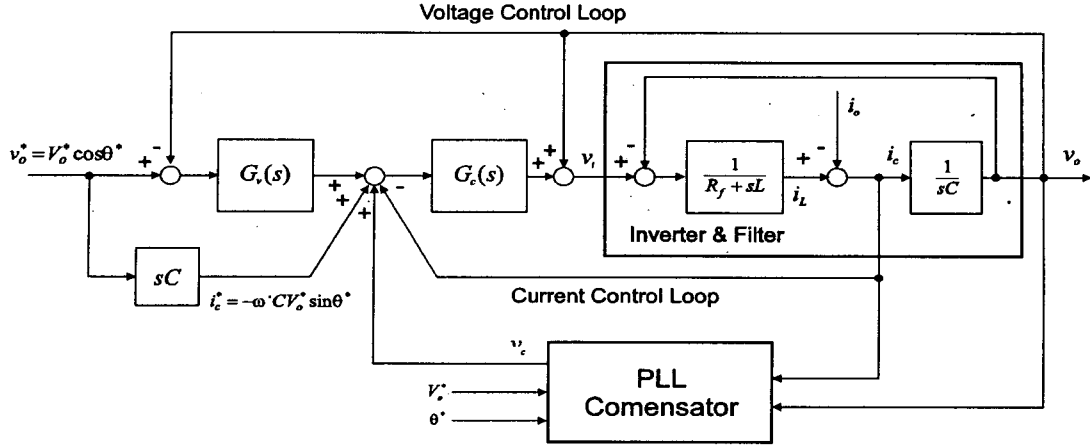


그림 2 제안된 단상 PWM 인버터 전압제어기의 블록 다이어그램
 Fig. 2 Block diagram of proposed voltage controller for single phase PWM inverter

버터의 구조를 나타내고 있다. 4개의 IGBT 스위치와 LC 필터로 구성되어 있으며 R_f 는 인덕터의 직렬저항을 나타낸다.

그림 2는 제안된 제어기법에 대한 블록 다이어그램을 나타내고 있다. 제안된 제어기법은 기본적으로 커패시터 전류와 출력전압 제어루프 가지고 있으며 부가적으로 PLL 기법을 이용한 보상루프를 가지고 있다. 커패시터 전류회환 방식은 부하전류에 대한 decoupling 효과에 의해 매우 우수한 동특성을 가진다고 알려져 있다[5]-[7]. 그러나, 단상 PWM 인버터의 경우 정현파 기준전압을 추종하게 되며 이로 인해 비례제어기나 비례-적분제어기를 사용할 경우 정상상태 오차나 위상지연이 발생하게 된다. 따라서, 본 논문에서는 이러한 단점을 개선하기 위하여 PLL 기법을 이용한 보상루프를 추가하였다.

2.2 PLL 보상기

본 논문에서 제안한 PLL 보상기의 구성은 그림 3과 같이 나타낼 수 있다. PLL 보상기는 출력전압과 커패시터 전류의 위상 차가 90° 인 것을 이용한다. 출력전압을 $v_o = V_o \cos \theta$ 라고 두면 커패시터 전류는 다음과 같다.

$$i_c = -\omega C V_o \sin \theta \quad (1)$$

여기서, $\omega = d\theta/dt$ 이다. 이 두 값을 이용하여 다음과 같이 Quadrature 신호와 Direct 신호를 만들어 낼 수 있다.

$$v_q = v_o = V_o \cos \theta \quad (2)$$

$$v_d = \frac{1}{\omega C} i_c = -V_o \sin \theta \quad (3)$$

이 두 신호를 기준전압 및 전류의 발생 시 사용되는 cosine, sine 값을 이용하여 변환하면 다음과 같다.

$$\begin{pmatrix} v_{qe} \\ v_{de} \end{pmatrix} = \begin{pmatrix} \cos \theta^* & -\sin \theta^* \\ \sin \theta^* & \cos \theta^* \end{pmatrix} \cdot \begin{pmatrix} v_q \\ v_d \end{pmatrix} \quad (4)$$

이때, 주 제어기에서 위상 제어가 이루어져 위상오차 $\delta = \theta^* - \theta$ 가 충분히 작은 범위에 있다고 가정하면 다음과 같이 나타낼 수 있다.

$$v_{qe} = V_o \cos \theta^* \cos \theta + V_o \sin \theta^* \sin \theta \approx V_o \quad (5)$$

$$\begin{aligned} v_{de} &= V_o \sin \theta^* \cos \theta - V_o \cos \theta^* \sin \theta \\ &= \sin \delta \approx V_o \delta \end{aligned} \quad (6)$$

위의 식 (5)과 (6)로부터 v_{qe} 는 출력전압의 피크(peak)값을 v_{de} 는 기준전압과 출력전압의 위상차를 나타낼 수 있다. 특히, 이 두 신호는 작은 위상오차 범위 내에서 3상 시스템의 동기 좌표계와 같이 직류성분을 가지므로 비례-적분제어기를 이용하여 정상상태 오차를 영으로 만들 수 있다.

전압 크기를 제어하기 위해서는 비례-적분제어기를 사용하였으며 보상입력의 크기 성분은 다음과 같이 만들어 낼 수 있다.

$$V_c = G_{cm}(s) \cdot (V_o^* - v_{qe}) \quad (7)$$

$G_{cm}(s)$ 는 비례-적분 제어기의 전달함수로 다음과 나타낼 수 있다.

$$G_{cm}(s) = K_v \cdot \left(\frac{1+s\tau}{s\tau} \right) \quad (8)$$

여기서, K_v 와 τ 는 비례-적분 제어기의 이득이다. 위상 보상을 위상보상을 위해서는 PLL을 사용하였다. 위상 보상을 위한 주파수 보상 성분은 다음과 같이 나타낼 수

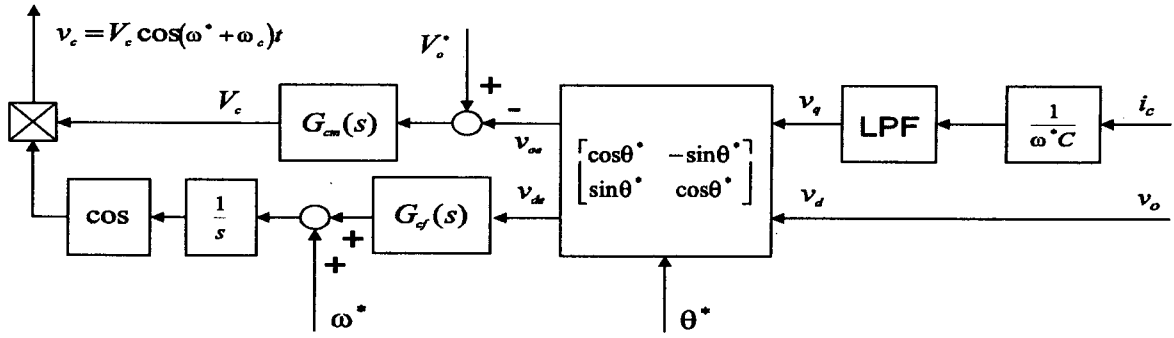


그림 3 PLL 보상기의 구성
Fig. 3 Configuration of PLL compensator

있다.

$$\omega_c = \frac{d\theta_c}{dt} = G_{cf}(s) \cdot v_{de} \quad (9)$$

여기서, $G_{cf}(s)$ 은 loop filter로 식 (8)과 동일한 형태의 비례-적분 형식을 사용하였다. 식 (7)과 (9)를 주 제어루프에 보상입력으로 사용하기 위해서는 정현적인 함수로 나타내져야 하며 다음과 같이 합성 할 수 있다.

$$v_c = V_c \cos[(\omega^* + \omega_c)t] \quad (10)$$

여기서, ω^* 는 기준 전압의 각 주파수를 나타낸다.

2.3 커패시터 전류의 제한

제안된 제어기법에서는 커패시터 전류를 주 제어루프 및 PLL 보상기에 사용하므로 커패시터 전류의 정보를 얻는 것이 매우 중요하다. 그러나, 커패시터 전류는 큰 리플성분을 포함하고 있어 직접 제어기에 적용하기는 어렵다. 따라서, 적절한 필터링이나 미분 또는 관측기에 의한 추정 기법이 사용될 수 있다. 본 논문에서는 커패시터 전류를 측정할 때 low pass 필터를 사용하여 필터링 하였다. Low Pass Filter로는 2차의 Butterworth Filter를 사용하였으며 필터의 전달함수는 다음과 같이 나타낼 수 있다.

$$H(s) = \frac{\omega_o^2}{s^2 + \sqrt{2}\omega_o s + \omega_o^2} \quad (11)$$

여기서, ω_o 는 필터의 차단주파수이다. 전류제어기의 설계에 있어서 필터의 대역폭 설정은 매우 중요하다. 전류 제어 루프의 동특성은 매우 빠르므로 필터의 대역폭이 낮게 설정될 경우 시스템의 안정성이 떨어지게 된다. 또한, 대역폭이 너무 크게 설정될 경우 전류리플의 영향이 제어시스템에 나타나게 되어 PWM 회로에서 불규칙한 스위칭 또는 소음을 야기시킬 수 있다. 따라서, low

pass 필터의 대역폭은 인버터의 스위칭 주파수와 전류제어 루프의 대역폭을 고려하여 적절히 절충되어야 한다.

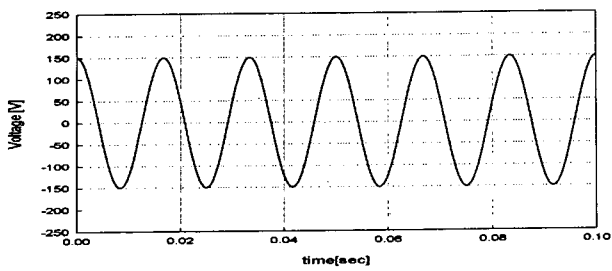
3. 시뮬레이션 및 실험

제안된 제어기법의 타당성을 검증하기 위해 컴퓨터 시뮬레이션과 실험을 수행하였다. 시뮬레이션은 MATLAB/SIMULINK를 이용하였으며 사용된 파라미터와 조건은 표 1과 같다.

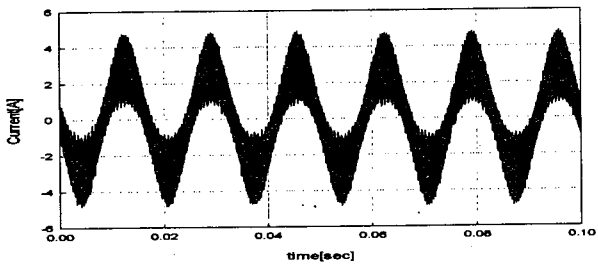
표 1 시뮬레이션 및 실험조건

항 목	값	단 위
DC 링크 전압 (V_{dc})	220	V
스위칭 주파수	12.26	kHz
필터 인덕턴스 (L)	2.2	mH
필터 커패시턴스 (C)	50	uF
인덕터 직렬저항 (R_f)	0.035	Ω

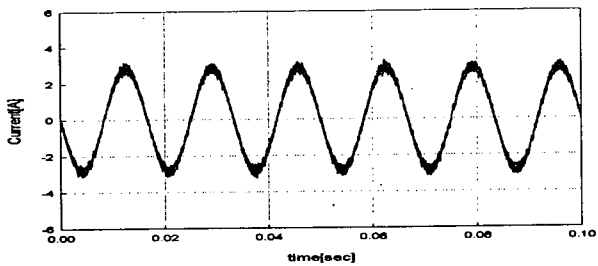
그림 2에 나타난 전압과 전류제어기는 모두 비례제어를 사용하였으며 이득은 $K_{pv}=0.6$, $K_{pc}=5.0$ 로 설정하였다. 그림 3의 PLL 보상기에는 비례-적분형의 제어기를 사용하였으며 $G_{cm}(s)$ 의 이득은 $k_v=0.01$, $\tau=0.005$ 이고 $G_{cf}(s)$ 의 이득은 $k_v=5$, $\tau=2.5$ 이다. 그리고, 커패시터 전류에 대한 low pass 필터의 차단 주파수는 3kHz로 설정하였다. 그림 4는 제안된 제어기에 대한 시뮬레이션 결과를 나타낸 그림이다. 기준전압은 150V_{r-p}이며 각각 출력전압, 커패시터 전류, 필터링 된 커패시터 전류, v_{qe} 와 v_{de} 를 나타내고 있다. 그림 5는 PLL 보상기가 있는 경우와 없는 경우에 대한 전압오차를 나타낸 그림이다. 제안된 제어기의 경우 정상상태 오



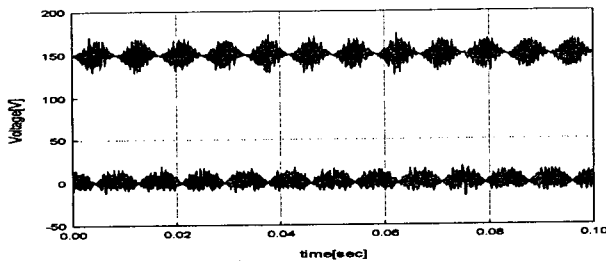
(a)



(b)



(c)

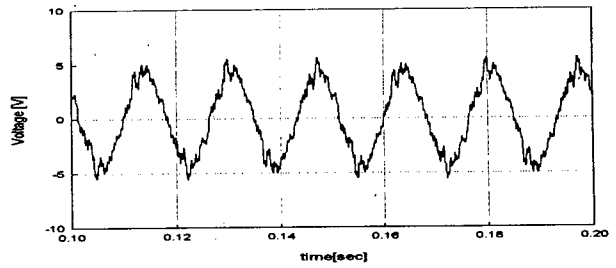


(d)

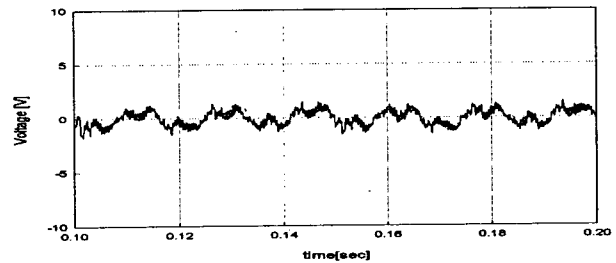
그림 4 제안된 제어기의 시뮬레이션 결과
 (a) 출력전압 (b) 커패시터 전류
 (c) 필터링 후 커패시터 전류 (d) v_{qe} 와 v_{de}
 Fig. 4 Simulation results of proposed controller
 (a) Output voltage
 (b) Capacitor current
 (c) Filtered capacitor current
 (d) v_{qe} and v_{de}

차가 크게 줄어들 수 있다.

실험 시스템의 구성은 그림 6과 같으며 TMS320C31 DSP 제어기와 IGBT 인버터, LC 필터, 센서회로로 구성 되어 있다. 실험에 사용된 파라미터는 표 1과 동일하다. 그림 7은 제안된 제어기의 실험결과를 나타내고 있다.



(a)



(b)

그림 5 PLL 보상기의 효과에 대한 시뮬레이션
 (a) PLL 보상기가 없는 경우
 (b) PLL 보상기가 있는 경우
 Fig. 5 Simulation for effect of PLL compensator
 (a) Without PLL compensator
 (b) With PLL compensator

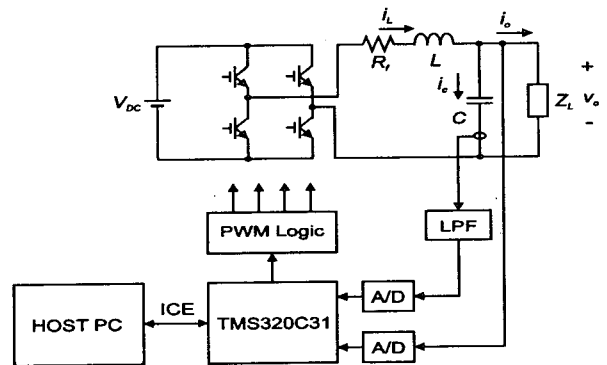
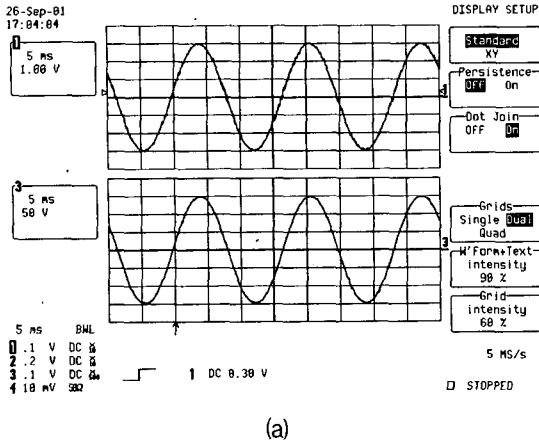


그림 6 실험 시스템의 구성
 Fig. 6 Configuration of experimental system

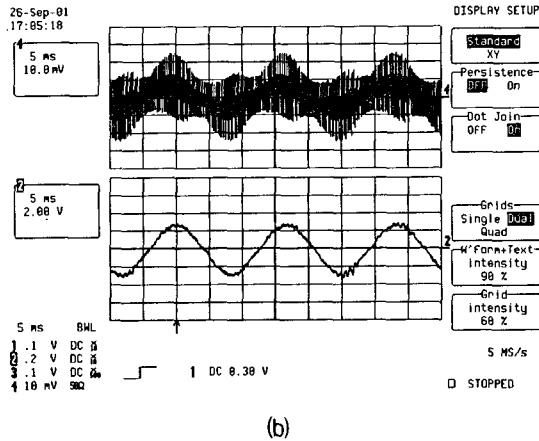
(a)는 기준전압과 출력전압, (b)는 커패시터 전류와 필터링 후 커패시터 전류를 나타내고 있다. 출력전압이 기준 전압을 잘 추종하고 있음을 볼 수 있다. 그림 8은 정류기 부하에 대한 실험결과를 나타내고 있다. 실험결과에서 보듯이 비선형 부하에 대해서도 우수한 출력전압 특성을 나타내고 있음을 볼 수 있다.

4. 결 론

본 논문에서는 단상 PWM 새로운 인버터의 출력전압 제어기법을 제안하였다. 제안된 제어기는 커패시터 전류



(a)



(b)

그림 6 제안된 제어기의 실험결과
 (a) 기준전압과 출력전압(50V/div)
 (b) 커패시터 전류(5A/div)와
 필터링 된 전류(2A/div)

Fig. 6 Experimental results of proposed controller
 (a) Reference and output voltage(50V/div)
 (b) Capacitor (5A/div) and
 filtered capacitor current(2A/div)

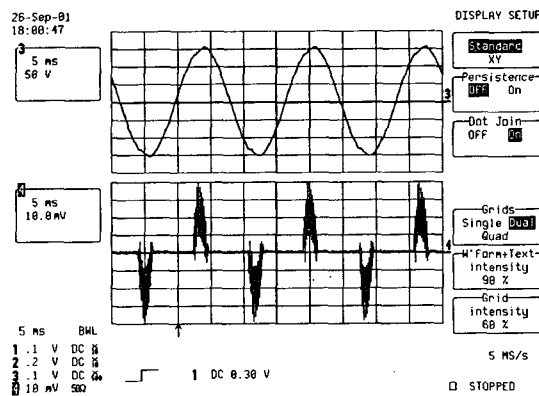


그림 7 정류기 부하에 대한 실험결과
 (a) 출력전압(50V/div)
 (b) 출력전류(2A/div)

Fig. 7 Experimental results for rectifier load
 (a) Output voltage(50V/div)
 (b) Output current(2A/div)

제어기와 PLL 보상기로 구성되어 있다. PLL 보상기의 효과에 의해 정상상태 오차를 최소화 할 수 있으며 정류기와 같은 비선형 부하에 대해서도 우수한 제어특성을 나타내고 있음을 시뮬레이션과 실험을 통해서 입증하였다. 제안된 제어기법은 향후 무정전 전원장치나 계통연계 인버터 등에 효과적으로 사용될 수 있으리라 생각된다.

본 연구는 한국전력공사의 지원에 의하여 기초전력공학공동연구소 주관으로 수행되었음 (과제관리번호 00-005)

참 고 문 헌

- [1] F. M. Gardner, Phaselock Technique, New York: Wiley, 1979.
- [2] N. Mohan, T. M. Undeland, and W. P. Robbins, Power Electronics- Converters, Applications, and Design, New York: Wiley, 1995.
- [3] K. P. Gokhale, A. Kawamura, and R. G. Hoft, "Dead beat microprocessor control of PWM inverter for sinusoidal output waveform synthesis," IEEE Trans. on Ind. Appl., vol. 23, pp. 901~910, no. 5, 1987.
- [4] Y. Tzou and H. J. Wu, "Design and implementation of a multiprocessor-based uninterruptible power supply," Conf. Rec. of IEEE PESC'88, pp. 650~657.
- [5] M. J. Ryan and R. D. Lorenz, "A high performance sine wave inverter controller with capacitor current feedback and back-EMF decoupling," Conf. Rec. of PESC'95, pp. 507~513, 1995.
- [6] M. J. Ryan, W. E. Brumsickle, and R. D. Lorenz, "Control topology options for single-phase UPS inverter," IEEE Trans. Ind. Appl., vol. 33, no. 2, pp. 493~501, 1997.
- [7] N. M. Abdel-Rahim and J. E. Quaicoe, "Analysis and design of a multiple feedback loop control strategy for single-phase voltage-source UPS inverters," IEEE Trans. on Power Electr., vol. 11, no. 4, pp. 532~541, 1996.
- [8] S.-L. Jung and Y.-Y. Tzou, "Discrete sliding-mode control of a PWM inverter for sinusoidal output waveform synthesis with optimal sliding curve," IEEE Trans. on Power Electr., vol. 11, no. 4, pp. 567~577, 1996.
- [9] T.-L. Chern, J. Chang, C.-H. Chen, and H.-T. Su, "Microprocessor-based modified discrete integral variable-structure control for UPS," IEEE Trans. on Ind. Electr., vol. 46, no. 2, pp. 340~348, 1999.
- [10] T. Haneyoshi, A. Kawamura, and R. G. Hoft, "Waveform compensation of PWM inverter with cyclic fluctuating loads," IEEE Trans. on Ind. Appl., vol. 24, no. 4, pp. 582~589, 1988.