

## AC PDP의 Aging 내전압시험용 전원모듈 설계

김동식 · 김경만 · 박찬갑 · 전태원  
울산대학교 전기전자정보시스템공학부

### The Design of Power Module for Aging Voltage-tolerance test in AC PDP

Dongsik Kim · Kyoungman Kim · Changab Park · Taewon Chun  
Electrical Engineering and Information Systems, Ulsan University

#### ABSTRACT

The method of supplying a single voltage source to a drive has a weak point that we can not determine whether discharging cells of a upper panel in a PDP(Plasma display panel) operate properly or not in the step of testing a durable voltage. From this paper, we can make more reliable products by the design-method of a power-module, for testing a durable voltage, that can determine if discharging cells in a upper pannel in a PDP have something wrong in variously supplied voltage sources.

#### 1. 서 론

최근 정보와 영상을 표시하기 위해 소자의 개발이 크게 급성장하고 있고, 현재 PDP(Plasma display panel) 대형 평판 디스플레이가 국내에서도 급성장하고 있는 추세에 있다. [1]

일반적인 PDP의 발광휘도는 50~250[cd/m<sup>2</sup>]이며, 동작전압은 200[V] 내외로 공급되어야 하고, 평판 디스플레이 중에서는 일렉트로 르미네센스(EL)과 함께 고전압을 필요로 하는 PDP는 아직까지 문제점을 개선하기 위하여 제조기술의 확보, 휘도 및 효율의 개선, 그리고 소비전력을 낮추는 문제 등이 나타나고 있어 구동회로 기술이나 패널제조 기술로서 대규모 집적회로 기술이 지속적인 개발이 필요하다. 최근 AC PDP는 전력 손실이 크고 발광효율이 낮아 큰 문제점으로 지적되고 있으며, 전력 손실 저감기술 및 셀구조 변화에 따른 방전특성 및 발광효율 개선에 관한 연구가 활발히 진행되고 있다. [2][3][4]

본 논문에서는 AC형 PDP 방전셀의 방전특성을 시험하기 위해 펄스의 전압과 주파수, 듀티비에 따

른 Aging 내전압 시험 전원모듈을 설계해 다양한 운전조건에 만족하는 설계방법을 제안한다.

#### 2. PDP 제조 공정

먼저 전면기판에 ITO 또는 SnO<sub>2</sub>를 코팅한 후 사진식각법으로 투명 표시전극을 패터닝하고, 투명전극의 높은 저항에 따른 전압강하를 방지하기 위하여 표시전극상에서 가는 버스전극을 Cr/Cu/Cr 또는 Cr/Al/Cr 등으로 형성한다. 표시전극상에는 글라스 분말페이스트를 인쇄하여 투명한 글라스 유전체층을 형성하고, 다시 기판 주위에 약 5mm폭의 저융점 Frit 글라스의 실링층을 형성하여 어닐링한다.

MgO의 보호층은 실링층의 안쪽 표시영역에 진공증착하며, 대부분의 업체가 전자 빔증착법을 사용한다. 그리고 스퍼터링법은 인라인 제조 프로세스에는 유리하나, MgO 박막의 형성속도가 전자 빔증착법보다 1/10정도 느린 단점이 있다. 이에 증착공간에 플라즈마를 발생시킴으로써 MgO를 분사하여 MgO 박막을 형성하는 Ion plating법이 시도되고 있다. 이 방법은 전자 빔증착법보다 수배의 증착속도가 가능하며, 차세대 MgO 박막형성기술로 기대된다. 이외에도 Sol-Gel법등이 시도되고 있고, MgO를 플라즈마 증착막으로 대체하는 기술이 개발되었다.

배면기판은 한 부분에 배기, 가스봉입용으로 약 1mm 직경의 구멍을 뚫고 표면에는 Cr/Cu/Cr 또는 Cr/Al/Cr 등으로 어드레스 전극을 인쇄한다. 어드레스 전극은 유전체층으로 코팅하고 어드레스 전극사이에 격벽을 저융점 Frit 글라스등으로 형성한다. 다음은 Aging 전검사를 하는데 검사항목은 전압과, 휘도, 결함을 한다. 이 검사가 끝나면 패널의 안정화를 위해 Gas방전을 시키는데 이때 전압, 주파수, 시간 및 온도 조건에 따라 Aging 특성시험을 하여 검사하게 된다.

최종 조립후 신호를 인가하고 전압을 입력시켜서 패널의 조건에 따른 적절한 전압을 설정하여 고온에서 패널의 동작전압이 정확한가를 확인하여 특성시험을 거치면 최종적인 PDP가 완성된다. 그림 1. PDP의 개략적인 제조공정을 상부패널과 하부 패널을 구분하여 그림으로 나타낸 것이다.

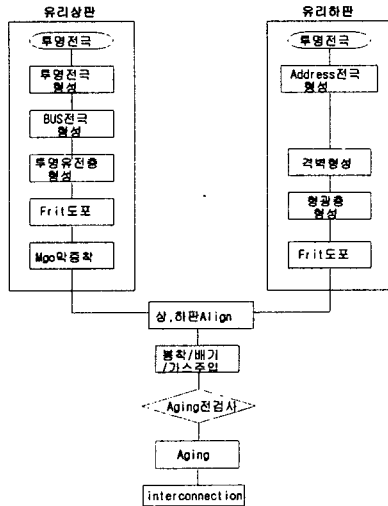


그림 1 PDP의 개략적인 제조공정도  
Fig. 1 PDP of a manufacturing process

### 3. Aging 내전압시험용 드라이브 설계

Aging 내전압시험용 드라이브의 설계사양과 구성은 다음과 같다. 먼저 전원공급장치는 최대 DC 600[V]/5[A]로 설계되었고, 드라이브에 인가 되는 전압범위는 DC 200[V]~DC 600[V]이다. 그리고 드라이브에 인가 되는 펄스의 주파수는 5[Khz]~60[Khz] 이다.

드라이브 구성은 PDP 상판에 전압 펄스를 인가하는 펄스 발생기와 제어회로에 전원을 공급하는 전원장치와 PDP 양단에 전원을 공급하는 전원장치로 구성된다. 펄스 발생장치는 내전압 시험조건에 따라서 펄스의 주파수 및 전압이 가변되게 설계되었다.

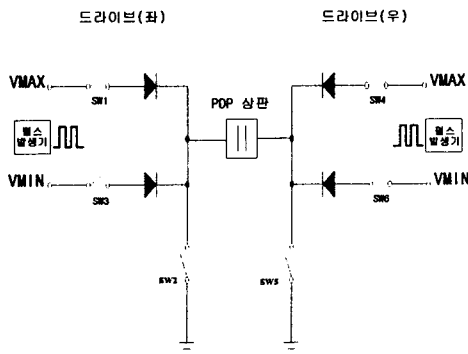
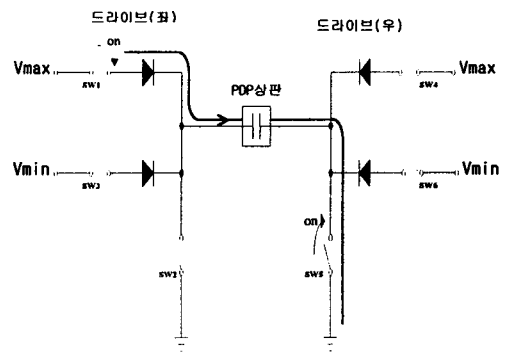


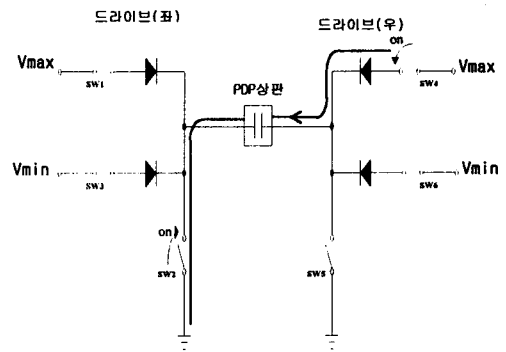
그림 2 동작 드라이브 개념도  
Fig. 2 Concept of operating drive

AC PDP의 Aging 내전압 시험을 하기 위한 드라이브의 스위치 동작모드는 그림 3.과 같다. 먼저 방전유지시간 동안  $sw_5$ 가 먼저 on이 된 상태에서  $sw_1$ 이 on되어 방전 개시전압  $V_{max}$  전압이 드라이브(좌)에 인가되어 100usec 유지되고 40usec 뒤에 드라이브(우)에서도  $V_{max}$  전압이 100usec 동안 인가된다.

그림 3. 은 내전압을 시험하기 위해 드라이브의(좌)와 드라이브(우)에 초과전압  $V_{max}$ 를 인가하기 위한 스위치 모드를 나타낸 것이다.



전압펄스인가 드라이브(좌)



전압펄스인가 드라이브(우)

그림 3 드라이브 동작모드  
Fig. 3 Operating mode of drive

초과전압펄스가 인가된뒤 마찬가지로  $sw_3$ 과  $sw_6$ 의 동작모드도  $V_{min}$  전압을 드라이브(좌)와 드라이브(우)에 각각 교대로 인가 하여 준다.

### 4. 드라이브 인가 파형

PDP의 Aging 내전압시험 위한 인가되는 스위칭 인가 파형은 그림 4.와 같다.  $sw_1, sw_2, sw_3$  은 드라이브(좌)에 인가되는 인가 파형을 나타낸 것이고,  $sw_4, sw_5, sw_6$  은 드라이브(우)에 인가되는 인가 파형을 나

타낸 것이다. Voltage source는 실제 PDP양단에 인가되는 펄스전압을 나타낸 것이다.

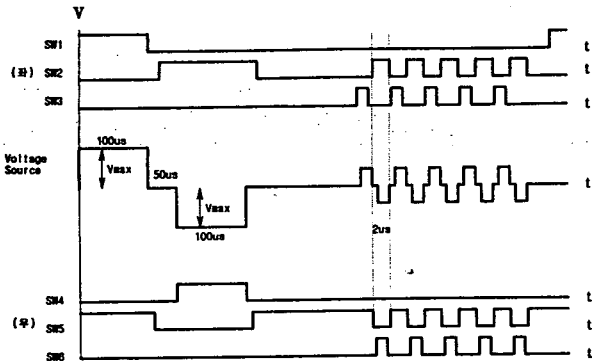


그림 4 Aging 내전압시험 인가 파형  
Fig. 4 Waveform of aging voltage-tolerance test

### 5. 시스템 설계

다음은 Aging 내전압시험을 하기 위한 설계도면을 나타낸 것으로,  $V_{max}$ 와  $V_{min}$ 의 전압을 인가하여 펄스에 의해서 교대로 스위칭 되도록 구성하였고, PDP 양단에 각기 배치되어 시험이 가능하도록 설계하였다.

왼쪽하단 부분은 실제 시험조건에 있어서 전압을 인가하는 단자로서  $V_{max}$ 전압과  $V_{min}$ 이 인가된다.

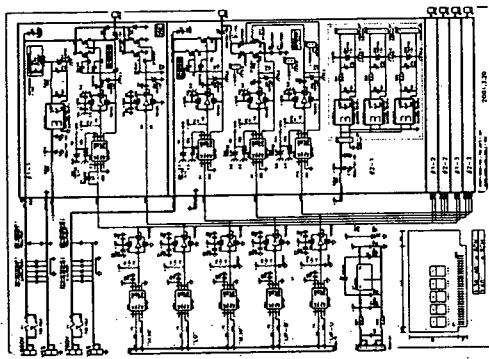


그림 5 시스템 설계  
Fig. 5 System design

펄스 발생기에서 인가되는 펄스가 인가되는 단자는 6N137과 TC4429사용해 인가 파형을 받아 FET를 스위칭하며, 드라이브(좌)와 드라이브(우)측은 동일한 사양으로 설계 하였다.

그림 6. 은 드라이브에 인가파형을 공급하는 펄스발생기의 펄스제어회로의 EPLD 내부회로를 나타낸 것이며, 시험조건에 따라 외부에서 듀티비와 주파수를 가변할 수 있게 설계하였다.

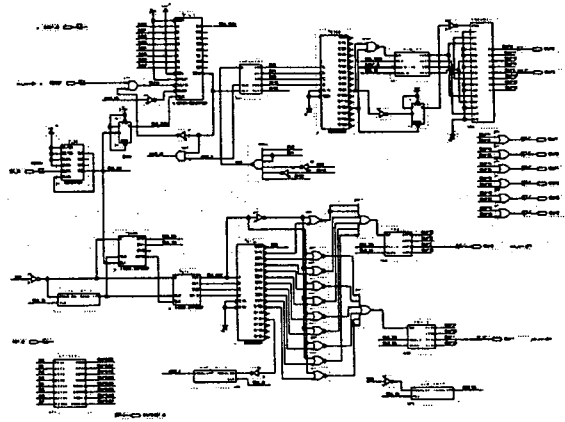


그림 6 펄스발생기 설계  
Fig 6 Pulse generator design

### 6. 실험 결과

다음은 드라이브(좌)(우) 설계해 인가되는 펄스에 의해서 드라이브가 스위칭되는 출력파형을 나타낸것이며, 입력되는 전압은 dc50[V]일 때, dc100[V]일 때, dc200[V]를 인가했을 때 각각의 드라이브의 출력파형 결과를 나타낸 것이다.

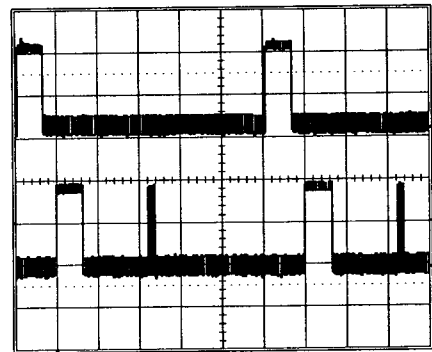


그림 7 드라이브출력(dc50[V]/10Khz일 때)  
Fig. 7 Drive out(dc50[V]/10Khz일 때)

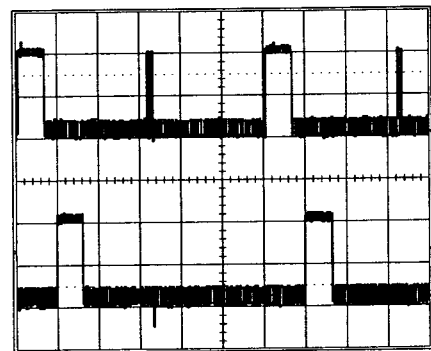


그림 8 드라이브출력 (dc100[V]/10Khz)  
Fig. 8 Drive out (dc100[V])/10Khz

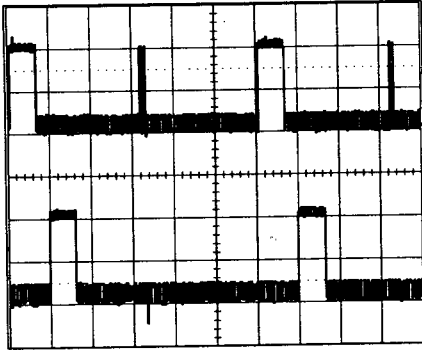


그림 9 드라이브 출력 (dc200[V]/20Khz)  
Fig. 9 Drive out (dc200[V]/20Khz)

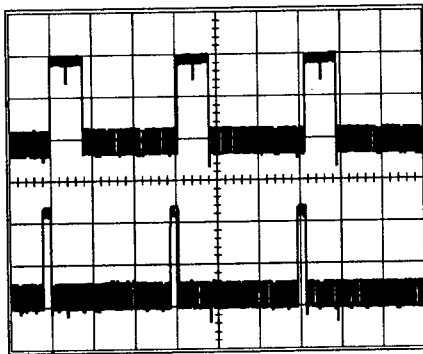


그림 10 드라이브 출력 (dc200[V]/30Khz)  
Fig. 10 Drive out (dc200[V]/30Khz)

## 7. 결 론

AC PDP의 방전셀의 내전압 시험을 하기 위한 전원모듈을 설계해 출력 주파수와 듀티비, 전압을 가변할 수 있게 설계하여 그 특성을 확인하였다.

## 참 고 문 헌

- [1] 이성현 외 4인, "벽전압 전달곡선에 의한 표면 방전형 ac PDP의 방전특성에 관한 연구" 대한전기학회, 추계학술발표회 논문집, pp. 176-178, 1998, 12
- [2] T.Shinoda,K.Kariya, M.Wakitani, Otsuka, T. Hirose, FUJISU LIMITED, "Development of large Color AC Plasma Display", *IEEE*, Vol. 27, No. 3, JUNE, pp. 254-255, 1996.
- [3] 장상훈외2인, "Luminescence Properties of Phosphor Layer with Discharge Conditions in AC PDP, 대한 전기학회, pp.704-706, 1999, 9.
- [4] Jeff R. Gottschalk, Oleksandr Shvydky, Alvin D. "Time-Resolved Electrical and Optical Measurements in a Plasma Display Panel " *IEEE Transactions on plasma science*, vol. 27. No. 3, JUNE, 1999.