

RF 발생기용 고성능 능동 클램프 ZVS 플라이백 컨버터에 관한 연구

이우석*, 김준호*, 원충연*, 최대규**, 최상돈**, 김수석***
성균관대학교*, (주)뉴파워프라즈마**, 서울산업대학교***

A Study on the High Performance Active Clamp ZVS Flyback Converter for RF Generator

W.S.Lee*, J.H.Kim*, C.Y.Won*, D.K.Choi**, S.D.Choi**, S.S.KIM***
Sungkyunkwan Univ.*, New Power Plasma CO. LTD**
Seoul National University of Technology***

ABSTRACT

This paper deals with the active clamp ZVS flyback converter for RF generator. The proposed converter has the characteristics of the low switching noise and high efficient regarding conventional flyback converter. To verify validity of the proposed converter, the 100kHz, 48V, 300W converter are simulation and experimental result. This converter will be apply to the discharge drive circuit for PDP(Plasma Display Panel) TV.

스위칭 손실을 줄인다. 또한 변압기 1차측 권선의 누설 인덕턴스에 저장되어 있는 에너지를 재생하여 2차측으로 넘겨줌으로써 효율을 개선하고 2차측의 다이오드에 영전류 스위칭을 가능하게 하여 출력측 노이즈를 줄이는 등의 전체적인 EMI/EMC 노이즈를 줄일 수 있다.^{[3][4]}

본 논문에서는 스위칭 주파수 100kHz, 입력전압 교류 90V ~ 130V에서 직류 48V의 300W 급의 플라이백 컨버터를 설계, 제작하고 RF 발생기 부하실험을 통하여 컨버터의 활용 가능성을 확인하였다.

1. 서론

최근 반도체 IC기술의 비약적인 진보에 의해 전기·전자·통신 기기의 소형화에 수반하여 기기의 구동전력을 안정하게 공급하는 전원부에 대해서도 소형화에 대한 요구가 매우 높아지고 있다.

직류 안정화 전원장치에 있어서 시스템의 크기를 줄이기 위해서는 고주파 스위칭이 필요하다. 하지만 에너지 축적용 소자인 인덕터와 캐패시터로 인하여 소형, 경량화의 한계가 있는데, 스위칭 모드의 전원장치에서는 스위칭 주파수를 증가시켜 소형화 경량화를 추구하고 있으나 스위칭 손실, 인덕터 손실 등의 전력 손실이 주파수에 비례하여 증대, 높은 전압 스트레스, 그리고 EMI/EMC 발생 등의 이유로 그 적용에 제한을 받게 된다.

이러한 문제점을 해결하기 위하여 소프트 스위칭 방식을 이용한 영전압 스위칭 방식의 컨버터들이 제안되고 있다.^{[1][2]}

본 논문에서는 능동 클램프 기법의 플라이백 컨버터를 사용하려고 한다. 능동 클램프 기법은 기존의 PWM 방식에 비해 기생성분의 공진으로 전압 스트레스를 줄일 수 있고 영전압 스위칭을 가능하게 하여

2. 본론

2.1 능동 클램프 ZVS 플라이백 컨버터

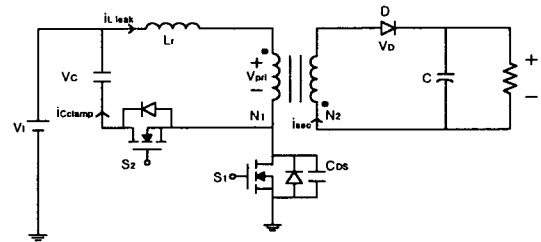


그림 1. 간략화한 능동 클램프 ZVS 플라이백 컨버터

능동 클램프 ZVS 컨버터는 일반 플라이백 컨버터가 갖는 고주파 스위칭에 의한 스위칭 손실 증가, 노이즈 발생, 그리고 스위치에 높은 전압 스트레스 등의 단점들을 보완하기 위해 제안되었다.

기존의 PWM 컨버터에 능동 클램프 회로를 첨가함으로써 스위치의 스트레스를 저감할 뿐만 아니라, 주스위치와 보조 스위치 모두 영전압 스위칭을 가능하게 한다. 이로 인해 스위칭 손실을 줄임으로써 고 효율을 얻을 수 있고 높은 주파수에서의 스위칭이 가능하다.

또한 넓은 입력범위에서도 스위치의 전압 스트레스는 거의 일정하므로, 기존의 플라이백 컨버터는 입력 전압의 변동에 비례하여 스위칭 전압 스트레스가 변화하는 것에 비해 이것은 일정한 전압 스트레스를 얻을 수 있다.

2.1.1 모드별 해석

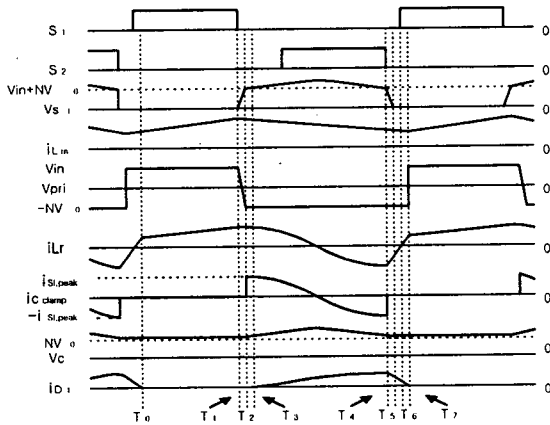


그림 2 능동 클램프 ZVS 플라이백 컨버터 각부 파형

그림 2는 능동 클램프 영전압 스위칭 PWM 플라이백 컨버터의 각 부 파형이며, 기본 동작은 앞에서 설명한 PWM 플라이백 컨버터와 같으며, 상세한 동작 상태는 아래의 7개 모드로 구분한다.

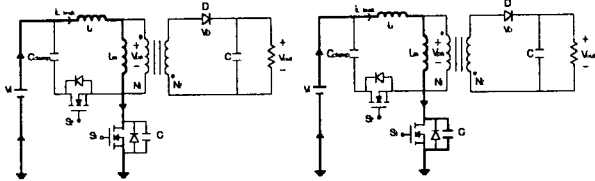


그림 3. 구간 t_0-t_1 모드

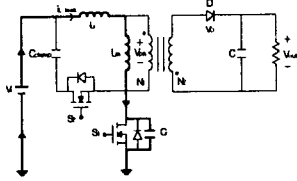


그림 4. 구간 t_1-t_2 모드

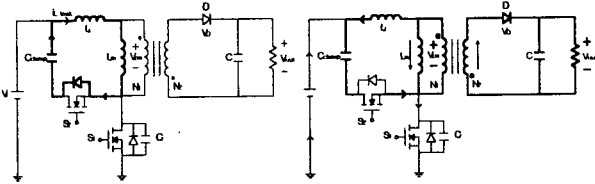


그림 5. 구간 t_2-t_3 모드

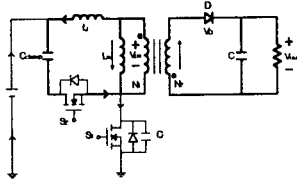


그림 6. 구간 t_3-t_4 모드

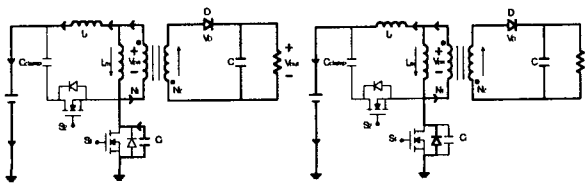


그림 7. 구간 t_4-t_5 모드

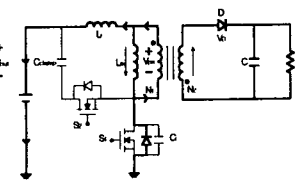


그림 8. 구간 t_5-t_6 모드

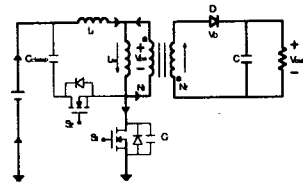


그림 9. 구간 t_6-t_7 모드

t_0-t_1 구간 : t_0 에 스위치 S_1 은 온되고 보조스위치 S_2 는 오프상태이다. 출력 다이오드 D_1 은 스위치 S_2 의 바디 다이오드와 같이 역 바이어스 되어 있다. 공진 인덕터를 포함한 자화 인덕터는 일반적인 플라이백 컨버터의 동작처럼 선형적으로 충전된다.

t_1-t_2 구간 : S_1 이 t_1 에서 턴 오프되면, C_r 은 자화 전류에 의해 충전되어진다. 이 때 자화전류는 공진 인덕터에 흐르는 전류와 같다. C_r 은 실질적으로 공진하면서 충전되지만, 충전 시간은 매우 짧아 거의 선형적으로 충전되는 특성을 갖는다.

t_2-t_3 구간 : t_2 에서 C_r 이 $V_{DS} = V_{in} + V_c$ 로 충전되어지면 S_2 의 바디다이오드가 도통되기 시작한다. (S_2 의 영전압 턴 온 조건). 이 때 클램프 캐패시터에 걸리는 전압은 L_r 과 L_m 에 걸리는 전압 NV_o 으로 클램프 된다. C_{clamp} 가 C_r 보다 매우 크기 때문에 클램프 캐패시터 C_{clamp} 를 충전하기 위해 S_2 의 다이오드 쪽으로 자화 전류 대부분이 흐르게 된다. 결과적으로 V_{pri} 는

$$V_{pri} = -V_c \frac{L_m}{L_r + L_m} \quad (1)$$

이 된다.

t_3-t_4 구간 : t_3 에서 2차측 권선 전압이 D_1 을 온 시킬 만큼 충분한 전압이 되면 V_{pri} 는 매우 큰 출력 캐패시터에 의해 근사적으로 NV_o 로 클램프 되어진다. 이 때 L_r 과 C_{clamp} 는 공진을 시작한다. 여기서 S_2 가 영전압 턴 온을 하기 위해서는 I_{clamp} 의 방향이 반대가 되기 전에 턴 온 되어야 한다.

t_4-t_5 구간 : t_4 에서 S_2 가 턴 오프되면, C_{clamp} 는 회로로부터 분리되고 새로운 공진 회로가 공진 인덕턴스와 S_1 의 기생 캐패시터 사이에 형성된다.

t_5-t_6 구간 : L_r 에 저장된 에너지가 C_r 에 저장된 에너지 보다 크다는 가정하에서 t_5 에서 C_r 은 S_1 의 바디 다이오드가 도통하기 충분하게 방전한다. 공진 인덕턴스 양단의 전압은 $V_{in} + NV_o$ 로 클램프 되어지고 출력 다이오드 D_1 의 전류의 감소율을 다음 식으로 고정시킨다

$$\frac{di_{D1}}{dt} = -N \left(\frac{NV_o}{L_m} + \frac{V_{in} + NV_o}{L_r} \right) \quad (2)$$

$L_m \gg L_r$ 일 때, L_r 는 다음처럼 단순화시킬 수 있다.

$$\frac{di_{Di}}{dt} \cong -N \left(\frac{V_{in} + NV_o}{L_r} \right) \quad (3)$$

$t_6 - t_7$ 구간 : S_1 이 온이 되고 공진 인덕턴스의 전류가 증가함에 따라 2차측 전류는 감소한다. t_7 에 2차측 전류는 영이 되고 (공진인덕턴스 전류와 자화전류가 같아짐), D_1 에 역바이어스가 걸리며 1차측 자화 인덕턴스와 공진 인덕턴스는 다시 선형적으로 충전되면서 다음의 스위칭 사이클을 반복한다. ($t_7 = t_0$)

2.1.2 공진 인덕터와 클램프 커패시터 선정

$$\frac{1}{2} L_r i_{Lr}^2 \geq \frac{1}{2} C_r V_{Cr}^2 \quad (S_2 \text{ OFF}) \quad (4)$$

$$L_r I_{ZVS} \geq \frac{C_r (V_{in} + NV_o)^2}{I_{S1, peak}^2} \quad (V_{Cr} \approx V_{in} + NV_o) \quad (5)$$

$$\frac{T_{Lr, Cclamp}}{2} = \pi \sqrt{L_r C_{clamp}} \gg (1-D) T_s \quad (6)$$

$$C_{clamp} \gg \frac{(1-D)^2}{\pi^2 L_r f_s^2} \quad (7)$$

2.2 RF 발생기

본 논문에서는 제안한 능동 클램프 ZVS 플라이백 컨버터를 플라즈마 디스플레이(Plasma Display Panel : PDP)가 화상을 구현하기 위해서 각각의 화소를 구성하는 방전공간을 제어하는 구동회로에 응용할 예정이다.

본 논문에 적용할 RF 발생기는 40인치 PDP 화상 구현을 위한 구동장치로서 300W 40MHz의 출력을 가지며, 구성은 Oscillator단, Drive단, Control Stage단, PA(Power Amplifier)단, Directional Coupler단, Control 단으로 구성되어 있다.

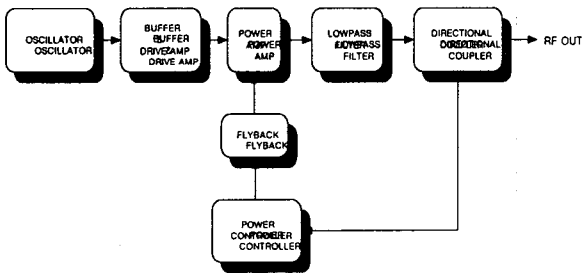


그림 10. RF 발생기의 구성

그림 10과 같이 RF 최종 출력 Power 검출 신호를 플라이백 컨버터 PI 전압 제어기에 피드백하여 PA단의 전압을 제어함으로써 RF Power 출력을

제어할 수 있다. 또한 PDP 전원장치에서도 RF 전력의 원활한 공급을 위해서 최종단에 임피던스 매칭회로를 두고 수동으로 조절하는 기능을 가지고 있다.

2.3 시뮬레이션 및 실험 결과

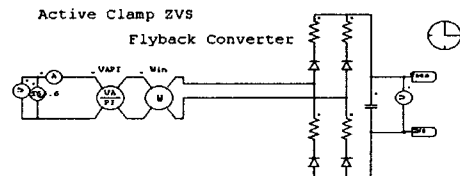
시뮬레이션에 사용한 툴은 전력전자분야 전용으로 개발된 PSIM 4.0을 사용하였다

플라이백 컨버터의 제어기는 Op-Amp를 이용하여 아날로그 정전압 PI제어기를 사용하였다. 제어루프는 출력전압을 검출하여 그 기준값과 실제 출력전압값을 비교하여 오차값이 아날로그 PI 제어기에 입력되어 PWM 발생기를 거쳐서 Gate에 신호를 내보낸다. 주 스위치 S_1 과 보조 스위치 S_2 가 동시에 턴 온 되는 것을 방지하기 위한 Dead time 회로는 RC 시정수를 이용하였으며, 영전압 스위칭이 되도록 설계하였다.

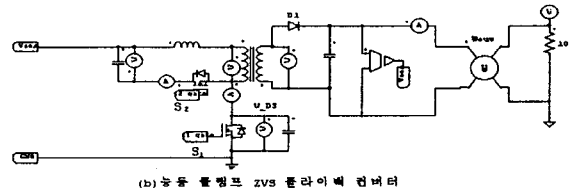
표 1 변압기 파라미터

Single Phase Trans	값
Rp(Primary)	0.1
Rs(Secondary)	0.01
Lp(Pri.Leakage)	1uF
Ls(Sec.Leakage)	0.1uF
Lm(Magnetizing)	240uF
Np(Primary)	45 Turn
Ns(Secondary)	20 Turn

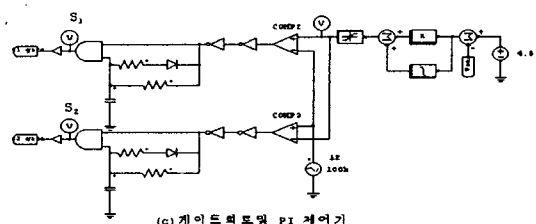
2.3.1 시뮬레이션 결과



(a) 역률, 전력속정회로가 포함된 다이오드 경류기



(b) 능동 클램프 ZVS 플라이백 컨버터



(c) 게이트드라이브 PI 제어기

그림 11. 능동클램프 ZVS플라이백 컨버터

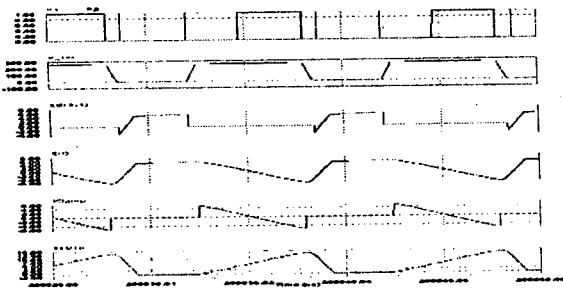


그림 12. 컨버터 각 부 시뮬레이션 파형

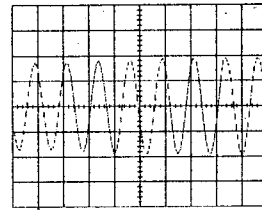


그림 20. RF 최종 출력 1
(100V/div, 20ns/div)

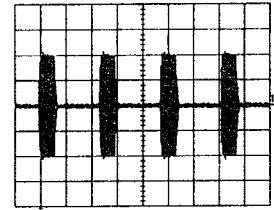


그림 21. RF 최종 출력 2
(100V/div, 10us/div)

2.3.2 실험 결과

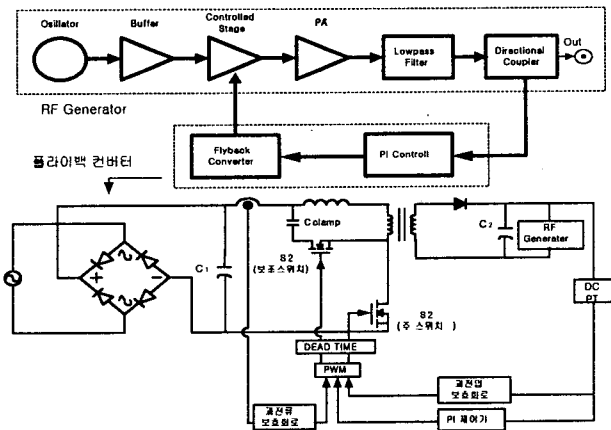


그림 13. 능동 클램프 ZVS 플라이백 부하실험 블록도

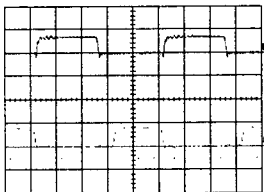


그림 14. S₁, S₂ 게이트 파형 (20V/div., 2us/div.)

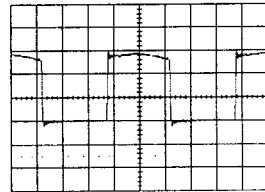


그림 15. S₁ V_{DS} 전압 파형 (100V/div., 2us/div.)

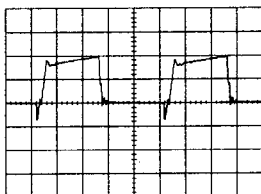


그림 16. S₁ 전류 파형 (5A/div., 2us/div.)

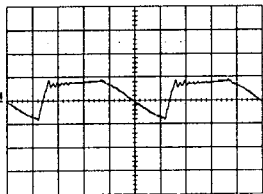


그림 17. 변압기 1차 전류 파형 (2A/div., 2us/div.)

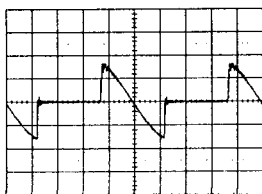


그림 18. C_{clamp} 전류 파형 (2A/div., 2us/div.)

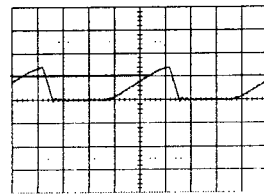


그림 19. D₁ 전류 파형 (10A/div., 2us/div.)

3. 결 론

플라이백 컨버터를 능동 클램프 ZVS 기법으로 효율을 개선하고, 스위칭 노이즈를 감소시킬 수 있다. 또한, 스위칭 주파수 100kHz, 입력전압 교류 90V ~ 130V에서 직류 48V의 300W급의 플라이백 컨버터를 시뮬레이션 및 설계, 제작하여 RF 발생기 부하 실험을 통하여 컨버터의 활용 가능성을 확인하였다.

향후 PDP용 RF Generator 전원장치의 소형화를 위하여 전용 제어 소자에 관한 연구와 역률 개선에 관한 연구가 이루어져야 한다.

이 논문은 에너지관리공단의 에너지 절약과제 지원에 의하여 연구되었음 (2000.5 ~ 2002.4)

참 고 문 헌

- [1] C.Henze, H.Martin and D.Parsley, "Zero-voltage switching in high frequency power converters using pulse width modulation" in Proc. 3rd Ann. Appl. Power Electronics. Conf., pp. 33~40, 1988.
- [2] C.T. CHOI, C.K. LI and S.K. KOK, "Modelling of An Active Clamp Discontinuous Conduction Mode Flyback Converter under Variation of Operating Conditions", IEEE International Conference on Power Electronics and Drive System, PEDS'99, July, 1999, Hong Kong.
- [3] Robert Watson, Guichao C. Hua, and Fred C. Lee, "Characterization of an Active Clamp Flyback Topology for Power Factor Correction Applications" IEEE Transactions on Power Electronics, Vol. 11, No.1, January, 1996.
- [4] R.Watson, F.C. Lee and G.C Hua, "Utilization of an Active-Clamp Circuit to Achieve Soft Switching in Flyback Converters" IEEE Transactions on Power Electronics, VOL. 11, NO. 1, January, 1996.
- [5] Linear Integrated Circuits Data and Applications Handbook, UNITRODE Company, Merrimack, NH, 1990.