

SEPIC을 이용한 고역율 정류회로의 과도응답특성 개선

정석언* , 이교범** , 현동석* , 송중호**
 한양대학교 전기공학과* , KIST 지능제어연구센터**

Improvement of transient characteristics of SEPIC rectifier

Seok-Eon Joung* , Kyo-Beum Lee** , Dong-Seok Hyun* , Joong-Ho Song**
 Dept. of Electrical Eng. Hanyang Univ.* , Korea Institute of Science and Technology**

ABSTRACT

A pulse frequency control(PFM) method for single-phase SEPIC-type rectifier is described in this paper. In the SEPIC rectifier, a relationship between the output power and the respective switching frequency is investigated to establish the control scheme of PFM. The proposed control method is provided with a feed-forward control loop of the output load as well as a feed-back control loop of the output voltage. The simulation results show good dynamic responses and unity power-factor operation.

1. 서 론

전기의 사용용도가 과거에는 힘(빛,동력,열)에 관련된 것이 주류를 이루었으나 근래에는 컴퓨터 및 통신장비를 이용하는 정보화산업의 발전으로 그 사용용도가 변화하고 있다. 이러한 정보처리 장치에 사용되는 전력은 직류전력으로 상용교류에 대한 전력변환장치가 필요하다. 다이오드 브리지와 콘덴서를 이용하면 간단히 교류에서 직류를 얻을 수 있다. 그러나 이러한 전력변환장치는 회로 구성에서 비롯된 고조파전류 발생과 낮은 역율로 인하여 전원회로에 악영향을 미친다. 이러한 문제를 해결하기 위해 전력변환 장치에 대한 역율보상 및 고조파저감에 대한 규격(IEC1000-3-2 , IEC555-2)등이 정립되어 산업용기기 , 전자제품들에 대한 전 고조파 왜형(TOTAL HARMONIC DISTORTION)을 규제하고 있다. 이러한 이유로 전력변환 장치의 역율개선 및 전원고조파 저감에 관한 연구가 활발하게 이루어 지고 있으며 이와 관련하여 정류회로 입력에 쇼크 코일을 설치하고 고주파스위칭을 하여 입력전류를 정현파화 한 컨버터를 이용하여 역율을

개선하는 연구가 관심을 받고 있다[1-3]. SEPIC컨버터는 고역율 및 출력전압의 자유로운 조절이 가능하고 손쉬운 1,2차 절연 등의 장점을 가지고 있으나 승압형 컨버터(Boost PFC)에 비해 과도응답특성의 열세로 직접출력을 사용하는 정류장치 보다는 PRE REGULATOR 로 사용되고 있다. 본 논문에서는 출력전력과 스위칭주파수와와의 상관 관계를 측정하여 수치화 하고 이를 전압제어 루프에 적용한 PFM 제어기법을 도입하여 기존의 PWM에 비하여 과도응답 특성이 개선을 비교 확인하고 SEPIC컨버터의 단독정류장치로서의 사용 가능성을 보여준다.

2. SEPIC 컨버터 모델링 및 해석

2.1 동작원리

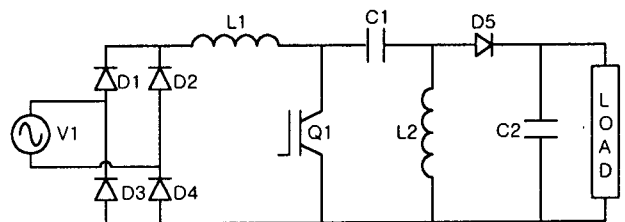


그림 1. 고역율 정류장치의 회로구성

그림 1은 다이오드 브리지 정류회로와 SEPIC 컨버터를 종속접속 형태로 구성한 고역율 정류장치 회로이다. SEPIC 컨버터는 Step-Up , Step-Down 동작이 가능하나 본 논문에서는 Step-Down 에 관하여 기술한다. 회로는 크게 1) D1-D4 로 구성된 전파정류회로 2) L1,Q1으로 구성된 역율 보상회로 3) C1,L2,D5로 구성된 에너지 전달회로의 세 부분으로 나눌 수 있다. Q1은 IGBT를 이용한 고속 스위칭 소자로 Gate 신호에 의해 On 되면 입력전압에 비례한 전류가 L1 에 흐르게 되어 에너지를 저

장하는 동시에 C1에 축적된 에너지를 L2로 전달하는 역할을 한다. 이때 입력전압에 비례한 전류를 흘리는 것이 가능하므로 역율 보상기능을 수행하게 된다. Q1 이 Off 되어 있는 경우에는 두단계의 동작이 차례로 일어나는데 첫단계에서는 L1,에 저장된 에너지는 C1을 충전하는 동시에 D5를 통해 부하측으로, L2에 저장된 에너지는 다이오드 D5를 통해 부하측으로 전달되며 에너지 전달이 끝나면 다음 단계로 L1에 흐르던 전류는 계속하여 C1에 흐르게 된다. 이러한 동작은 Buffer와 유사한 동작으로 C1을 Buffer Capacitor 로 부르기도 한다. 이는 에너지 전달과정에서 볼 때 지연전달로 전단계 동작에서 축적된 에너지를 전달하게 되어 과도 응답 특성을 나쁘게 하는 원인이 된다.

2.2 해석

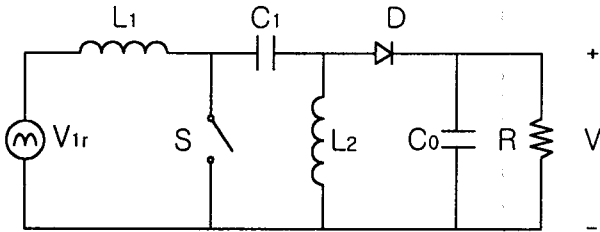


그림 2. 고역율 정류회로를 등가회로

그림 2는 고역율정류회로를 등가 회로로 표시한 것으로 교류입력 전압 과 정류회로는 정류된 전압 원으로 하여 V_{1r} 으로 표기하였고 IGBT는 스위치 S로 표기하였다. 회로에 사용된 소자는 회로의 해석이 용이하도록 하기 위하여 이상적인 특성을 지니고 있고 동작 시 외란은 없는 것으로 하였다. 회로의 동작은 그림 3의 세가지 모드로 나누어 해석된다.

1) Mode 1 (t_0-t_1)

t_0 에서 스위치 S는 Off 되어 있고 커패시터 C_1 은 V_{C_1} 전압으로 충전되어 있다. t_0 에서 스위치 S가 Turn-On 하면 인덕터 L_1 에는 정류전압 V_{r1} 에 의한 전류 i_{L_1} 과 인덕터 L_2 에는 C_1 의 방전 전류 i_{L_2} 가 스위치 S를 통해 흐른다. 이때 L_1 에는 입력전압 V_{r1} 로부터 에너지가 축적되고 L_2 에는 C_1 에 축적되었던 에너지가 옮겨 가게 된다.

$$i_s = i_{L_1} + i_{L_2} \quad (1)$$

$$\frac{di_{L_1}}{dt} = \frac{1}{L_1} v_{1r} \quad (2)$$

$$\frac{di_{L_2}}{dt} = \frac{1}{L_2} v_{c_1} \quad (3)$$

$$\frac{dv_{c_1}}{dt} = -\frac{1}{C_1} i_{L_2} \quad (4)$$

$$\frac{dv}{dt} = -\frac{v}{C_0 R} \quad (5)$$

2) Mode 2 (t_1-t_2)

t_1 에서 스위치 S가 Off 되면 다이오드 D가 On 되어 스위치 S로 흐르던 전류 i_{L_1} 과 i_{L_2} 는 다이오드 D를 통해 흐른다. 이때 L_1 과 L_2 에 축적된 에너지가 출력으로 전달된다. [4]

$$i_o = i_{L_1} + i_{L_2} \quad (6)$$

$$\frac{di_{L_1}}{dt} = \frac{1}{L_1} (v_{1r} - v_{c_1} - v) \quad (7)$$

$$\frac{dv_{c_1}}{dt} = \frac{1}{C_1} i_{L_1} \quad (8)$$

$$\frac{di_{L_2}}{dt} = -\frac{1}{L_2} v \quad (9)$$

$$\frac{dv}{dt} = \frac{(i_{L_1} + i_{L_2})}{C_0} - \frac{v}{C_0 R} \quad (10)$$

3) Mode 3 (t_2-t_3)

t_2 에서 스위치 S는 Off 되어 있고 다이오드 D가 Off 되면 i_{L_1} 은 L_2 를 통해 계속 흐르면서 정류전압 V_{1r} 으로 커패시터 C_1 을 V_{C_1} 전압으로 충전한다. 이 기간동안 출력전압은 C_0 에 충전된 에너지에 의해 유지된다.

$$\frac{dv_{c_1}}{dt} = \frac{1}{C_1} i_{L_1} \quad (11)$$

$$\frac{di_{L_1}}{dt} = \frac{(v_{1r} - v_{c_1})}{L_1 + L_2} \quad (12)$$

$$\frac{dv}{dt} = -\frac{v}{C_0 R} \quad (13)$$

$$i_{L_2} = -i_{L_1} \quad (14)$$

그림 4는 정류회로 동작시의 각부 동작 파형을 나타낸 것으로 스위치 S의 On 시간은 일정한 것으로 하였다.

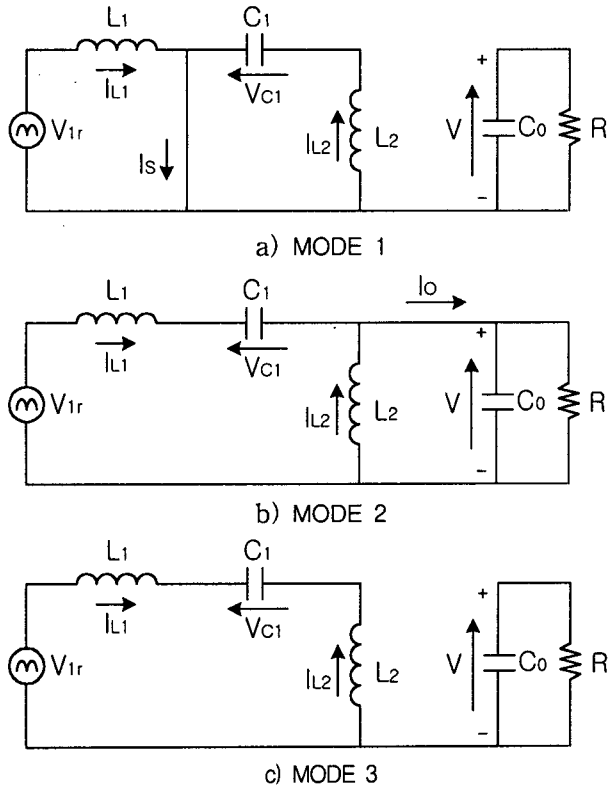


그림 3. 고역을 정류회로의 동작 MODE

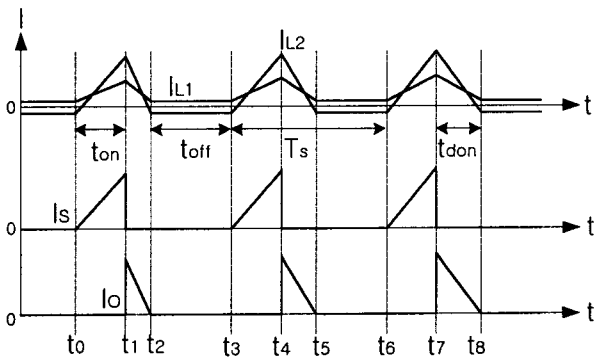


그림 4. 고역을 정류회로의 이론적인 동작파형

3. 제안된 제어기법

3.1 PWM 방식의 전압제어루프

출력전압의 제어는 일반적으로 스위치의 On 시간을 제어하는 PWM 방식을 사용하며 출력전압 V 는

$$V = M \cdot V_1 \quad (15)$$

$$M = \frac{d}{1-d} \quad (16)$$

$$d = \frac{t_{on}}{T_s} \quad (17)$$

의 관계식을 갖고 있으며 그림 5와 같은 전압제어 루프로 구성된 전압제어기를 사용하고 있다.

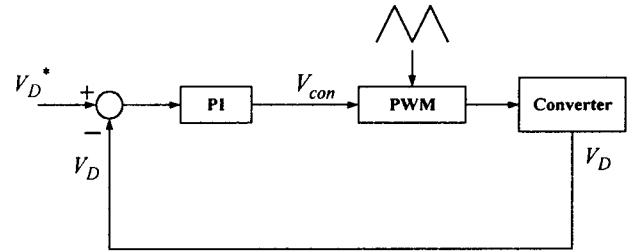


그림 5. PWM 방식의 전압제어루프

PWM 방식의 전압제어 루프는 출력전압의 리플이 입력으로 귀환되지 않도록 하기 위하여 PI제어기의 Cross-Over Frequency를 전원주파수의 3분의1 이하로 하여야 하며[1] 이 경우 과도응답 특성의 저하를 가져온다.

3.2 출력전력보상 PFM 방식의 전압제어 루프

식 (17)에서 듀티는 t_{on} 에 비례한다. 이는 직류 입력을 갖는 SEPIC에서는 정확히 일치하는 것으로 사용할 수 있으나 그림 4의 동작파형에서 보듯이

$$T_s = t_{on} + t_{off} + t_{don} \quad (18)$$

임을 알 수 있고 t_{don} 은 입력전압 및 출력전력에 관계를 갖고 있어 부하변동에 따른 정확한 듀티 결정이 곤란하며 느린 응답으로 인하여 출력전압을 추종하기가 어렵다. 이를 개선하기 위하여 고정된 On 시간을 갖는 PFM 전압제어 루프를 제안한다.

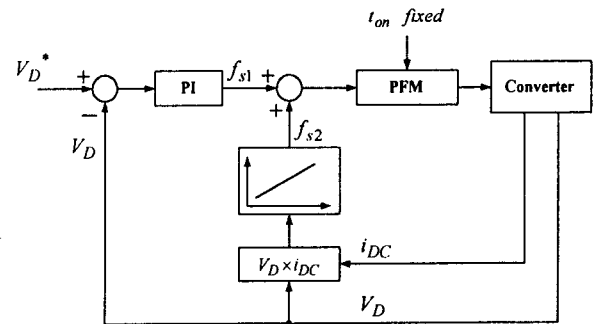


그림 6. 제안된 PFM 제어기 블록다이아그램

기존의 컨버터에 전류검출기를 신설하고 출력전력

연산기를 통해 얻어진 전력 요구치를 주파수지령치 f_2 로 환산하여 고정된 On 시간을 갖는 PFM 입력력으로 하여 그림 6과 같은 제어기를 구성하면 과도시 뛰어난 출력 추종 기능을 수행할 수 있다. 이를 위해 사전에 시험을 통하여 그림 7과 같은 주파수/전력 테이블을 작성한다.

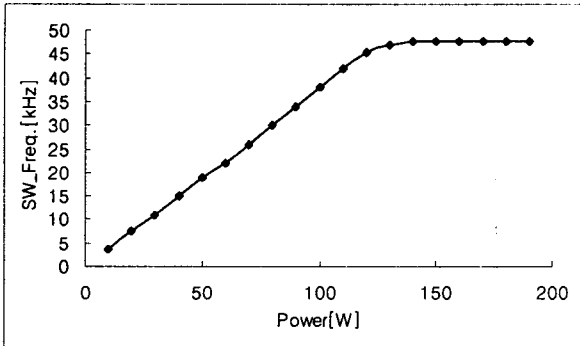


그림 7. 전력과 스위칭주파수의 관계 (t_{on} 을 8 μ s로 고정)

4. 시뮬레이션

제안한 출력전력 보상 PFM 제어기법의 타당성을 보이기 위하여 시뮬레이션을 수행 하였다. 제안에서와 같이 정류장치로서 사용하기 위하여 Step-Down에 대한 시뮬레이션을 수행 하였으며 출력전압의 안정화에 주안점을 두었다. 시뮬레이션에 사용된 수동 및 능동 소자는 이상적인 것으로 가정 하였으므로 시스템의 효율은 본 시뮬레이션에서 제외 되었다. 표 1은 시뮬레이션에 사용된 정류장치의 정격이다.

표 1 정류장치사양 및 파라미터

입력전압	AC 220 V 단상
입력주파수	60 Hz
출력전압	DC 120 V
출력전력	120 W
L_1	6.4 mH
L_2	0.206 mH
C_1	0.61 μ F
C_0	0.8 mF

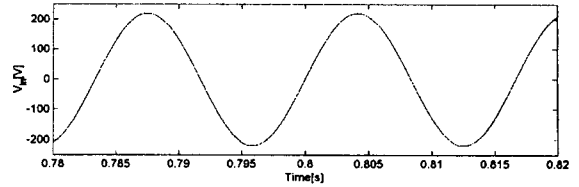
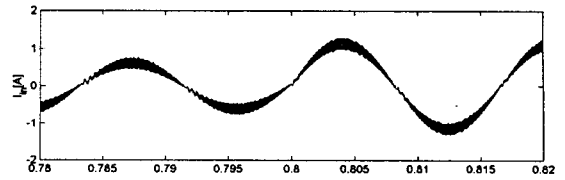


그림 8. 부하변동시 입력전류(위)와 입력전압(아래)

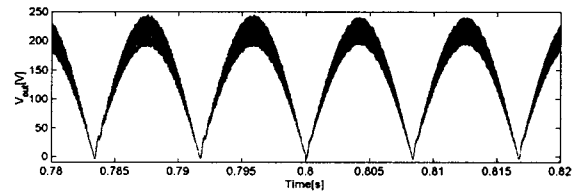
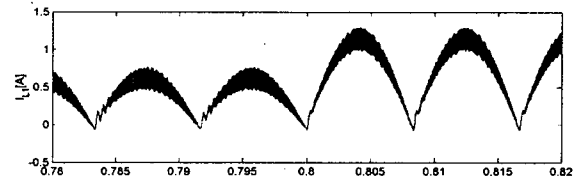


그림 9. 부하변동((60 \rightarrow 120 \rightarrow 60[W])시 인덕터전류(위)와 커패시터전압(아래)

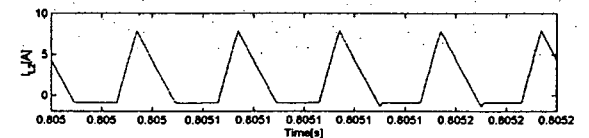
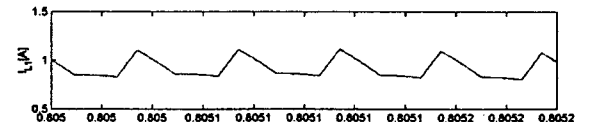
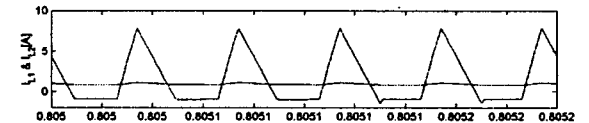


그림 10. 각 인덕터에 흐르는 전류

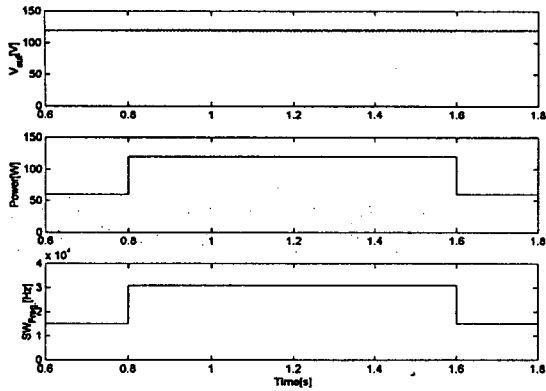
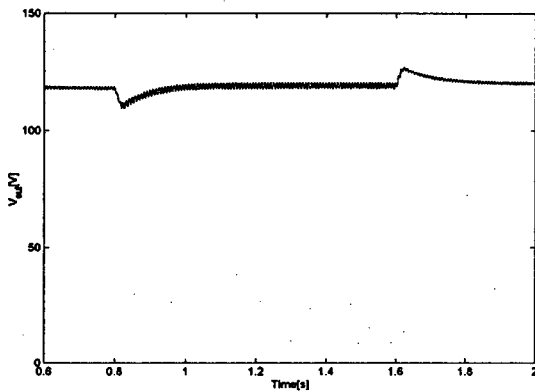
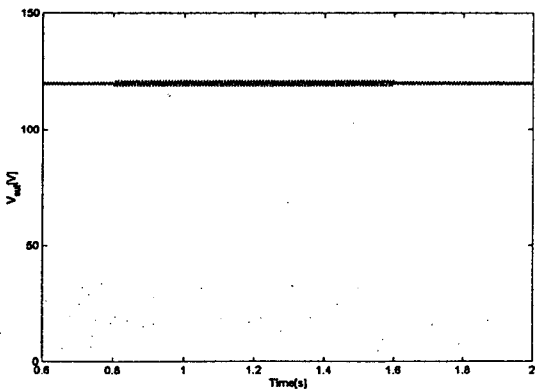


그림 11. 부하변화(60→120→60[W])에 따른 출력전압(맨위), 스위칭주파수(아래) 변화



a) PWM 응답특성



b) PFM 응답특성

그림 12. 부하변화(60→120→60[W])에 따른 PFM과 PWM의 응답특성 비교 (출력전압)

5. 결론

본 논문에서는 SEPIC을 이용한 고역율 정류장치에서 부하변동 시 발생하는 출력전압의 과도 특성을 개선하기 위하여 기존의 PWM 제어 시 나타나는 현상을 고찰하

고 제어 시 과도응답 문제를 해결하기 위하여 PFM 제어를 제안하였다. 제안된 방법은 과도 응답 특성이 뛰어난 시뮬레이션을 통해 확인 할 수 있었다. 출력전력 연산회로가 추가되고 주파수/전력 테이블의 사전작업이 필요하나 이는 초기 개발 시 측정된 데이터를 ROM에 저장하여 사용하면 해결 될 것으로 본다. 다만 이번 논문에서는 시뮬레이션에 한정되어 실험데이터를 제시하지 못하였고 PFM 에 따른 EMI , RFI 영향은 고려되지 못하였으나 차후 출력 전압의 리플저감 등과 연계하여 논의 하고자 한다.

참 고 문 헌

- [1] D.S.L Simoneti, J. Sebastian, and J. Uceda, "The Discontinuous Conduction Mode Sepic and Cuk Power Factor Preregulators: Analysis and Design," *IEEE Trans. on Industrial Electronics*, Vol. 44, No. 5, pp. 630~637, 1997.
- [2] H. Oishi, H. Okada, K. Ishizaka, and R. Itoh, "SEPIC-derived three-phase sinusoidal rectifier operation in discontinuous current conduction mode," *IEE Proc.-Electr. Power Appl.*, Vol.142, No.4, pp. 239~245, 1995.
- [3] S. Buso, G. Spiazzi, and D. Tagliavia, "Simplified control technique for high-power-factor flyback Cuk and Sepic rectifiers operating in CCM," *IEEE Trans. on Industrial Applications*, Vol. 35, No. 5, pp. 1413~1418, 2000.