

# 예측 전류 제어기법을 사용한 능동 DC 필터 부가형 PFC컨버터에 관한 연구

박성원\*, 허태원\*, 신동률\*, 배종일\*\*, 안인모\*\*\*, 우정인\*

\* 동아대학교, \*\* 부경대학교, \*\*\* 마산대학교

## The Study of PFC Converter added Active DC Filter Using for the Predict Current Control Method

S.W Park\*, T.W. Heo\*, D.R. Shin\*, J.I. Bae\*\*, I.M. Ahn\*\*\*, J.I. Woo\*

\* Dong-A Univ., \*\* Pu-kyung Univ., \*\*\* Ma-san College,

### ABSTRACT

In this paper, we firstly proposed to the boost type PFC circuit for a power factor improving and a harmonic decreasing. The predict current control method is used to control these PFC circuit. This current control method has a merit that is possible to improve power factor and harmonics. In addition, we suggested to the active DC filter, which is connected with the DC output terminal, in order to compensate the DC ripple components. Consequently, these results are proved by the simulation tool, PSIM, which is an exclusive simulator of power electronics

완하기 위해서 부스트 컨버터형 PFC회로를 정류회로에 부가하고, 또한 부스트 컨버터형 PFC회로의 DC 출력측 리플 성분을 보상하기 위해 능동 DC 필터를 부가하였다.

부스트 컨버터형 PFC의 제어 기법으로는 입력 전류의 효율을 높이기 위한 예측 전류 제어 기법을 채택하였고, DC 출력측 리플 성분의 저감회로는 Low Pass Filter와 Band Pass Filter로 구성된 능동 DC 필터를 출력 커패시터에 직렬로 연결하여 구성하였다. 또한, 전력전자 전용 시뮬레이터인 PSIM Tool을 이용하여 제안된 회로의 각 부 파형을 기존의 부스트형 PFC회로의 각 부 파형과 비교함으로써 본 연구의 타당성을 검증하였다.

### 1. 서 론

최근 IT산업의 개발과 통신기기 전원, 위성 전원, 화상 통신 전원 등 고품질의 전원에 대한 연구가 활발히 진행되고 있다.<sup>[1][2]</sup> 이러한 기기들의 전원에 사용되고 있는 콘덴서 입력형 정류회로는 상용 전원의 피크치 부근의 짧은 기간동안만 도통하여 폭이 좁은 펄스성 전류 파형을 발생한다. 따라서, 각종 전자기기의 입력 역률이 저하되고, 고조파가 발생하는 단점을 가지게 된다.<sup>[6]</sup>

이러한 문제점을 해결하기 위해 정류 회로에 역률 개선회로를 부가하는 연구가 활발히 진행중인데, 주로 부스트형 DC-DC 컨버터를 이용한 역률 개선회로(PFC : Power Factor Correction)가 스위칭 전원의 입력 단에 폭넓게 이용되고 있다.<sup>[4][7]</sup> 그러나, 부스트 컨버터형 PFC회로는 고속 스위칭 소자를 이용하여 THD와 역률을 개선시킬 수 있으나, 출력 전압에 있어서 각종 전자파 방해의 원인이 되는 DC 리플 성분의 저감에 대한 보상이 어려운 단점을 가지고 있다.<sup>[5]</sup>

따라서, 본 논문에서는 상용 정류회로의 단점을 보

### 2. 시뮬레이션 및 수학적 모델링

#### 2.1 부스트 컨버터형 PFC회로

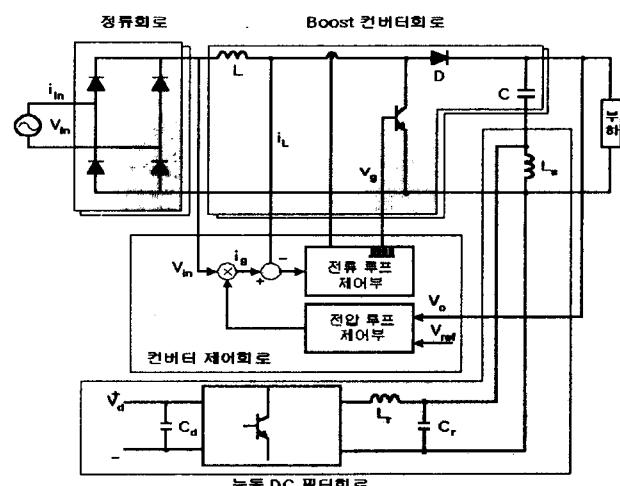


그림 1 제안된 능동 DC 필터 부가형 PFC 회로

Fig. 1 A Proposed PFC circuit added an active DC filter

그림 1은 본 논문에서 제안된 부스트형 능동 DC 필터 PFC회로로써 전원부, 정류회로부, 컨버터회로부, 능동 DC 필터회로부로 구성된 전체 시스템이 나타나 있다. 컨버터회로는 예측 전류 제어회로를 사용한 부스트형 DC-DC 컨버터로 구성되어 있고, 능동 DC 필터는 Low Pass Filter와 Band Pass Filter로 구성되어 있다.

### 2.1.1 역률 개선 회로

그림 1과 같이 일반적인 부스트 컨버터 PFC회로에서 드티비에 의한 정상상태 출력전압  $V_o$ 와 인덕터 전류  $i_L$ 은 다음의 식과 같이 나타난다.

$$\frac{V_{in}}{L} \cdot DT + \frac{V_{in} - V_o}{L} \cdot (1-D)T = 0 \quad (1)$$

$$i_L(t) = \frac{1}{L} \int_0^t V_{in} dt + I_{min} \quad (2)$$

다음은 연속 전류 모드에서의 인가 전압과 인덕터에 흐르는 전류의 파형을 나타낸다.

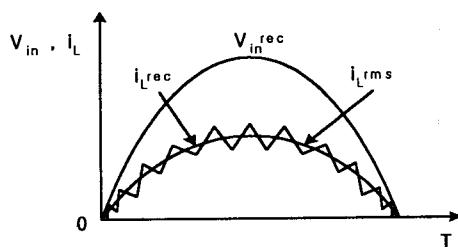


그림 2 인가전압과 인덕터에 흐르는 전류 파형

Fig. 2 The input voltage and the current waveform in an inductor

일반적인 콘덴서 입력형 정류기에서 고조파를 포함한 입력 전류는 그림 2에서와 같이 부스트형 PFC회로를 통해 연속전류모드(CCM)로서 인가 전압과 동위상을 만들어 역률을 개선시킬 수 있다.

본 논문에서 채택한 연속 전류 모드에 의한 제어 방식은 제어 방식에 있어 불연속 전류 모드에서 생기는 전류 리플을 대폭 감소시킬 수 있고, 전류 왜곡 현상을 개선시킬 수 있다는 장점을 가진다.

### 2.1.2 연속전류 제어 회로

그림 1에서 연속 전류형 부스트 컨버터 제어회로의 설계는 입력 전압, 출력 전압을 이용하여 기준 전류  $i_g$ 를 만들고, 예측 전류 제어방식을 이용하여 비교 전압  $V_g$ 를 생성한다. 이때, 비교 전압  $V_g$ 는 비교기에서 삼각파와 비교되어 스위치 구동 신호를 만들어 준다. 여기서, 비교 전압  $V_g$ 는 스위칭 주파수가 높기 때문에 스위칭의 한 주기 동안 일정하다고 가정하면 스위칭 함수의 평균값은 식 (3)과 같다.

$$\bar{S}(t) = \frac{V_g(t)}{V_{ca}} \quad (3)$$

(  $V_{ca}$  = 삼각파 )

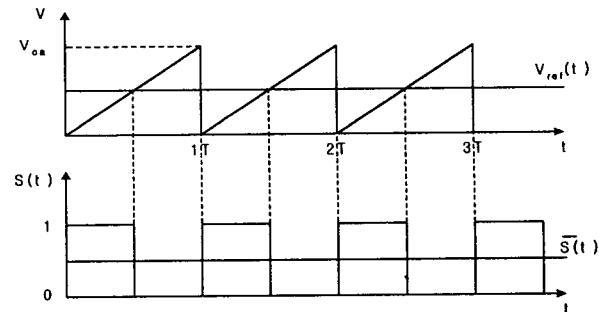


그림 3 스위칭 함수의 평균화

Fig. 3 Averaging switching function

평균화된 스위칭 함수를  $\bar{S}(t)$ , 입력 전압을  $V_{in}$ , 출력 전압을  $V_o$ 로 정의하면, 부스트 컨버터형 PFC회로의 인덕터 전류  $i_L$ 은 식 (4)와 같이 나타낼 수 있다.

$$L \frac{di_L(t)}{dt} = V_{in}(t) - [R_L + (1 - \bar{S}(t))R_c \cdot Z] i_L(t) - (1 - \bar{S}(t))Z \cdot V_o \quad (4)$$

여기서

(  $R_o$  = 부하저항,  $R_c$  = 출력 커패시터의 등가저항

$$R_L = \text{인덕터의 등가저항}, Z = \frac{R_o}{R_o + R_c} )$$

식 (4)로부터 인덕터에 흐르는 전류의 변화율은

$$\frac{di_L(t)}{dt} = \frac{\Delta i_L(t)}{\Delta t} = \frac{1}{T_s} [i_{ref}(t) - i_L(t)] \quad (5)$$

(  $T_s$  = 스위칭 주기 )

식 (5)을 만족하기 위한 제어 입력은 식(4)와 같은 스위칭 함수  $\bar{S}(t)$ 의 형태로 나타낸다.

스위칭 함수  $\bar{S}(t)$ 가 역률 제어 부스트 컨버터에 인가되었을 때, 인덕터 전류의 변화는 다음과 같다.

$$i_L(t) + T_s \frac{di_L(t)}{dt} = i_g(t) \quad (6)$$

또한, 비교 전압  $V_g(t)$ 는  $L$ 과  $C$ 의 등가저항이 매우 작으므로 다음과 같이 나타낼 수 있다.

$$V_g(t) = \frac{V_{in}}{V_o} [V_o(t) - V_{in}(t) + \frac{L}{T_s} (i_g(t) - i_L(t))] \quad (7)$$

## 2.2 능동 DC 필터 회로

그림 4는 본 논문에서 제안하고 있는 능동 DC 필터 회로를 나타내고 있다.

DC 출력 전압에서의 리플성분 주파수를 계산하여 그 보상 지령치를 Low Pass Filter와 Band Pass Filter를 통해 투입함으로써 DC 출력의 리플을 현저히 감소 시킬 수 있음을 다음의 시뮬레이션을 통해 확인할 수 있다.

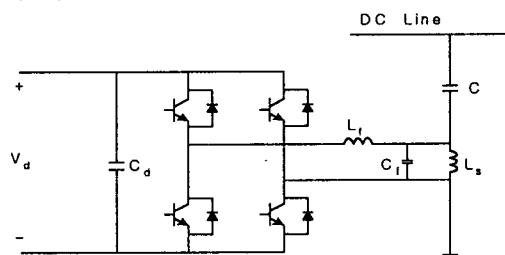


그림 4 능동형 DC 필터 회로

Fig. 4 Active DC filter circuit

주어진 능동 DC 필터의 파라메터 값들에 의해

$$\text{Low Pass Filter 주파수} = f_{Low} = \frac{1}{2\pi\sqrt{L_f C_f}} \text{ 며,}$$

$$\text{Band Pass Filter 주파수} = f_{Band} = \frac{1}{2\pi\sqrt{L_s C_f}}$$

로 주어진다. 본 논문에서는 DC측 출력의 리플 주파수가  $120\text{ Hz}$ 이므로 능동 DC 필터의 파라메터 값을  $120\text{ Hz}$ 에 설정하였다.

## 2.3 시뮬레이션 파형

### 2.3.1 시뮬레이션 파라메터 상수

다음 표 1은 능동 DC 필터 부가형 PFC 회로에 있어서 본 논문에서 수행한 시뮬레이션 파라메터 정수를 나타낸 것이다.

표 1 능동 DC 필터 부가형 PFC회로 상수

Table 1 PFC circuit parameter of added active DC filter type

$V_{in}$	110VAC	$V_o$	220VDC
$C$	$100\text{ }\mu\text{F}$	$L$	$0.31\text{ mH}$
$f_s$	$10\text{ KHz}$	$L_s$	$2.5\text{ mH}$
$L_f$	$0.2\text{ mH}$	$C_d$	$2200\text{ }\mu\text{F}$
$C_f$	$1000\text{ }\mu\text{F}$	$f_f(\text{filter})$	$100\text{ Hz}$

### 2.3.2 전류 불연속 모드와 연속 모드의 비교

다음의 그림 5와 그림 6는 부스트 컨버터형 PFC 회로에서 불연속 전류모드로 전류를 제어하였을 경우의 각부 파형과 본 논문에서 제안한 연속 전류 모드로 전류를 제어하였을 때의 각부 파형을 나타

내고 있다. 그림 5의 (c)는 불연속 모드의 인덕터 전류 파형으로 고조파 성분을 많이 포함하고 있음을 알 수 있다. 그림 6의 (c)는 본 논문에서 제안하는 연속 전류 제어 기법을 도입한 전류 파형으로써 입력 전류 값의 크기와 고조파 성분이 많이 향상되었음을 알 수가 있다. 그리고, 그림 5와 6의 (e)는 컨버터 DC 전압 출력 파형으로써  $120\text{ Hz}$ 의 리플 성분을 포함하고 있음을 알 수가 있다.

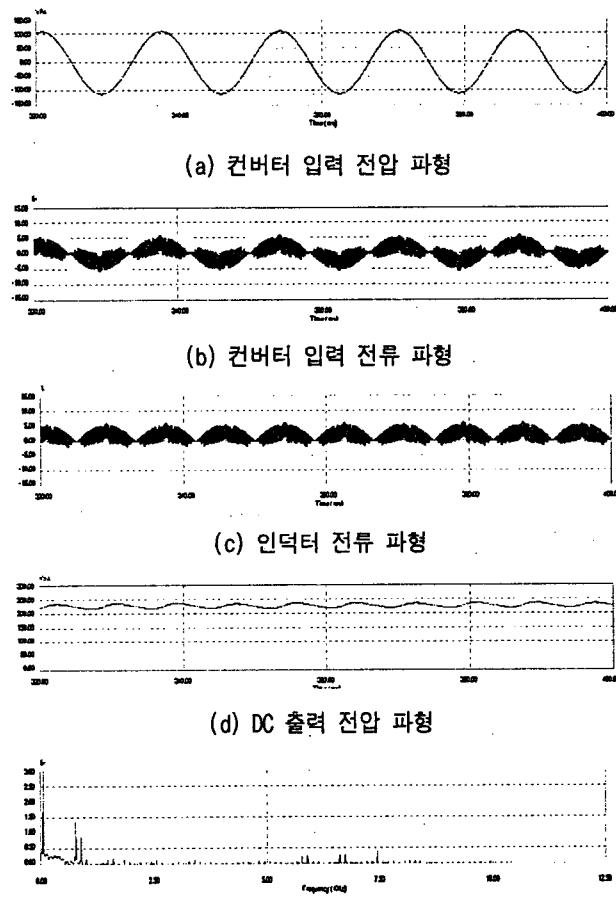
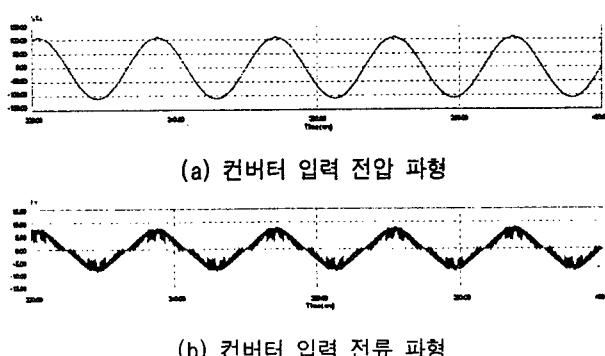


그림 5 불연속 전류 모드의 능동형 DC 필터 회로 각부 파형  
Fig. 5 The each waveform of active DC filter circuit in discontinuous current mode



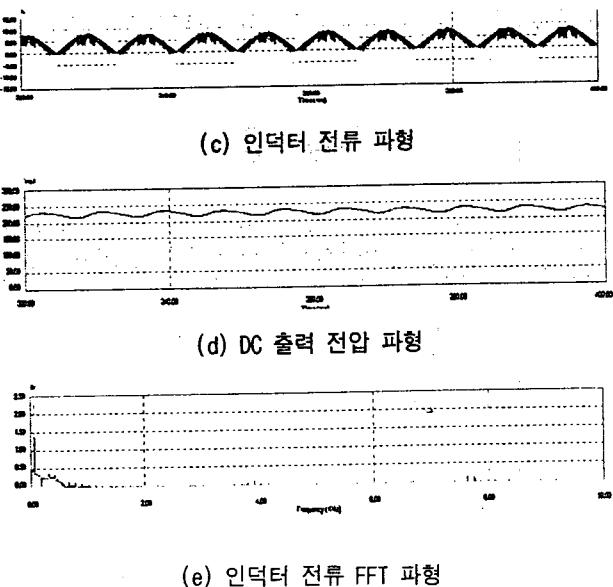


그림 6 연속 전류 모드의 능동형 DC 필터 회로 각부 파형  
Fig. 6 The each waveform of active DC filter circuit in continuous current mode

### 2.3.3 능동 DC 필터를 부가한 DC 출력 파형

다음의 그림 7은 일반적인 부스트 컨버터형 PFC 회로의 리플 성분을 포함한 DC 출력 전압 파형을 나타내고, 그림 8은 본 논문에서 제안한 능동 DC 필터를 부가한 PFC회로에서의 리플 성분이 보상된 DC 출력 전압 파형을 나타낸 것이다. 시뮬레이션의 결과 일반적인 컨버터 출력측의 리플성분이 6.8%에서 1.5%로 저감됨을 알 수가 있다.

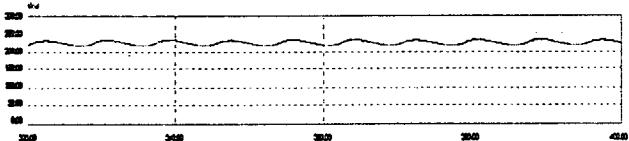


그림 7 부스트 컨버터형 PFC회로의 DC 출력전압 리플  
Fig. 7 DC output voltage ripple of boost converter PFC circuit

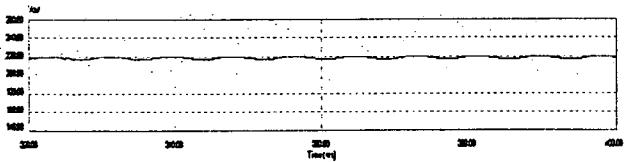


그림 8 능동필터를 부가한 PFC회로의 DC 출력전압  
Fig. 8 DC output voltage of boost converter PFC circuit added DC active filter

## 3. 결 론

일반적인 콘덴서 입력형 정류회로에서는 입력 전류 파형이 왜곡되어 역률이 감소하고, 펄스성 입력 전류에 의해 고조파를 발생시키게 된다.

또한, 컨버터 DC 출력은 약 120 Hz의 리플성분을 포함하게 되어 각종 전자파 장해를 일으킬 수 있는 원인이 된다.

따라서, 본 논문에서는 연속 전류 모드의 예측 전류 제어기법을 사용한 부스트 컨버터형 PFC회로를 부가하였다. 이 전류 제어기법은 입력 전류를 입력 전압에 추종하게 하여 위상을 동조시켜 역률을 개선시키고, 고속 스위칭을 통해 고조파 성분을 저감시킬 수 있었다. 또한, 컨버터에서 DC 출력의 리플 성분은 능동 필터를 컨버터 출력 커패시터에 직렬로 연결하여 리플 주파수를 필터링 하였다. 그 결과, 약 120 Hz대의 리플 주파수 크기를 약 6.8%에서 1.5%로 필터링 하여, 총 DC 리플 성분의 78%정도를 저감시킬 수가 있었다.

## 참 고 문 헌

- [1] J.Sebastian. J.A. Cobos. J.MN.G. Lopera and J. Uceda. "The Determination of the Boundaries Between Continuous and Discontinuous Conduction Modes in PWM DC to DC Converter used as Power Factor Pre-regulators", *IEEE Transactions on Power Electronics*. Vol. 10. No. 5. September 1995.
- [2] K.H. Liu. and Y. L. Lin. "Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous Mode Boost Converters". *IEEE Power Electronics Specialists Conference PESC'89*.
- [3] E. Ismail. and R. Erickson "A Single Transistor 3  $\Phi$  Resonant Switch for High Quality Rectification". *IEEE Power Electronics Specialists Conference PESC'92*.
- [4] R. Zane. D. Maksimovce "Non-linear-Carrier Control for High-Power-Factor Rectifiers Based on Up-Down Switching Converter". *IEEE Transactions on Power Electronics*, Vol. 13, No. 2. March 1998. pp. 213~221.
- [5] A. Mitwalli. S. Leeb. G. Verghee. V. Thottivelil. "An Adaptive Digital Controller for a Unity Power Factor Converter". *IEEE Transactions on Power Electronics*. Vol. 11. No. 2. 1996. pp. 374
- [6] R. Zane. D. Maksimovice. "Frequency scalable non-linear waveform generator for mixed-signal power-factor correction IC controller". *IEEE Custom Integrated Circuits Conference*. San Diego. May. 16~19. 1999.
- [7] Martinez. R. Enjeti. p. N. "A High=Performance Single-Phase Rectifier with Input Power Factor Correction". *IEEE Trans. on Power Electronics*. Vol. 11. No. 2. 1996. pp. 311~317.