

EMTDC를 이용한 시뮬레이터급 통합전력제어기의 설계

진진흥*, 송의호**, 김지원*, 전영환*, 김학만*, 국경수*
 *한국전기연구원 FACTS&PQ 연구 그룹, **창원대학교 제어계측공학과

The Design of UPFC simulator by using EMTDC

Jin-Hong Jeon*, Eui-Ho Song**, Ji-Won Kim*, Yeung-Han Chun*, Hak-Man Kim*, Kyung-Soo Kook*
 *Korea Electrotechnology Research Institute, **ChangWon National University

Abstract - FACTS technology is developed into the sophisticated system technology which combines conventional power system technology with power electronics, micro-process control, and information technology. Its objectives are achieving enhancement of the power system flexibility and maximum utilization of the power transfer capability through improvements of the system reliability, controllability, and efficiency(1). As a series and shunt compensator, UPFC consists of two inverters with common dc link capacitor bank. It controls the magnitude of shunt bus voltage and real and reactive power flow of transmission line(2).

In this paper, we present the design and control algorithm of UPFC simulator for KERI simulator. As a control algorithm is implemented by digital controller, we consider sample-and-hold of signals. In this simulation, we use EMTDC/PSCAD V3.0 software which can simulate instantaneous voltage and current.

1. 서 론

FACTS 기술은 전력용 반도체 소자의 고속 스위칭 특성을 이용한 전력전자 기술을 응용하여 송배전 계통의 기본특성을 결정하는 교류송전선로의 임피던스, 모선의 전압크기 및 위상각 조작을 통해 전력조류분포, 전압 및 계통안정도 등 계통특성을 개선하여 설비 이용율을 향상시키고, 특히 특정 전력수송로의 전력수송능력 증대를 통해 전체 계통의 공급신뢰도 향상을 목적으로 하는 전력제어 시스템 기술이다[1]. 최근 전력계통의 송전용량의 증대와 이용률, 안정도 향상을 목적으로 FACTS 기기에 대한 연구와 FACTS 기기를 계통에 적용하는 방법에 대한 연구가 활발히 이루어지고 있으며 최초의 국내 FACTS 기기가 UPFC로 선정되어 도입이 추진되고 있다. UPFC(Unified Power Flow Controller)는 직병렬 보상기기로 두 개의 인버터가 하나의 DC Link를 공유하는 구조를 가지고 있으며, 모선전압의 크기를 제어하고 선로에 흐르는 유효전력과 무효전력 조류를 제어하는 기능을 가지고 있다[2].

본 논문에서는 KERI 전력계통 시뮬레이터에 적용을 위한 UPFC 시뮬레이터와 제어 알고리즘을 모의 실험을 하였으며 그 결과를 바탕으로 UPFC 시뮬레이터의 설계와 제어 알고리즘의 유효함을 검증하였다. 모의 실험이 실제 구현될 시뮬레이터와 유사한 결과를 반영할 수 있도록 UPFC 시뮬레이터와 적용될 KERI 시뮬레이터도 상세히 모의하였으며 제어 알고리즘의 경우도 디지털 제어기에서 구현됨을 충분히 반영할 수 있도록 하였다. 모의 실험을 위해 순시전압, 전류에 대한 해석이 가능한 EMTDC를 이용하였다.

2. 본 론

2.1 UPFC의 개요

UPFC 시스템은 2개의 전압원 인버터가 DC 링크 커패시터 뱅크를 공유해서 연결되어 있는 구조로 되어 있으며 기본 구조는 그림 1과 같이 나타낼 수 있다.

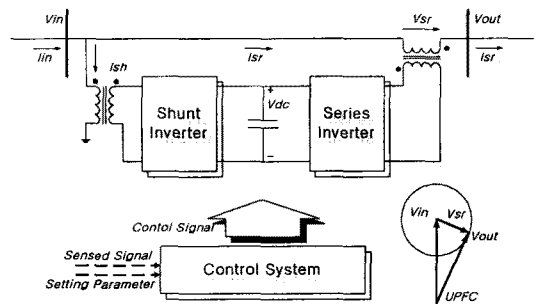


그림 1. UPFC의 구조

UPFC 시스템은 DC 링크 커패시터 뱅크의 오른쪽의 직렬 인버터(Series Inverter)는 직렬삼입 변압기(Series Transformer)를 통해 송전선로에 연결되어 출력전압이 직렬삼입 변압기를 통해 송전선로 직렬로 삽입될 수 있으며, DC 링크 커패시터 뱅크의 왼쪽의 병렬 인버터(Shunt Inverter)는 병렬 변압기(Shunt Transformer)를 통해 송전선로에 병렬로 연결되어 있는 구조를 가진다. 이와 같은 구성상의 특징으로 선로의 유효전력과 무효전력의 조류제어와 모선의 전압을 독립적으로 제어하는 것이 가능하다[2][3].

UPFC의 각 부분의 상세한 제어 기능과 제어를 위한 모형, 제어 알고리즘의 상세한 유도과정은 참고문헌 [3,4]에 자세히 설명되어 있다. 또한, UPFC의 직렬부분과 병렬부분의 제어 알고리즘의 블록 선도와 출력전압의 벡터 다이어그램과 dq 변환관계 역시 참고문헌[1,3]에 제시되어 있으며 본 논문에서는 지면관계상 생략한다.

2.2 UPFC 시뮬레이터

2.2.1 시뮬레이터 사양

UPFC 시뮬레이터는 KERI 시뮬레이터에 적용을 목적으로 하여 이를 기준으로 설계하였으며 연구에 적합할 수 있도록 여러 가지 실험이 가능하도록 설계되어 실제 UPFC의 사양과는 다소 차이가 있다. 설계 사양을 정리하면 표 1과 같다.

UPFC 시뮬레이터의 각 모듈의 세부 설계 방법은 참고문헌[1,3]을 참고하기 바란다. UPFC 시뮬레이터의 전체 구성을 간략히 나타내면 그림 2와 같다.

표 1. UPFC 시뮬레이터 사양

항목	사양
동작 주파수	60Hz
System Base Voltage	381V
System Base Power	10.0 KVA
직렬 인버터	3kHz, PWM 구동
LC Filter	4.9 mH, 40uF
DC Link	2200uF, 900 WV
병렬 변압기	단상 5kVA 3모듈 Δ -Y
직렬 변압기	단상 5kVA 3모듈 1차측 Δ
최대 직렬 삽입 전압	190V

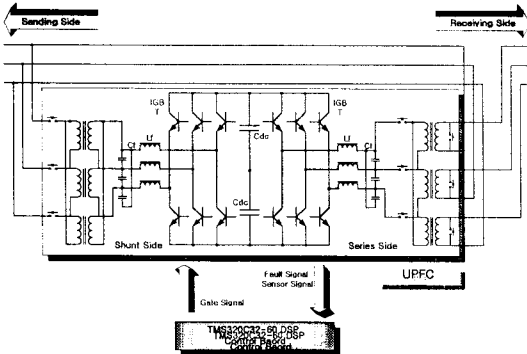


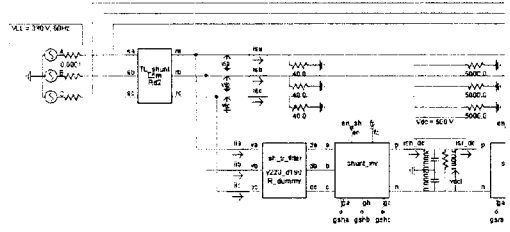
그림 2. UPFC 시뮬레이터 구성도

2.3 시뮬레이션

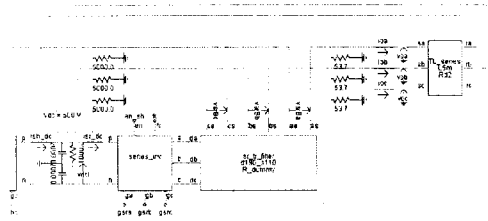
2.3.1 모의 계통 구성

UPFC 시뮬레이터의 성능 검증을 위한 실험 계통은 3상 380V의 일반 배전 계통과 연계되어 있는 아날로그 방식의 시뮬레이터(KERI Simulator)이며 본 연구소의 전력 제어 실험실에 구성되어 있다. 이 때, UPFC는 초기 조류가 형성되어 있는 계통에 삽입되어 있는 것으로 가정하였으며, UPFC 시뮬레이터의 성능 검증을 위한 전체 시뮬레이터 시스템의 구성은 그림 3과 같다. 그림 3에 나타나 있는 바와 같이 UPFC 시스템은 두 개의 3상 380V 전원의 사이에 삽입되어 있다. UPFC 시스템의 병렬 모션측의 전원은 편의상 송전단(Sending Side)라고 하였으며 송전선로 임피던스를 모의하기 위해 14.6mH의 인덕터를 삽입하였다. UPFC 시스템의 직렬 모션측의 전원은 편의상 수신단(Receiving Side)라고 하였으며 송전단과 마찬가지로 송전선로 임피던스로 18.7mH의 인덕터를 삽입하였다. 또한, 부하 변동에 따른 UPFC 시스템의 응답을 보기 위해 직렬 부분의 출력 모션에는 3kW 전동 부하 모듈이 연결되어 있으며 병렬 모션에는 4kW 전동-저항 부하 모듈이 연결되어 있다. 이는 시뮬레이션 상에서는 각각 54Ω과 40Ω의 저항으로 모의하였다. 시뮬레이션에 사용된 시스템의 파라미터는 표 1에 나타난 사양을 기준으로 하여 계산하였다. 시뮬레이션에 사용된 각 부분의 상세 구성도는 지면 관계상 생략하며 이는 참고문헌[1]에 상세히 나타나 있다.

병렬부분 제어 알고리즘은 병렬모션전압 제어, DC 링크 전압제어, 병렬인버터 전류제어 부분으로 구성되어 있으며 상세한 블록선도는 참고문헌[1,3]을 참고하길 바라며 시뮬레이션에 사용된 제어기는 그림 4와 같다. 직렬부분 제어 알고리즘은 선로유효전력조류와 무효전력조류 제어, 직렬인버터 전류제어 부분으로 구성되어 있으며 상세한 블록선도는 참고문헌[1,3]을 참고하길 바라며 시뮬레이션에 사용된 제어기는 그림 5와 같다.



(a) 병렬측



(b) 직렬측
그림 3. 모의 계통 구성도

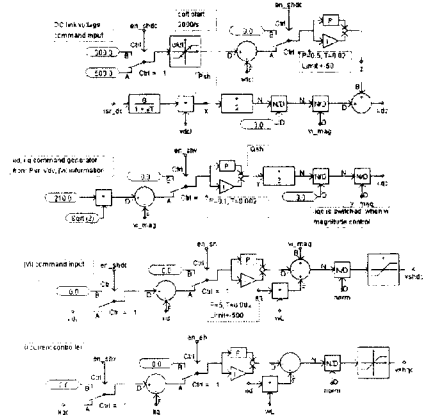


그림 4. 병렬 부분 제어기

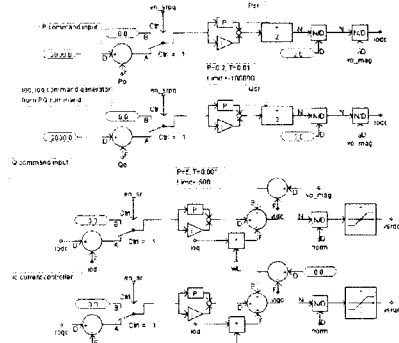


그림 5. 직렬 부분 제어기

2.3.2 모의 시나리오

UPFC의 제어기능을 검증하기 위하여 UPFC가 투입되어 과도상태를 거쳐 계통에 조류제어를 하기 위한 전과정을 모의하였다. 모의를 위하여 모의 계통도에 나타난 것과 같이 UPFC는 임의의 송전선로 중간에 삽입된 것으로 가정하였으며 계통에는 부하에 의한 초기 조류가 형성되어 있다. 전체 시스템의 초기화를 위해 일정시간 동안은 UPFC를 동작시키지 않았으며, UPFC 시스템 자체의 초기화를 위해 병렬부분을 먼저 계통에 투입하여 동기운전을 실행하였다. 동기운전이 안정화된 후 DC 링크의 전압을 확립하고 그 후에 병렬모션 전압제어가 실행되어 병렬모션을 안정화시켰다. 병렬 부분이 정상동작된 후 직렬 부분의 초기화를 위해 동기운전을 하였으며 동기운전이 안정화된 후 선로의 조류를 임의로 변화시켜 그 추이를 살펴보았다. 앞에서 설명한 시뮬레이션 시나리오를 간략히 표 2로 나타내었다.

표 2. 모의 시나리오

시간(초)	제어 동작	
	병렬 시스템	직렬 시스템
0.0~0.1	시스템 초기화	동작 없음
0.1~0.4	동기운전을 위한 영전류 제어	동작 없음
0.4~0.8	DC링크 전압제어(500V)	동작 없음
0.8~1.0	DC링크 전압제어(500V) 병렬모션 전압제어(210V)	동작 없음
1.0~1.2	DC링크 전압제어(500V) 병렬모션 전압제어(210V)	동기운전을 위한 영전류 제어
1.2~2.0	DC링크 전압제어(500V) 병렬모션 전압제어(210V)	선로조류 제어 (3kW, -3kVar)

2.4 결과

표 2의 시나리오에 의한 UPFC 시뮬레이터 모의 결과는 그림 6에서 그림9와 같다. 그림 6에서는 병렬부분의 제어가 정확하게 이루어지고 있음을 나타내었고, 그림 7에서는 직렬부분의 제어 결과인 조류의 변화를 나타내었다. 또한 UPFC의 제어 동작에 따른 전체 시스템의 전압과 전류의 변화를 그림 8에 나타내었으며 UPFC가 정상적으로 동작되었을 때의 시스템 각 부분의 순시 전압, 전류 파형을 그림 9에 나타내었다.

모의 실험 결과에 나타난 것과 같이 UPFC의 조류 제어의 영향으로 초기 조류가 설정한 상태로 변화에 따라 계통의 각 부분의 상태가 변화하였으며 이러한 변화에도 병렬부분의 모션 전압과 UPFC의 DC 링크 전압은 변화가 없었다. 직렬 부분의 조류제어에서 과도상태가 나타나고 있는 것은 제어기의 이득설정의 문제로 제어기 이득의 조정 및 제어 알고리즘의 개선이 필요한 부분으로 생각되어 진다.

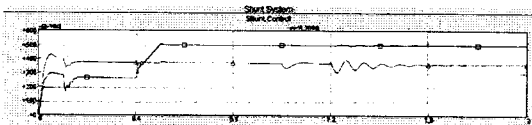


그림 6. 병렬 제어 결과

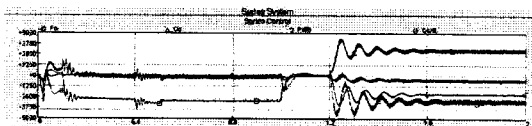


그림 7. 직렬 제어 결과

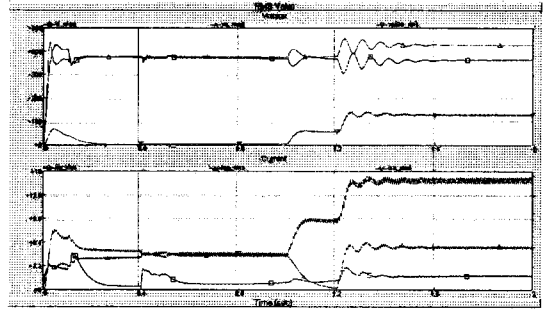


그림 8. 계통의 전압·전류 변화

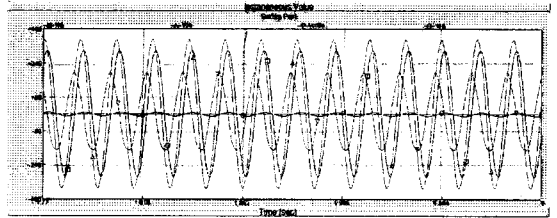


그림 9. 정상상태에서의 전압·전류 순시치

3. 결론

본 논문에서는 KERI 시뮬레이터 적용을 위해 설계된 UPFC 시뮬레이터의 기본 구조, 사양, 제어에 대하여 검토하고 이를 EMTDC에 적용해 설계와 제어의 타당성을 검증해 보았다. 설계된 UPFC 시뮬레이터의 성능검증을 위해 UPFC 시뮬레이터의 EMTDC 모델을 작성하였으며 실제 제어기 구현과 유사하도록 샘플링 타임 등을 모두 실제 시뮬레이터와 유사하게 설정하였다. UPFC 시뮬레이터의 동작은 설정된 모의 시나리오를 기준으로 동작시켜 병렬 부분의 제어 동작인 모션 전압 제어와 DC 링크 전압 제어에 대한 결과를 살펴보았으며, 직렬 부분의 제어 동작인 전력 조류의 제어도 살펴 보았다. 또한, 이러한 전력조류의 변화에 따른 계통의 상태 변화 또한 실제와 유사한지 검토하여 보았다. 위의 모든 결과를 통해 설계된 UPFC 시뮬레이터가 구현이 가능하며 설계에 문제가 없음을 알 수 있었으나 제어 알고리즘의 보완과 이득의 조정이 필요하였다. 향후 연구에서는 UPFC 시스템을 이용한 계통 동요 현상의 제어에 관한 연구와 UPFC 시스템의 용량 증대에 의한 대규모 연구가 필요할 것으로 생각된다.

[참고 문헌]

- [1]. 한국전기연구소, "FACTS 엔지니어링 기술분석", 1 단계 최종보고서, 과학기술부, 1998
- [2]. Narain G. Hingorani and Laszlo Gyugyi, "Understanding FACTS: Concepts and Technology of Flexible AC Transmission Systems(Book)", IEEE Press, 2000
- [3]. 한국전기연구소, "1MVA 급 통합전력제어기 개발", 최종 보고서, 과학기술부, 1999
- [4]. Tae-Kyooo Oh, Jin-Hong Jeon, Byoung-Hoon Chang, Jin-Boo Choo, "Design of UPFC Controller for Steady-State Power Flow Control", Proceedings of ICEE, Vol. 1, pp.358-361, July 1998.
- [5]. Tae-Kyooo Oh, Jin-Hong Jeon, Hak-Man Kim, Young-Won Lee, Kyoung-Soo Kook, "Transient Response Analysis of UPFC Controller for Power Flow Control", Proceedings of ICEE, Vol. 2, pp. 409-412, July 1998.