

송전선로의 고장점 표정기법에 관한 연구

김삼룡 박철원 신명철
 성균관대학교 전기전자 및 컴퓨터공학과 원주대학 전기과 성균관대학교 전기전자 및 컴퓨터공학과

A study on the Fault Location Technique for Transmission Line System

S.R. Kim C.W. Park M.C. Shin
 S.K.K. Univ. W.J. National College S.K.K. Univ.

Abstract - This paper describes an accurate fault location algorithm based on current distribution factors. To prove the effectiveness of proposed method, we used by simulation data from EMTP. The proposed algorithm using the current distribution factors is independent of fault resistance and load flow variation.

해석 프로그램인 EMTP에 의하여 모델 전력계통을 구성한 후, 제안된 표정기법은 Turbo C 프로그램으로 구현하고, 단전원 일회선 선로, 양전원 일회선 선로, 그리고, 병행2회선 양전원 선로 EMTP 모델로부터 수집된 여러 가지 EMTP 출력데이터 파일을 이용하여 실험하였다.

1. 서 론

전력계통은 가능한 최고의 연속성을 가지고 에너지를 신뢰성 있게 공급해 주도록 설계되어야 한다. 전력계통이 점점 복잡해짐에 따라 장비의 최적 제어와 보호가 요구되고 있다. 고장은 전력계통의 어느 곳에서든 발생할 수 있는데, 송전선로는 기기나 모선에 비하여 넓은 지역에 노출·분포되어 있으므로 뇌나 풍우 등 자연 조건의 영향을 받아 고장이 많이 발생한다. 고장이 발생했을 때 고장 발생 지점뿐만 아니라 인접구간으로 고장 효과가 파급되어 매우 위험하므로 고장을 정확하게 감지하여 신속하게 제거하고 복구해 주어야 한다[1].

고장점 표정기(fault locator : FL)는 송전선에 고장이 발생했을 때, 고장 지점을 정확히 찾아 주어 보수 작업을 줄여 주고 고장으로부터 시스템을 빨리 회복시켜 주는 역할을 한다. 특히, 가공선로(overhead T/L)에서 고장점 표정은 고장이 일차 보호영역(first zone)의 끝 부분에서 발생했을 경우와 고장직후의 조사와 보수를 수월하게 하기 위해서는 높은 정확성이 요구된다.

한편, 고장점 표정시 당단의 데이터를 이용하면 표정의 정확성이 증가하나 보호 계전기는 판단의 전압 전류 데이터를 이용하는 것이 훨씬 실용적이므로 일반적으로 판단의 데이터를 이용한다. 이때, 고장 발생시 거리를 계산하는데 있어서 부하 조류와 고장저항 그리고 상호 임피던스는 실제 고장점을 구하는데 매우 까다로운 요소로 작용한다[2,3]. 지금까지의 연구된 고장점 표정의 방법 중에서 고장 저항요소를 포함한 채 대칭성분의 비를 이용하여 거리를 계산하는 기법이 사용되어 왔으나, 고장 저항으로 인해 표정의 심각한 어려가 발생되어 최근에는 이러한 문제점을 해결해주는 즉, 고장 저항에 무관하게 고장 발생 위치를 계산하는 알고리즘이 제시되고 있다 [4,5,6].

이에 본 논문에서는 실시간 구현이 용이하고 고장저항에 영향을 받지 않는 고장 표정 알고리즘에 관해 연구하고자 한다. 고장점의 정확한 추정을 위하여, 계전 신호인 전압신호와 전류신호를 먼저, 저역통과 필터(LPF)로 통과시키고, 전류신호의 직류 오프셋(DC-offset) 성분을 제거하기 위하여 직류오프셋제거 필터를 거치게 된다. 이득(gain)을 보정한 후, 전형적인 이산 푸리에 변환(DFT)필터를 이용하여 기본 주파수 성분(이하 기본파)을 추출한다. 전처리 과정이 끝난 후, 고장전후의 페이저와 선로 임피던스를 이용하여 표정식을 유도한 후, 새로운 고장점 표정기법을 도출하였다. 제안된 기법의 우수성을 입증하기 위해 사용되는 사례연구용 데이터들은 전파과도

2. 종래의 고장점 표정 알고리즘

2.1 대칭 성분에 의한 고장점 표정 기법

3상 전력 계통에서 전압 전류의 대칭 성분만을 사용하여 고장 형태별 고장 거리를 계산한다. 기본적으로 양전원 1회선 송전선로의 모델 계통에서 유도하면 다음과 같다.

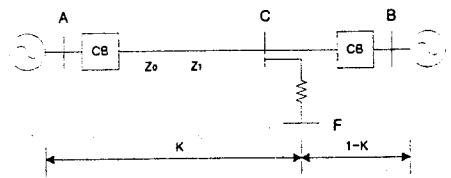


그림 1. 1회선 1선지락고장

대칭 성분에 대한 전압 방정식은 식(1)이 된다.

$$\begin{aligned} E_{0F} &= E_0 - KI_0Z_0 - R_{0F}I_{0F} \\ E_{1F} &= E_1 - KI_1Z_1 - R_{1F}I_{1F} \\ E_{2F} &= E_2 - KI_2Z_2 - R_{2F}I_{2F} \end{aligned} \quad (1)$$

각 성분에 대한 비를 식(2)과 같이 정의한다.

$$\begin{aligned} E_{0F} &= I_0Z_0(K_0 - K) - R_{0F}I_{0F} \\ E_{1F} &= I_1Z_1(K_1 - K) - R_{1F}I_{1F} \\ E_{2F} &= I_2Z_2(K_2 - K) - R_{2F}I_{2F} \end{aligned} \quad (2)$$

3상 고장시 대칭 성분은 정상분만이 존재하게 되며 모선 F의 전압은 0이 되고, 선간단락 고장시 대칭 성분은 정상성분과 역상분만이 존재하게 되고, 1선 지락시 대칭 성분은 역상분, 정상분, 영상분이 모두 존재하게 된다. 한편, 2선 지락고장시 영상분, 역상분, 정상분 전압은 모두 같게 된다. 각 고장에 따른 경계조건을 고려하여 고장거리 방정식을 구하면 된다.

2.2 잉여 전류 보상에 의한 거리계전

지락사고시 대지 커로를 흐르는 영상전류의 강하에 따른 계전기의 언더리치(under reach) 현상이 일어난다. 즉, 거리상으로는 계전기의 동작 범위 내의 사고인데도 계전기가 부동작하는 현상이 나타난다. 따라서 영상전류에 의한 불평형 상태에서 계전기의 부동작을 막기 위해 잉여전류를 보상하는 임피던스 연산 방법이 필요하다.

(1) 1회선 송전선의 지락고장

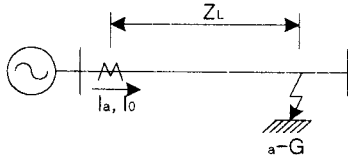


그림 2. 1회선 송전선의 지락고장

$$V_a = Z_L(I_a + 3K_N I_0) \quad (3)$$

여기서, $K_N = \frac{Z_0 - Z_1}{3Z_1}$ (영여분 보상계수)

(2) 2회선 송전선로 지락고장

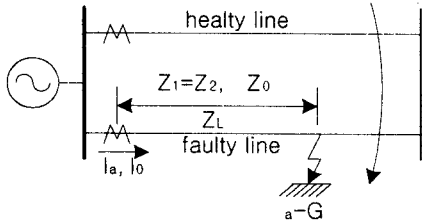


그림 3. 2회선 송전선로에서의 지락고장

그림 3과 같은 2회선 송전선의 경우 계전기가 측정하는 임피던스 전압은 다음과 같이 표현되어진다.

$$V_a = Z_L(I_a + K_N \cdot 3I_0 + K_M 3I_0) \quad (4)$$

여기서, $K_N = \frac{Z_0 - Z_1}{3Z_1}$: 영여분 보상계수
 $K_M = \frac{Z_M}{3Z_1}$: 상호전류 보상계수

이상과 같이 대상 송전선의 선로정수로부터 결정되는 상수 값으로서 각각 $3I_0$ 와 $3I_0$ 를 이용하여 간단히 고장점까지의 임피던스를 구할 수 있다.

3. 전류분배 계수를 이용한 고장점 표정 알고리즘

그림 4의 A에서 측정되는 복소 임피던스는 다음과 같이 표현이 된다.

$$Z_A = V_A / I_A = Z_{LA} + (I_F / I_A) R_F \quad (5)$$

총 고장전류 I_F 는 그림 4(c)에서의 I_{FA} 와 그림 4(b)에서의 부하전류 I_L 로의 순수한 고장 전류로 구성이 된다.

$$I_A = I_{FA} + I_L \quad (6)$$

순수 고장 전류 I_{FA} 는 전류 I_F 의 일부이다.

$$I_{FA} = D_A I_F \quad (7)$$

여기서, $D_A = de^{j\gamma}$ (순수 복소 고장 전류 분포 요소)

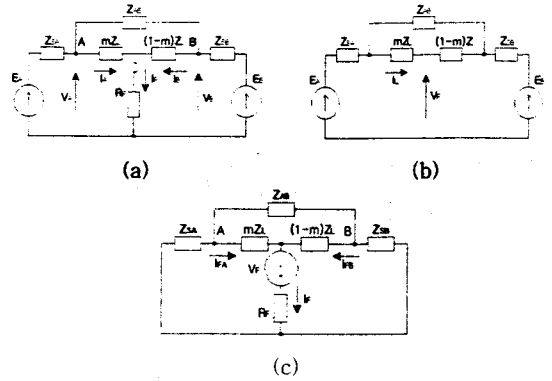


그림 4. 고장 계통 분해도

분배계수 D_A 는 전압 E_A 와 E_B 의 크기와 위상에 의존하지 않고 계통의 구성에만 의존한다. 그림 4(c)에서 보여주는 시스템에서 D_A 는 다음과 같이 된다.

$$D_A = \frac{I_{FA}}{I_F} = \frac{(1-m)Z_L + \frac{Z_{AB}Z_{SB}}{Z_{SA} + Z_{SB} + Z_{AB}}}{mZ_L + \frac{Z_{AB}Z_{SA}}{Z_{SA} + Z_{SB} + Z_{AB}} + (1-m)Z_L + \frac{Z_{AB}Z_{SB}}{Z_{SA} + Z_{SB} + Z_{AB}}} = \frac{Z_{SB}Z_{AB} + (1-m)Z_L(Z_{SA} + Z_{SB} + Z_{AB})}{(Z_{SA} + Z_{SB})Z_{AB} + Z_L(Z_{SA} + Z_{SB} + Z_{AB})} \quad (8)$$

그림 4에서 F지점에 저항을 동반한 고장이 발생하였다고 가정하면, A 변전소에서의 고장 발생 전 전압은

$$V_L = V_F + I_L m Z_L \quad (9)$$

여기서, I_L : 고장발생 전의 부하전류

V_L : 고장발생 전의 S 변전소의 정상분 전압

와 같고, 고장 발생 이후의 정상분 전압의 변화량은

$$V_L = D_A I_F m Z_L + I_F R_F - V_F \quad (10)$$

여기서, V_F : 고장 발생 이후 A 변전소의 정상분 전압 변화량이고, 계전기가 측정하는 실제 전압은

$$V_A = V_L + V_F = V_F + I_L(mZ_L) + D_A I_F(mZ_L) + I_F R_F - V_F = I_L(mZ_L) + (D_A m Z_L + R_F) I_F = I_A m Z_L + \left(\frac{I_{FA}}{D_A} \right) R_F \quad (11)$$

이것 다음과 같이 나타낼 수 있다.

$$V_A = I_A m Z_L + \left(\frac{I_{FA}}{D_A} \right) R_F = I_A m Z_L + \frac{I_{FA} R_F}{\frac{Z_{SB}Z_{AB} + (1-m)Z_L(Z_{SA} + Z_{SB} + Z_{AB})}{(Z_{SA} + Z_{SB})Z_{AB} + Z_L(Z_{SA} + Z_{SB} + Z_{AB})}} \quad (12)$$

위의 식에서

$$\begin{aligned} Z_L(Z_{SA} + Z_{SB} + Z_{AB}) &= S_1 \\ Z_{AB}Z_{SB} &= S_2 \\ (Z_{SA} + Z_{SB})Z_{AB} &= S_3 \end{aligned} \quad (13)$$

이라 하면

$$\begin{aligned} V_A &= \frac{I_A m Z_L \{S_2 + (1-m)S_1\} + I_{FA} (S_3 + S_1) R_F}{S_2 + (1-m)S_1} \\ m^2 - K_1 m + (K_2 - K_3 R_F) &= 0 \end{aligned} \quad (14)$$

$$\begin{aligned} \text{여기서, } K_1 &= 1 + \frac{S_2}{S_1} + \frac{V_A}{I_A Z_L} \\ K_2 &= \frac{V_A}{I_A} \left(\frac{1}{Z_L} + \frac{S_2}{Z_L S_1} \right) \\ K_3 &= \frac{I_{FA}}{I_A} \left(\frac{1}{Z_L} + \frac{S_3}{Z_L S_1} \right) \end{aligned}$$

한편, 위의 계수 K_1, K_2, K_3 는 복소값을 가지므로,

$$K_1 = a_1 + jb_1, \quad K_2 = a_2 + jb_2, \quad K_3 = a_3 + jb_3 \quad (15)$$

라 놓으면, 위의 식은 다음과 같이 표현이 되며

$$m^2 - m(a_1 + jb_1) + (a_2 + jb_2) - (a_3 + jb_3)R_F = 0 \quad (16)$$

실수부와 허수부를 분리하여 정리하면 식(17)이 된다.

$$\begin{aligned} m^2 - ma_1 + a_2 - a_3 R_F &= 0 \\ -b_1 m + (b_2 - b_3) R_F &= 0 \end{aligned} \quad (17)$$

위의 두 식을 정리하면,

$$m^2 - Am + B = 0 \quad (18)$$

$$\text{여기서, } A = \left(a_1 - \frac{a_3}{b_3} b_1 \right), \quad B = \left(a_2 - \frac{a_3}{b_3} b_2 \right)$$

로 된다. 이와 같은 기법을 이용한 고장점 표정 알고리즘은 기존의 고장점 위치를 정확히 계산하는데 있어서 까다로운 요소로 작용했던 고장 저항 R_F 의 크기에 전혀 무관하게 고장점을 계산할 수가 있다.

4. 모델전력계통과 시뮬레이션

4.1 모델전력계통

제시한 기법의 타당성을 검증하기 위하여 그림 5와 같은 최대 160 [km]의 공장을 갖는 3Φ 154 [kV] 2회선 송전선로를 EMTP로 모의하였다. 샘플링주파수는 720[Hz]인 주기당 12 샘플링의 데이터(12 c/s)로 하였다. 시뮬레이션은 정상상태와 여러 가지 고장을 모의하였으며, 직류 옵셋 영향과 고조파 성분 영향과 특히, 고장저항에 대한 영향을 조사하였다.

4.2 시뮬레이션 결과 및 고찰

고장을 표정하기 이전, 전압신호는 LPF가 적용되고, 전류신호는 직류옵셋제거 필터가 선행필터로 사용된다. 그림 6은 정상상태이후, 약 2주기 시점에서 A상 1선지락 고장이 발생한 경우, 직류옵셋제거 필터를 통과시킨 전류신호 전후의 신호이다. 전류신호의 위상과 이득이 보상된 이후, 전압전류신호 모두는 DFT 필터를 통과시켜 고조파는 제거되고 기본파를 추출하게 된다.

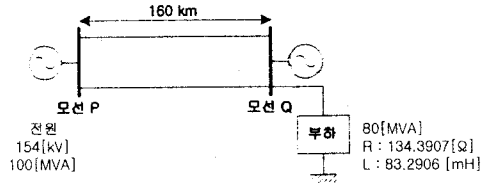


그림 5. 모델계통도

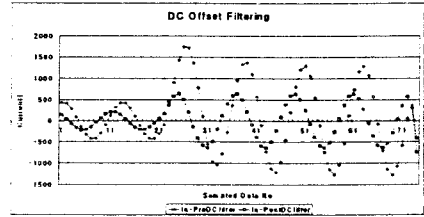


그림 6. 직류 옵셋 제거필터링

그림 7은 고장점 표정을 위한 임피던스 수렴도이다. 고장 발생 후, 약 1주기경에서 수렴되는 저항값과 리액턴스값을 이용하여 고장점이 산정된다.

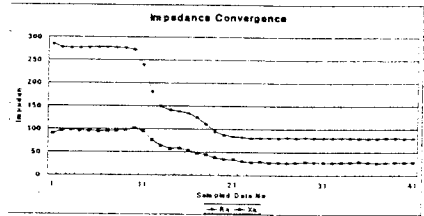


그림 7. 임피던스에 의한 고장점 표정

5. 결 론

지금까지의 연구된 고장점 표정의 방법들에서는, 고장 저항으로 인해 표정의 심각한 에러가 발생되었다. 이에 본 논문에서는 실시간 구현이 용이하고 고장저항에 영향을 받지 않는 고장 표정 알고리즘을 제안하였으며, 종래의 기법들과 비교 검토함으로써 제안된 기법의 우수성을 입증하였다.

[참 고 문 헌]

1. A. Wiszniewski, "Accurate fault impedance locating algorithm", IEEE Proceedings, Vol. 130, Pt. C, No. 6, pp. 311-314, November 1983.
2. Toshihisa Funabashi et al., "Fault Locator Simulation Using Models Language", IEEE Catalogue No. 98EX137, pp. 601-606, 1998.
3. T.Takagi, et al., "A New Algorithm Of An Accurate Fault Location For EHV/UHV Transmission Lines : Part I - Fourier Transformation Method", IEEE Trans. on PAS., Vol. PAS-100, No. 3, pp. 1316-1323, March 1981.
4. G.D. Rockefeller et al., "An Accurate Fault Locator With Compensation For Apparent Reactance In The Fault Resistance Resulting From Remote-End Infeed", IEEE Trans. on PAS., Vol. PAS-104, No. 2, February 1985.
5. Chih-Wen Liu et al., "An Adaptive Fault Locator System For Transmission Lines", Power Engineering Society Summer Meeting, IEEE, Vol. 2, pp. 930-936, 1999.
6. 강상희, 이승재 외, "전류 분배 계수를 사용하는 병행 2회선 송전선로 고장점 표정 알고리즘", 대한 전기학회 논문지, Vol. 50 No. 3 pp.146-152, 2001.