

EMTDC를 이용한 80MVA UPFC(Unified Power Flow Controller) 계통적용 효과 분석

윤중수, 장병훈, 오관일, 추진부,
한국전력공사 전력연구원

The Analysis of 80MVA UPFC application effect using EMTDC

Jong-Su Yoon, Byung-Hoon Chang, Kwan-Il Oh, Jin-Boo Choo
Korea Electric Power Research Institute

Abstract - 본 논문은 2003년 한전 실계통(154kV 강진 S/S)에 적용예정인 80MVA UPFC(Unified Power Flow Controller) 시스템의 적용효과를 EMTDC/PSCAD 프로그램을 이용하여 분석한 결과이다. UPFC는 현재까지 개발된 FACTS 기기중 전압, 임피던스, 위상각등 전력전송 제어를 위한 송전선로의 모든 파라미터를 동시에 제어 할 수 있는 유일한 FACTS기기[1]로서, 미국 Inez S/S에 이어 세계 두번째로 강진 S/S에 80MVA 용량의 UPFC가 실계통 적용될 예정이다. 본 논문은 대표적인 과도현상 해석프로그램인 EMTDC를 이용한 80MVA UPFC의 적용시 계통 제어효과 분석에 대하여 기술하였다. 적용된 EMTDC UPFC모델은 실제 80MVA UPFC 기기 전력회로, 제어기와 동일하게 모델링하였으며 적용 대상계통은 한전 계통 데이터를 바탕으로 강진 S/S인근 계통을 축약 등가화한 계통모델을 사용하였다.

154kV급 이상의 송전선로에 적용되는 대용량 전압원 인버터의 경우 현재까지 소자의 스트레스, 전력손실, 고조파 발생측면에서 Multi-Level/Multi-Pulse방식의 인버터 구성이 경제성이 많은 것으로 알려지고 있다. 강진 S/S 80MVA UPFC 경우에도 3레벨 인버터와 출력파형 합성을 위한 중재변압기를 이용하여 고조파 발생을 억제하고 최대 24Pulse 전압출력파형을 발생시키는 방법을 사용하고 있다.

1. 서 론

최근 급변하는 전력시장의 환경변화와 가중되는 송전 설비 확충의 어려움으로 기존 설비의 활용도(송전용량) 및 공급 신뢰도를 극대화 할 수 있는 FACTS(Flexible AC Transmission System)에 대한 연구가 활발하며 다양한 기기가 개발되어 왔다. 이들중 UPFC는 다른 FACTS기기와는 달리 전압보상과 전력조류제어를 동시에 하거나 또는 독립적으로 할 수 있다. 이러한 기능은 병렬 FACTS 기기인 STATCOM(Static Compensator)과 직렬 FACTS기기인 SSSC(Static Synchronous Series Controller)의 기능과 구조를 결합시킴으로 가능하게 되었다. UPFC의 병렬 인버터는 직렬인버터로의 유효전력 전송을 위한 DC 전압의 유지와 병렬 선로/모선 전압의 제어기능을 담당하며, 직렬 인버터는 주입전압의 제어를 통한 유효전력조류제어 기능을 담당한다. 그러나 전체 UPFC시스템의 가장 중요한 기능은 직렬 인버터를 통한 유효전력 설정치 조류 제어에 있으며, 이를 위하여 병렬인버터로부터 DC 커패시터 뱅크를 통한 유효전력 공급이 이루어진다. 또한 전력조류 및 전압보상 제어외에도 적절한 보조제어기가 부가될 경우 과도 안정도 향상 및 동요억제용으로 사용될 수 있다. 국내에 설치되는 80MVA UPFC(병렬 40MVA, 직렬 40MVA)는 강진-강홍S/S간의 154kV 송전선로에 설치되어 전력조류제어 및 상정사고시의 과부하 해소의 역할을 담당하게 된다. 이러한 UPFC의 실계통 적용을 위해 실계통 적용효과 분석과 신뢰성 검증을 위한 다양한 계통해석 모델개발이 선행되어 왔는데 본 논문은 이러한 연구의 일환으로 개발된 EMTDC를 이용한 Siemens제 80MVA UPFC 해석 모델의 개발과 이를 이용한 계통영향 분석결과에 대하여 기술하였다.

2. 본 론

2.1 80MVA UPFC 인버터 방식

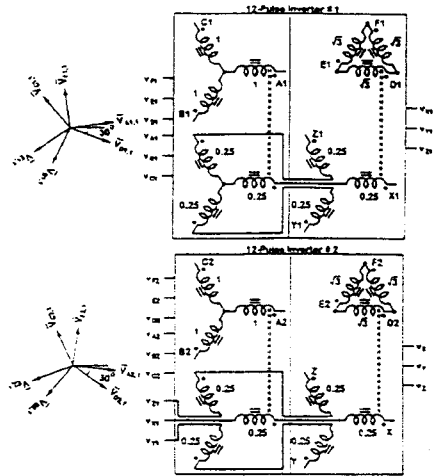


그림 1. UPFC 인버터 중재변압기[1]

2.2 80MVA UPFC 제어 및 보호시스템 구성

UPFC의 제어기 구조는 그림 2와 같이 상위제어기인 전력계통제어기(Power System Control) 부분과 인버터 시스템 제어부분(Inverter System Control)으로 크게 나눌 수 있다. 전력계통제어기 부분은 UPFC의 외부에 위치하고 있으며 전력조류, 전압, 동요억제등의 계통차원에서 요구되는 기능을 수행한다. 인버터 시스템 제어기는 직렬/병렬 인버터의 보호, 인버터사이의 전류 밸런스 제어, 직렬/병렬 인버터의 출력 전압제어등을 수행한다. UPFC의 인버터중 병렬 인버터는 DC 전압으로부터 계통과 동기를 이루는 AC 전압을 발생시키며 인버터 출력과 계통전압사이의 크기 차이로 송전선로와의 무효전력제어를 이루게 된다. 위상차이는 DC 커패시터를 충방전하는 유효전력 교환을 발생시키므로 DC 전압을 제어함으로 직렬 인버터에서 요구하는 유효전력을 공급하거나 흡수한다. UPFC는 병렬인버터에 두가지 기능을 동시에 요구하므로 인버터 제어기는 인버터 출력전압의 크기 및 위상을 동시에 제어한다. 이러한 기능들은 계통제어기 부분의 제어요구를 구현하기 위해서 매우 빠른 응답특성을 가진다. 직렬인버터는 DC 전압으로부터

송전선로에 직렬로 AC 전압을 주입한다. 이를 위해 인버터 제어기는 주입전압의 전압위상을 제어해야 한다. DC 커패시터 전압의 경우 80MVA UPFC가 Multi Pulse 방식이므로 출력전압 제어를 위해 전압크기가 운전상태에 따라 가변된다.

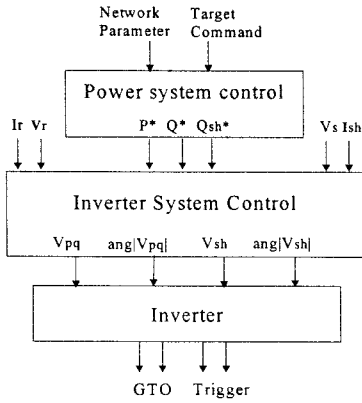


그림 2. 80MVA UPFC 제어기 구성

UPFC의 보호시스템의 경우 전력계통에서의 주요 상정사고로 UPFC 과전압과 과전류의 허용한도를 초과한 경우(DC전압 일정유지가 힘든 경우) 직렬 인버터 부분이 Bypass하여 기기를 보호하며 계통 복구후 자동 재투입되게 되는데 이러한 Bypass 기능은 고속을 요구하므로 전력소자와 기계적인 차단기의 이중구조로 구성되어 있다. UPFC 내부사고시에는 각 인버터를 정지시키고 기계적인 차단기를 동작시키게 된다.

2.3 80MVA UPFC EMTDC 모델 구성

그림 3은 80MVA UPFC EMTDC 해석모델의 전체 구성을 나타내는데 강진계통에서 해남변환소와 연계된 제주-해남 HVDC시스템도 함께 구현하였다.

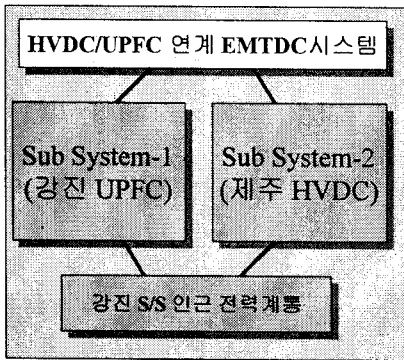


그림 3. 강진계통에서 해남변환소에 연계된 HVDC와의 연계모델

그림 4은 이중 80MVA UPFC해석 모델부분의 초기 구성화면이다. 화면의 맨위 Network 1, 2는 UPFC 설치위치인 강진S/S와 장흥S/S사이를 기점으로 구분되는 강진S/S 인근 등가계통을 포함하고 있고 화면 아래의 구성도가 직렬 변압기와 UPFC Main 블록으로 구성되는 전체 UPFC 블록도의 첫화면이다. 이 EMTDC 모델은 실제 80MVA UPFC와 동작 회로 및 제어 로직에서 동일한 특성을 가지도록 구성되었고 연계 계통은 강진S/S 인근계통을 포함하는 등가계통이다. 그림 4에

서 직렬 변압기 위에 회로는 직렬 인버터 바이패스를 위한 차단기(CB)와 바이패스 회로이다. 그림 5는 강진 S/S인근 해남C/S에 연계된 제주 HVDC의 모델이다.

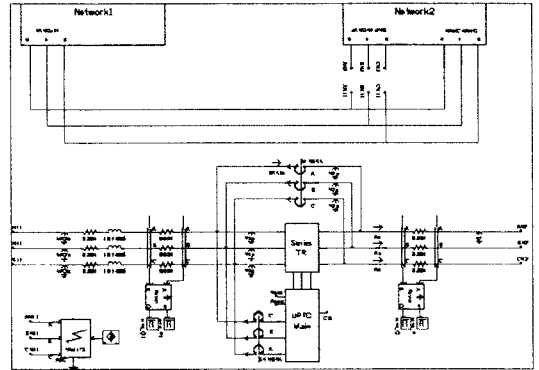


그림 4. 80MVA UPFC EMTDC 모델

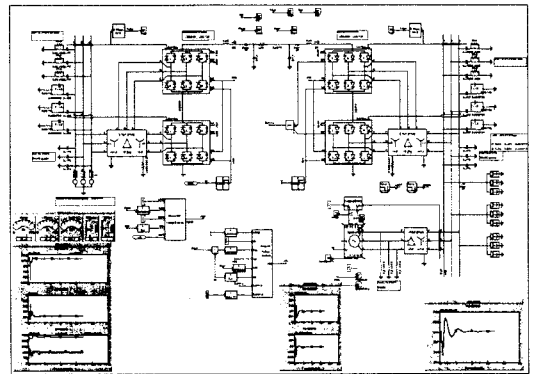


그림 5. 제주 HVDC EMTDC 모델

2.4 EMTDC 모델 제어기 구성

그림 6은 80MVA UPFC 제어기의 주된 기능을 수행할 직렬 인버터 제어기의 모델링으로서 설정치 유효, 무효전력조류의 제어를 통해 그림 7과 같이 D-Q변환된 주입 전압 설정치를 결정한다. 주입전압의 V_d , V_q 값에 따라 전압크기 및 위상각에 비례한 인버터 점화각(α) 및 위상각(δ)제어가 이루어진다.

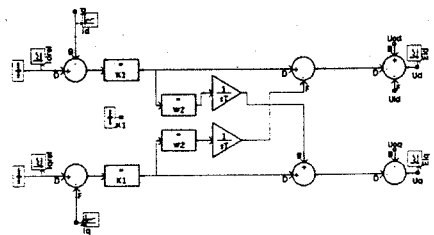


그림 6. 직렬 인버터 유효 및 무효전력 조류 제어기

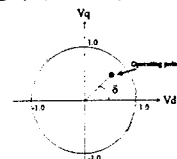


그림 7. 직렬 인버터 주입전압 설정치(d-q축)

병렬 인버터 제어기의 경우 고조파 저감을 위해 GTO 점호각(α)은 고정되어 있으며 위상각(δ)제어에 의해 전압제어를 실시한다. 이때 제어기의 형태는 송전선로 전압을 설정치 제어하는 정전압(Vref)제어기와 인버터의 출력을 설정치 제어하는 무효전류(Iq)제어기가 계단연계(cascade)되는 형태로 구성된다.

3. 모의 실험

3.1 전력계통에서의 UPFC 적용효과 분석

표 1은 UPFC EMTDC 모델분석을 통하여 2003년 Peak 계통에서의 UPFC 설정치 제어입력과 이에 따른 직/병렬 인버터 점호각 및 위상각의 변화를 나타낸 80MVA 강진S/S UPFC 동작특성이다. 이때 병렬 제어기는 무효전류제어기(Iq), 직렬 제어기는 주입전압 설정치 제어기를 사용하였다. 병렬 인버터에서 GTO 점호각 α 는 항상 7.5° 로 고정되어 있는데 이것은 고조파 발생을 최소화하기 위함이다. 표 2, 표 3은 표 1의 각 동작 Case별 계통응답 특성을 나타낸다. 80MVA UPFC 제어기는 단위값(P.U.)값으로 설정되어 있으므로 병렬 인버터 제어값 Iq가 1인 경우 40Mvar 인덕턴스 동작을 의미하며, -1인 경우 40Mvar의 커패시턴스 제어모드의 동작을 의미한다.

표 1. 2003년 강진S/S 80MVA UPFC 동작특성

Case	제어명령			병렬 인버터		직렬 인버터	
	Iq	Vd	Vq	α (sh)	δ (sh)	α (ser)	δ (ser)
1	1	0	0	7.5°	0.3°	180°	57.3°
2	0	0	0	7.5°	-0.75°	57.3°	180°
3	-1	0	0	7.5°	-0.6°	57.3°	-180°
4	1	0	1	7.5°	0.04°	0°	-270°
5	1	1	0	7.5°	0.04°	0°	0°
6	-1	0	1	7.5°	-0.74°	0.063	90.7°
7	-1	1	0	7.5°	0.74°	0°	-0.37°

표 2. 각 Case별 2003년 강진S/S 계통응답특성

Case	Vdc	병렬축 선간전압	T/L 전류	Sh-Inv 출력	T/L 전력조류	
	kV	kV	kA	MVA	MW	MVar
1	8.23	153.5	0.249	40(L)	13.2	4
2	9.77	158	0.2	0	9.12	20.6
3	11.34	162.6	0.183	40.6(C)	9.1	28.1
4	8.3	156.6	0.16	40.3(L)	-2.28	-36.6
5	8.13	158	0.384	40.3(L)	60.19	5.4
6	11.44	162.7	0.3	41.5(C)	-6.3	-40
7	11.28	160	0.41	41.0(C)	79.8	19

표 3. 각 Case별 직렬 인버터를 통한 주입전압 및 전력

Case	주입전압		주입 전력(P+jQ)	
	kV	θ	MW	MVar
1	0.0323	-31°	-0.00126	-j0.0003
2	0.038	150°	-0.0006	-0.0025
3	0.0467	164°	-0.001	-0.004
4	5.23	181.5°	2.57	0.14
5	5.15	262°	-0.096	3.77
6	7.21	181°	4.07	0.54
7	7.05	-86°	6.8	-0.9

그림 8-11은 80MVA UPFC를 표 4와 같이 전력조류 제어한 응답특성이다.

표 4. 직렬 인버터 조류제어 입력 변화

시간 (sec)	병렬 인버터 제어입력	직렬 인버터 제어입력	
	Iq	Vd	Vq
0.0	0	0	0
0.3	0	0.5	0.5
0.5	0	-0.5	0.5

그림 8은 40MVA 병렬 인버터(STATCOM)측 인버터 출력을 그림 9는 40MVA 직렬 인버터(SSSC)의 응답 특성을 나타낸다. 그림 10은 전체 80MVA UPFC 조류제어로 인한 장송S/S 계통측 송전선로의 전력조류를 나타낸다. 그림 11은 DC 커패시터 단자의 양 커패시터에 걸리는 DC전압의 크기변화이다. 정상상태 DC전압이 4.8kV이며 각 조류제어시 DC 커패시터단에 걸리는 전압변화를 나타내고 있다.

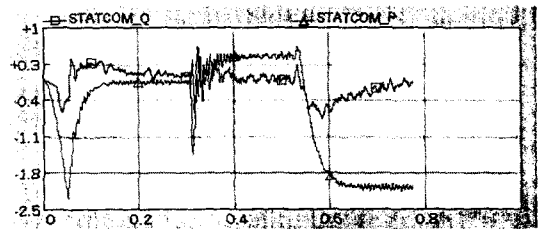


그림 10. 병렬인버터 출력 유효 및 무효전력

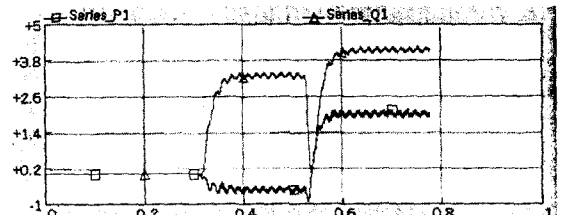


그림 11. 직렬 인버터측 출력 전력

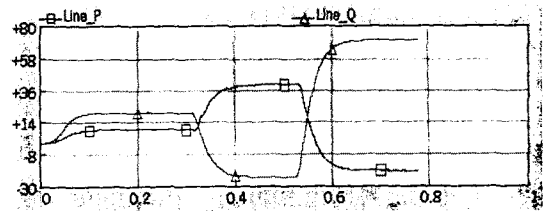


그림 12. 80MVA UPFC 송전 선로측 전력조류

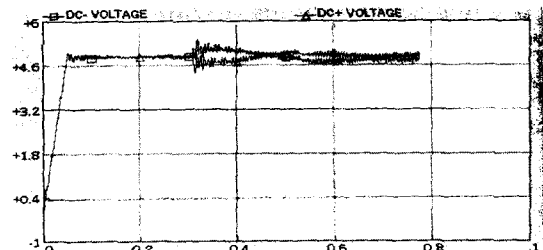


그림 13. DC 커패시터 양단의 전압

3. 결 론

본 논문은 미국 Inez S/S에 이어 세계 두 번째로 설치되는 80MVA Siemens UPFC의 EMTDC 모델과 강진계통 적용시의 적용효과에 대하여 기술하였다. 본 모델은 강진S/S에 설치되는 Siemens제 UPFC와 동일하도록 제어기 및 전력회로를 모델링하였고 계통모델 또한 2003년 PSS/E 실계통 데이터를 기반으로 축약한 등가계통을 사용하였다. 등가계통의 정확성은 동일 데이터에 의한 PSS/E 해석결과 최대 10%이내의 오차를 가져 신뢰할 수 있는 모델로 판단하였으며 전력회로 및 제어기 모델 역시 설계사양 및 실제 제어기 분석을 통하여 실제 UPFC 응답 특성과 최대한 일치시켰다. 향후 실시간 시뮬레이터(RTDS/TNA) 모델로의 전환을 통하여 보다 빠르고 정확한 시뮬레이션을 수행할 계획이다.

[참 고 문 헌]

- [1] L. Gyugyi, "A unified power flow control concept for flexible AC Transmission system", IEE Proceeding, C 139(4), 1992
- [2] C. Schauder, H.Mehta, "Vector analysis and control of advanced static VAR Compensators", IEE Proceedings, Vol. 140, No. 4, July 1993
- [3] K. Kalyan, Eric J. Stacey "UPFC-Unified Power Flow Controller : Theory, Modeling, and applications", IEEE Trans. on Power Delivery, Vol. 13, No. 4 October 1998
- [4] Narain G. Hingorani, Laszlo Gyugyi, "Understanding FACTS", IEEE Press, 2000