

EMTDC를 이용한 서대구 SVC 제어시스템 개발

김용학* 차승태 김태균 윤용범 추진부
한국전력공사 전력연구원

Development of SeoDaeGu SVC Control System Using EMTDC

Kim Yong-Hak Cha Seung-Tae Kim Tae-Kyun Yoon Yong-Beum Choo Jin-Bu
Korea Electric Power Research Institute

Abstract - EMTDC가 FACTS 기기와 같이 전력전 자소자가 포함된 계통을 신뢰성 있게 해석 할 수 있고 또한 다양한 제어기능과 각종 스위칭 소자 모델을 제공 하기때문에 실제통에서 운용되고 있는 서대구 SVC 제어시스템을 EMTDC로 개발하였다. 모델 개발을 위하여 서대구 SVC의 제작사인 ABB에서 제공한 서대구 SVC의 기능, 구성 및 특성을 분석하였으며 개발된 EMTDC SVC 제어시스템 모델의 신뢰성을 검증하기 위하여 제작사에서 제공한 TNA 테스트 결과와 비교하여 모델의 정확성을 검증하였다.

(Fixed Capacitor, FC)와 사이리스터 제어에 의하여 용량이 가변되는 인덕터(Thyristor Controlled Reactor, TCR)가 병렬로 연결된 구조를 가지고 있으며 전반적으로 사이리스터에 의하여 제어되는 가변 서셉턴스(Susceptance, B)로 볼 수 있다.

본 논문에서는 서대구 전력소에 설치 운영되고 있는 SVC Controller를 개발하기 위하여 EMTDC SVC 제어기 모델을 개발하였고 개발된 SVC 제어기 모델을 TNA시험 결과와 비교하여 EMTDC 모델의 정확성을 검증하고자 한다.

1. 서 론

최근의 전력계통은 전력수요의 지속적인 성장에 따라 설비용량의 규모가 급속히 증가하였고, 다양한 설비와 제어 시스템을 채택하여 거대화되고 복잡화되었다. 전력회사에서는 증가하는 전력수요에 대처하기 위하여 발전설비, 송변전설비, 배전설비등 각종 전력설비의 추가 건설을 지속적으로 추진하고 있지만, 갈수록 심해지는 NIMBY 현상과 환경문제 등으로 인하여 심각한 용지 확보 문제에 직면하고 있다. 이로 인해서 수요지 부근에 발전설비가 건설되지 못하여, 발전설비의 집중과 발전소와 수요지간의 송전선로 장거리화, 송전선로의 용량부족 등 전력계통에 여러 가지 복잡한 문제가 야기되고 있다. 이러한 현상은 전력계통의 안정도 문제를 직결되어, 안정도 여유의 감소로 인한 제어의 어려움과 중대사고 발생시 계통 전체의 안전성에 심각한 위협을 초래하는 문제를 유발할 가능성이 증대되었다.

이와같은 문제를 효과적이면서 경제적으로 해결하기 위하여 최근에는 전력설비에 대전력 반도체 소자 기술을 적용하여, 기존설비의 이용률을 극대화하고 안정도 여유를 확보함으로써 신규 송전선로의 건설 없이 송전 용량을 증대시키는 방안이 활발히 연구되고 있다. 기존의 전압제어 및 무효전력 보상기들이 가지고 있는 비속응성과 불연속성을 해결할 수 있는 정지형 무효전력 보상기(Static Var Compensator, SVC)는 그 효과가 널리 검증되었고 부하변동에 응동하여 연속적으로 무효전력을 보상함으로써 효과적으로 전압을 제어한다. SVC는 모선전압의 변동을 감지하여 이에 대응하는 병렬 서셉턴스를 변화시켜 모선전압을 빠르고 연속적으로 제어하는 설비로 모선의 전압제어를 가능하게 하며 아울러 부가적으로 과도안정도 향상, 전력품질 억제, 저주파전동 억제 등의 다양한 제어가 가능하다.

SVC는 전력계통에 병렬로 연결되어 무효전력을 흡수/공급하여 전압을 일정하게 유지하며 기존의 진상 무효전력 보상기인 전력용 콘덴서와 지상 무효전력 보상기인 병렬 리액터 등과는 다르게 연속적인 제어를 수행함으로써 동시조상기와 비슷한 제어특성을 가지게 된다. 그러나, 기계적인 관성을 가지고 있지 않기 때문에 제어의 응답속도가 동시조상기에 비하여 매우 빠른 반면에 동작범위 밖에서는 전압유지 특성이 급격하게 떨어지는 단점이 있다. SVC는 목적에 따라 다양한 구성을 가지고 있지만 가장 일반적인 구조는 고정된 용량의 커패시터

2. SVC 기능 및 구조

SVC는 빠른 응답속도와 연속적인 제어로 제어범위 내에서는 전압을 효과적으로 제어할뿐만 아니라 과도안정도 향상, 전력진동 억제 등과 같은 전력계통의 다양한 문제를 해소하기 위하여 활용되고 있다. 전력계통에서는 송전선로를 통하여 전력이 공급되지만 송전선로의 임피던스에 의하여 유효/무효전력의 손실이 발생하게 되고 이로 인하여 수전단에서 전압강하가 발생하게 된다. 그러나 송전선로는 리액턴스 성분이 상대적으로 매우 크므로 전압강하는 주로 무효전력의 손실에 의하여 발생하게 되고 이를 보상하기 위한 무효전력 보상설비를 설치하여 전압을 제어하고 있다.

SVC의 기본적인 구조는 그림 1과 같이 TSC(Thyristor Switched Capacitor)와 TCR(Thyristor Controlled Reactor)로 구성되며 TSC의 사이리스터는 스위칭 역할만하므로 생략하였으며 그림 2는 기본적인 제어원리를 나타내고 있다. 즉, 제어대상 전압을 측정하여 기준전압과의 오차신호를 제어기를 통하여 전체 SVC의 서셉턴스 량을 변화시켜 전압유지에 필요한 보상전류(I_{SVC})를 발생한다.

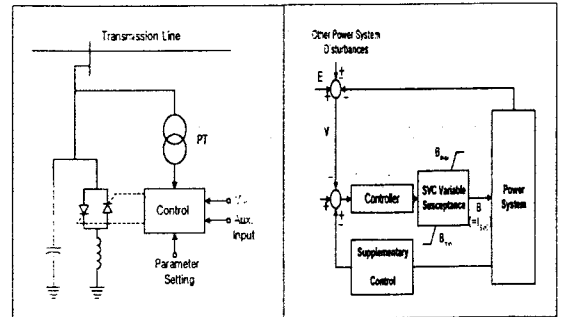


그림 1 SVC 기본 구조 그림 2 SVC 제어 구성도

3. 서대구 SVC 기능 및 구조

서대구 전력소에 설치된 SVC는 ABB사에 의해 제작되었으며 ABB사가 제공한 여러 자료를 분석하여 SVC의 기능을 검토하고 이를 모델링에 활용하였다. 서대구 SVC는 345kV 계통의 신속한 전압유지와 과도안정도 확보, 무효전력 보상을 통한 전압변동을 감소시키는데

목적에 있다.

3.1 서대구 SVC 정격 및 개요

3.1.1 정격

SVC는 다음의 조건을 만족하도록 설계되어 있다.

- 정격 1차 전압 345kV
- 최대 연속 1차 전압 362kV(1.05pu)
- 최소 연속 1차 전압 313kV(0.91pu)
- 최대 1차 전압(TCR 제어가능) 449kV(1.3pu)
- 최대 1차 전압(TSC 차단) 518kV(1.5pu)
- 공칭 주파수 60Hz
- 연속운전을 위한 최대 주파수 편차 ±0.5Hz
- 최대 단락회로 용량(3상) 23902MVA
- 정격 연속 용량성 무효전력 100MVar at 1.0pu (VI Diagram에서의 2점)
- 정격 연속 유도성 무효전력 110MVar at 1.05pu (VI Diagram에서의 5점)
- 정격 유도성 무효전력 100MVar at 1.0pu (VI Diagram에서의 3점)
- 전압 기준치 ±10% 324 - 356kV
- Slope 지정치 범위 1 - 10%

여기서 VI Diagram의 2, 3, 5점은 그림 3에서 표시된 점을 말한다. 서대구 전력소에 설치된 SVC는 표 1과 같은 운전조건을 만족하도록 설계되어 있으며 SVC의 기본적인 운전모드는 Positive Sequence Voltage Control 방식이다. 조건 1은 무부하 조건으로서 무부하시 1차측 단자전압이 345kV를 유지하도록 되어 있으며 조건 2와 3은 각각 SVC가 유도성과 용량성으로 공급할 수 있는 최대용량을 나타내는 것으로 각각 1차측 전압이 345kV인 경우 ±100MVar를 낼 수 있도록 설계되어 있고 조건 4는 2차측 전압 한계점에 의해 SVC가 공급할 수 있는 용량성 무효전력의 한계치를 나타낸다.

표 1 SVC 운전조건

Case	Condition	U = 345 kV
Case 1	No load	U = 345 kV
Case 2	Rated capacitive load	U = 345 kV Q = -100 MVar
Case 3	Rated inductive load	U = 345 kV Q = +100 MVar
Case 4	Capacitive load at high voltage	U = 345 kV Q = -51.5 MVar
Case 5	Inductive load at high voltage	U = 355.4 kV Q = +106.1 MVar
Case 6	Inductive load when current limiting	U = 362.4 kV Q = +108.2 MVar

VI-diagram, Kepco SVC -TSC+TCR(+/- 100M var)

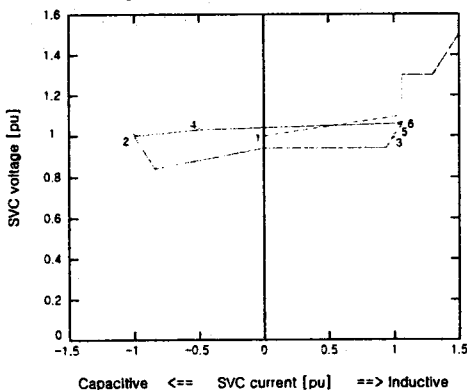


그림 3 SVC 운전영역

3.1.2 구조

SVC는 다음과 같이 2개의 부분으로 구성되어 있다.

- 1개의 TCR 100 MVar
- 1개의 TSC 100 MVar

SVC를 최적으로 운전하기 위하여 8개의 외부 차단기에 의해 스위칭되는 리액터와 11개의 차단기에 의해 스위칭되는 캐패시터의 투입/차단은 SVC 제어시스템에 의해 결정된다.

3.2 주회로 구성

SVC는 단로기와 1½ 차단방식의 차단기를 통하여 서대구 전력소 345kV 모선에 연결되며 Wye/Delta 결선 방식의 주변압기 345kV/13.5kV측에는 각각 상-대지 간 3개의 피뢰기와 단상 변압기가 설치되어 있다. 345kV 중성점 단자에는 단상 단로기와 피뢰기가 설치되어 있으며 고주파 써어지로부터 13.5kV측 설비보호를 위하여 상-대지간에 3개의 써어지 커패시터가 설치되었다.

3.2.1 TCR(Thyristor Controlled Reactor)

TCR은 2개의 리액터 사이에 1개의 싸이리스터 밸브가 놓인 구조로 되어 있으며 이러한 구조는 계통의 중대 고장시 과도전류로부터 싸이리스터 밸브를 보호하기 위한 것이다. 각 상은 Delta 결선이고, 6000A 단로기를 통해 13.5kV SVC 모선에 연결된다. 싸이리스터 밸브의 위상각 제어에 의하여 리액터의 무효전력 출력이 영에서 최대값까지 연속적으로 제어 된다.

3.2.2 TSC(Thyristor Switched Capacitor)

TSC는 Delta 구조이며 싸이리스터 밸브, 캐패시터 뱅크 및 한류리액터로 구성되어 있다. 즉, 싸이리스터 밸브 양단에 한류리액터와 커패시터 뱅크가 위치하고 있으며 이러한 배열은 밸브의 전류값을 제한한다. 또한 심각한 오점화(misfiring)로부터 밸브를 보호하기 위하여 피뢰기가 싸이리스터 밸브 양단에 설치되어 있다. 캐패시터 뱅크는 위상각 제어를 통하여 연속적으로 제어되진 않지만 투입/제거는 가능하다. 그러나 이러한 스위칭 동작은 스위칭 과도현상을 유발하기 때문에 전류가 영점 통과시에 스위칭 동작이 발생하도록 한다.

3.3 부대시스템(Subsystems)

정상상태와 다양한 고장상태에서 SVC의 운전, 제어, 감시 및 유지보수를 위하여 SVC는 부대장치 및 감시기능을 갖추고 있으며 시스템의 안정성과 같은 요구조건에 의하여 이중화되어 있다. 이들 부대장치로는 보조전원 설비, 밸브냉각 장치, 감시 및 기록장치, 보호장치 등이 있다.

3.4 제어시스템(Control Systems)

SVC 제어시스템은 SVC 상태와 전원장치를 연속적으로 감시하는 컴퓨터로 구성되고 있다. 운전원과의 통신, SVC 건물 또는 제어실의 원격제어가 OWS(Operator Workstation)와 EWS(Engineer Workstation)를 통해 이루어지며 제어시스템 이중구조로 구성된다. 제어기능은 아래와 같다.

3.4.1 Sequence Control

주차단기, 단로기 및 리액터 뱅크의 차단기 스위칭을 제어하며 SVC의 자동 기동과 정지, 안전운전을 위한 인터록 기능도 포함된다.

3.4.2 Var Control

계통에서 필요로하는 무효전력의 출력을 제어한다.

자동운전 모드(Automatic Control Mode)

345kV측의 모선전압은 전압 궤환루프(Voltage feedback)에 의해서 제어된다. 즉, 기준전압은 OWS에서 0.94p.u.-1.03p.u.까지 입력할 수 있고 기율기역시 10%까지 입력하여 증/감 조작으로 제어할 수 있다. 또한 TSC의 투입/제거시에 발생할 수 있는 불안정 상태를 피하기 위하여 히스테리시스 특성이 제어 알고리즘에 구현되어 있다.

수동운전 모드(Manual Control Mode)

전압 궤환루프는 없지만 요구되는 MVar 출력은 기준 서셉턴스(Bref)의 증/감 조작에 의해 제어된다. 시스템 전압이 설정치 범위를 벗어나면 수동운전 모드는 해제되고 자동운전 모드로 전환된다. 또한 제어기능이 전압응답 신호를 상실하게 되면 강제 수동운전 모드로 전환되며 이때 제어각은 유지된다.

손실 최소화 기능(Loss minimizing)

낮은 손실모드에서 운전 가능한 SVC 출력을 고손실 모드에서 장시간 운전하는 것을 방지한다.

Direct current control(직류전류제어:TDCC)

시스템의 짝수 고조파의 역(negative)효과를 최소화시키며 TDCC는 TCR내의 DC 전류를 방지한다.

이득 감시 기능(Gain Supervisor)

SVC의 이득 설정치를 감시하며 345kV측 계통의 사고로 인하여 전력동요가 발생할 경우에 이득을 자동으로 감소시킨다.

이득 최적화 기능(Gain optimizer)

계통이 복구되었을 때 이득 감시 기능 동작후에 이득을 자동으로 이전값으로 복구시킨다.

외부뱅크 제어 기능

제어시스템은 외부 리액터와 커패시터 뱅크를 제어할 수 있으며 요구되는 무효전력이 5분 이상 설정된 값을 초과하면 외부뱅크가 자동적으로 연속 스위칭 된다.

3.4.3 VCU(Thyristor Valve Control Unit)

VarMACH의 제어신호는 VCU로 전송되며 VCU는 싸이리스터의 Firing order로 변환시키고 Firing order는 Thyristor Control Units(TCU)으로 전송된다.

3.4.4 보호제어 기능

- TCR Current Limiting
- Secondary Voltage Limitation
- TSC Over Current Protection
- COVP(TSC Capacitor Over Voltage Protection)
- VOVP(Thyristor Valve Over Voltage Protection)
- Under Voltage Strategy
- Synchronising voltage supervision function
- Over Voltage Strategy 등

4. 서대구 SVC 제어시스템

서대구 SVC는 하드웨어와 이에 동작하는 소프트웨어로 구성되고 중요한 대부분의 기능은 Var Control Computer(VCC)에서 소프트웨어적으로 이루어진다. 그림 5는 서대구 SVC 시스템의 구성도이다.

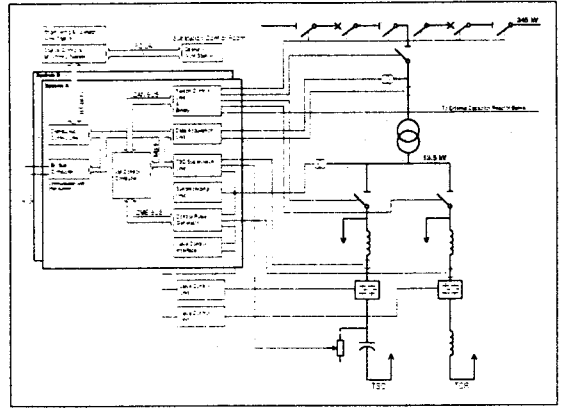


그림 5 서대구 SVC 시스템 구성도(Varmach)

4.1 Control Hardware

서대구 SVC의 제어 시스템의 주요 하드웨어는 다음과 같이 구성되어 있다.

4.1.1 Computer Unit

- Single Board Computer
- Valve Control Interface Board
- Analogue I/O with DSP
- Control Pulse Generator
- Interface Board
- Synchronizing Unit
- Bitbus Interface MB 020 + WNE 044

4.1.2 Interface Unit

- Binary Input Board
- CAN Bus Unit
- Binary Output Board
- Switch Control Board
- System Supervision Board

4.2 Control Software

SVC 제어시스템 각각의 소프트웨어 블록은 고유한 기능을 가지고 있으며 이를 분석하면 기능적 구조를 알 수 있다. 이들 소프트웨어는 ABB사의 HiDraw라는 프로그램으로 작성되었으며 다음과 같다.

- BBC(Bitbus Computer)
- CPG(Control Pulse Generator)
- DCU(Distributed Control Unit for SCM)
- SWU(Breaker Control Unit)
- DAU(Data Acquisition Unit)
- SSUP(System Supervision Unit)
- TSU(TSC Supervision Unit)
- VCC(Var Control Computer)

이들중에서 EMTDC 모델링에서 중요한 부분은 DAU, TSU, VCC이며 나머지는 하드웨어적인 부분을 소프트웨어적으로 구현한 것이다.

4.2.1 DAU

DAU는 SVC 변압기 1차측의 계통전압을 측정하고 아울러 SVC 변압기 1차측의 상전류와 유효/무효전력을 측정한다.

4.2.2 TSU

TSU는 TSC 지선의 전압/전류를 측정 및 감시하며 VOVP와 COVP 기능이 포함되어 있다.

4.2.3 VCC

VCC는 SVC 제어 시스템의 가장 중요한 부분으로 전압조정, 이득감시 및 이득 최적화 기능이 구현되어 있으며 이들은 기능에 상응한 프로그램으로 이루어지고 이를 모듈이라 한다. 주요 모듈은 다음과 같다.

- CNT4SUP : 6개의 하위모듈로 구성되어 있으며 이중 SYNCVUP은 동기전압을 감시하고 VRESVUP은 페루프 제어를 위해 필요한 전압신호를 감시한다.
- REGSTRAT : 이 부분에는 저전압/과전압 대책 기능이 포함되어 있다.
- GAINREF : 페루프 이득에 대한 기준값을 발생시키는 부분이다.
- BREGREF : Susceptance Regulator에 대한 기준값을 발생시키는 부분이다.
- DBREF : Slow Susceptance Regulator에 대한 불감대의 폭을 결정하는 부분이다.
- SLOWBREG : 자동전압 제어모드에서 활성화 되는 Supervisory Susceptance Regulator이다.
- VREF : Voltage Regulator의 기준값을 발생시키는 부분이다.
- EXTBANK : 외부 리액터와 커패시터 뱅크를 제어하는 부분이다.
- GAINOPTT : 이득 최적화 기능이 구현되어 있는 부분이다.
- GAINSUP : 이득 감시 기능이 구현되어 있는 부분이다.
- PARSET : 다양한 목적의 각종 정수들이 저장되어 있으며 이들을 변경하여 SVC 운전조건을 바꿀수 있다.

4.3 각 모듈의 기능 및 입/출력

위의 각 기능들을 ABB에서 제공한 Software Diagram을 바탕으로 분석하면 모듈간의 입/출력 관계를 알 수 있으며 세부사항은 문헌(1)을 참고하고 여기서는 간략히 살펴본다.

SYNCVUP

동기전압을 감시하며 SYNCV_OK는 2차 전압이 0.6pu이하로 떨어지고 1초간 지속되면 Low가 되고 모든 제어 펄스가 차단된다.

입력측 : INTERL1, REGSTRAT, DISTINP, UTSCVALV

출력측 : VMHWSUP, REGSTRAT, WT500DT4, CURR1,2,3, WT500AB, WT500BC, WT500CA

VRESVUP

페루프 전압 제어용 전압 응답신호를 감시한다.

입력측 : VOLTRESP

출력측 : VCLIMIT

BREGREF

기준 서셉턴스를 발생시킨다. BREGREF_VALUE는 Ramp를 거쳐 BREGREF_SVC 로 출력된다.

입력측 : SETT_2(71), DISTLOG1(115)

출력측 : SLOWBREG(60)

SLOWBREG

서셉턴스 BREG를 발생시킨다.

입력측 : VCLIMIT, BREGREF, DBREF, VREF, DISTLOG1, VOLTRESP

출력측 : VREF

4.4 전체적인 제어시스템

위에서 기술한 SVC 제어시스템은 HiDraw라는 Tool을 이용하여 기술되어 있으며 각 기능 단위별로 신호흐

름 체계를 파악하면 전체 제어시스템은 그림 6과 같다. 여기서 각 블록들은 하나의 기능적인 블록으로서 수개 또는 수십개의 단위 모듈들로 구성되어 있다.

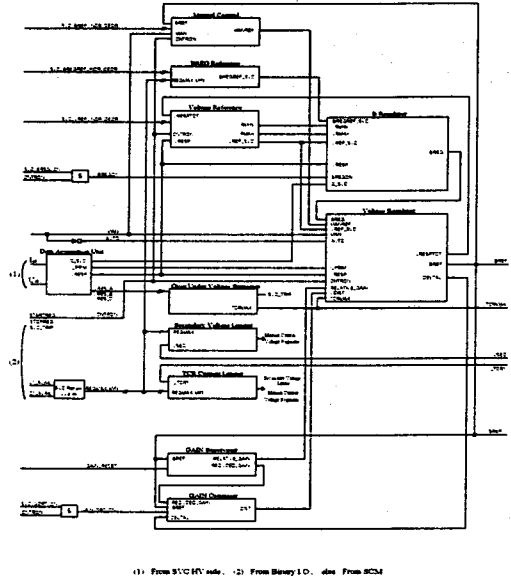


그림 6 SVC 제어 시스템의 전체적인 제어블록

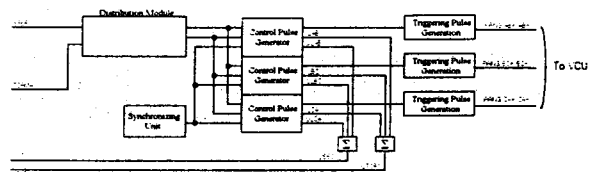


그림 6 SVC 제어 시스템의 전체적인 제어블록(계속)

위에서 언급한 SVC 제어시스템의 주요 부분을 분석하여 제어시스템의 핵심부분만을 블록도 형태로 나타내면 그림 7과 같다. 여기서, 제어시스템으로 입력되는 지령치는 VREF_VALUE와 BREGREF_VALUE로서 SCM으로부터 변경할 수 있다.

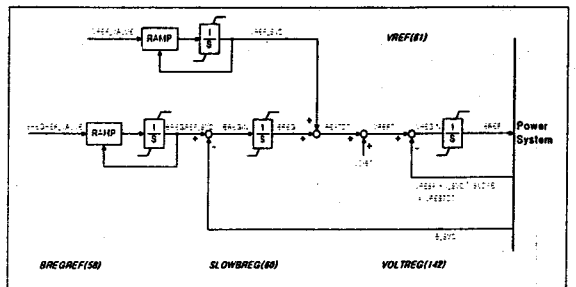


그림 7 SVC 제어시스템의 주요부

5. 서대구 SVC Model 개발

SVC 제어시스템에 관한 분석 결과로부터 EMTDC로 SVC를 모델링하기 위해서 RAMP신호 발생기, Dead-Band, 샘플 Delay, 적분기, 히스테리시스, On-Delay, Off-Delay, One-Shot Pulse 등의 라이

브러리를 개발하였다.

5.1 SVC 배분로직 관련 모듈 개발

5.1.1 SVC 배분로직 관련 모듈 체계도

그림 8은 SVC의 투입량을 결정하기 위해 동작되는 모듈들을 나타낸 것으로 앞에서 언급한 SVC 제어시스템에서 발생하는 BREF 신호를 입력으로 하여 실질적으로 TSC 또는 TCR의 출력량을 결정하는 부분이다. TCR과 TSC의 임피던스 지령치 변환이 배분로직에 구현되어 있다.

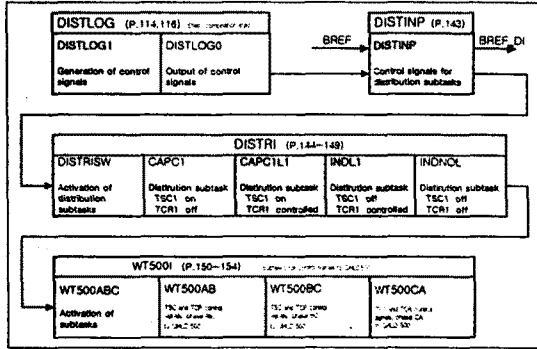


그림 8 SVC의 출력량 결정과 관련된 모듈

5.1.2 SVC 배분로직 관련 EMTDC 모델

배분로직 부분의 EMTDC 모델 부분은 그림 9과 같으며 배분로직의 주요 부분은 1개의 Subsystem에 6개의 부분으로 구성되었다.

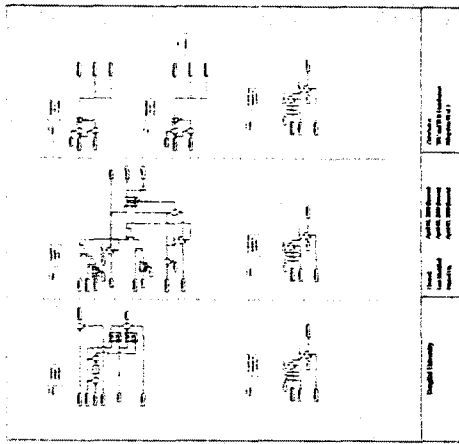


그림 9 EMTDC 모델의 SVC 배분 로직

5.2 외부뱅크 부분 개발

5.2.1 외부뱅크와 SVC 상호작용 및 동작원리

서대구 SVC와 기존에 설치되어 있는 외부뱅크는 협조제어가 가능하도록 설계되었으며 그림 10와 같다. 외부뱅크는 Slow 및 Fast 모드로 동작할 수 있으며 각 모드에 상응하는 시간 지연요소의 값이 그림 10에 표시되었다. SVC의 운전은 그림에서 점선으로 표현한 것과 같이 히스테리시스 부분을 가지고 있는데 이것은 TSC가 과도하게 자주 투입/제거되는 것을 방지하기 위한 것이다. SVC와 외부뱅크의 상호 동작원리를 흐름도로 나타내면 그림 11와 같으며 제어시스템으로부터 BREF 신호는 SVC와 외부뱅크에 인가된다. TSC와 TCR의 응답형태가 SVC내에서 결정되는 반면에 외부뱅크는 SVC에 비해 아주 긴 시간지연을 갖기 때문에 SVC의 BREF 신호와 계통의 상호작용으로 재조정된 BREF

신호가 인가된다고 생각하는 것이 이해하기 쉽다.

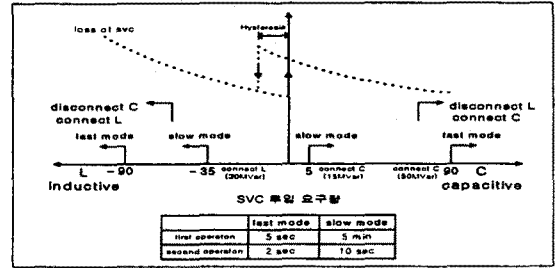


그림 10 SVC 및 외부뱅크 상호 동작원리

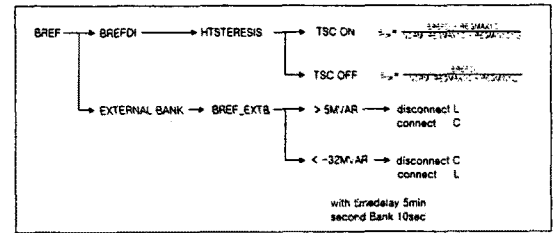


그림 11 SVC와 외부뱅크의 동작 흐름도

5.2.2 외부뱅크 관련 모듈 및 EMTDC 모델

Software Diagram 상의 외부뱅크 모듈은 30여개의 모듈이 상호 연결되어 상당히 복잡한 구성을 이루고 있다. 개발된 외부뱅크에 해당하는 EMTDC 모델은 총 5개의 Subsystem으로 구성되어 있으며 이들의 입/출력 관계는 각각의 운전영역에서 검증하였다.

6. 개발된 EMTDC SVC 모델과 TNA 결과비교

개발된 서대구 SVC 제어시스템의 EMTDC 모델 검증을 위하여 ABB사에서 제공된 TNA 테스트 결과와 비교하였다. ABB사에서 제공한 TNA 테스트 항목은 다음과 같다.

- 1) START & STOP
- 2) BREFDI & BSVCT
- 3) VREFSVC
- 4) V-I DIAGRAM
- 5) GAIN SUPERVISOR
- 6) GAIN OPTIMIZER
- 7) LOSS OF VRESP
- 8) SLOW BREG
- 9) TCR LIMIT
- 10) USEC LIMIT
- 11) OVER VOLTAGE
- 12) UNDER VOLTAGE
- 13) SEC UNER VOLTAGE

6.1 BREFDI & BSVCT

이 TNA Test는 제어시스템에서 출력되는 서셉턴스 지령치인 BREF_DI 신호를 측정된 전압과 무효전력을 이용하여 계산한 서셉턴스 BSVCT가 잘 추종하는지를 시뮬레이션한 결과이다. 즉, 서셉턴스 지령치를 최저(최대)값에서 최대(최소)값으로 서서히 변화시킨 결과이다.

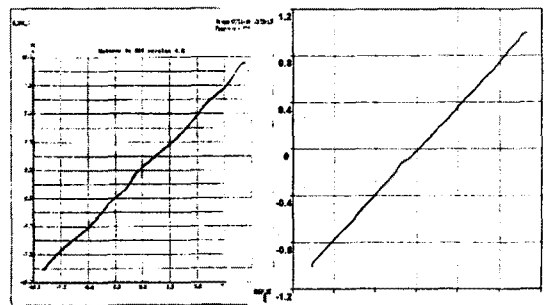


그림 13 SVC 측정 및 제어 서셉턴스

6.2 SVC V-I Diagram

SVC의 V-I 특성 곡선에서 기울기를 10%로 설정하여 시뮬레이션 하였으며 그 결과를 TNA 테스트 결과와 비교하여 정확히 일치함을 검증하였다. 단, TNA 테스트 결과는 실제 오실로스코프를 통해 얻은 결과를 출력한 것으로 생각되며 각 축에 인쇄된 단위는 측정자가 수기한 단위가 기준이 된다.

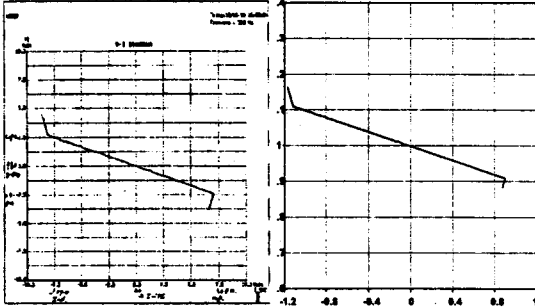


그림 14 V-I 특성곡선(Slope 10%)

6.3 Gain Supervisor

이득감시 테스트에서는 VREG_GAIN 값을 증가시키면 BREF 신호가 진동현상을 보이며 이때 진동의 범위가 일정값을 초과하면 제어시스템의 RELATIVE_GAIN 신호가 감소되며 REDUCED_GAIN이 TRUE가 된다.

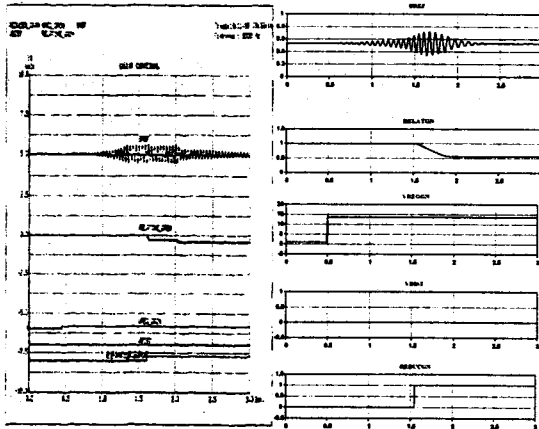


그림 15 Gain Supervisor

6.4 Slow Susceptance Regulator

서대구 SVC의 독특한 제어 특징중의 하나는 설정된 전압을 정밀하게 제어하는 대신에 SVC의 운전여유를 확보하는 기능이다. SVC의 V-I 특성 곡선에서 운전점이 SVC 제어범위의 한계값 부근일 때 Susceptance Regulator를 동작시키면 SVC에 흐르는 전류는 설정된 서셉턴스값으로 이동하여 동작하게 된다. 이러한 기준값은 운전원 조작 패널부(SCM)에서 전압/서셉턴스 기준값으로 설정할 수 있다.

또한 불감대(Dead band)를 두어 SVC 모션전압의 변동폭을 설정할 있다. 이때 불감대의 값이 클수록 전압의 정밀도는 떨어지지만 SVC의 운전여유 확보를 위한 범위는 증가한다. 시뮬레이션 결과는 서셉턴스의 설정값으로 SVC에 흐르는 전류값이 이동하였고 제어범위 내에서는 설정한 불감대에 의해 움직임을 볼 수 있다.

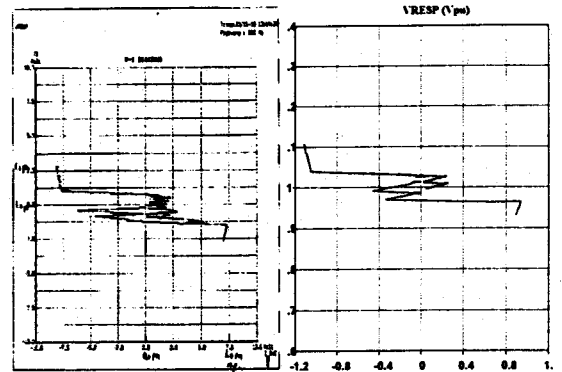


그림 16 Slow Susceptance Regulator

7. 결 론

서대구 전력소에 설치 운영되고 있는 SVC는 ABB사에 의해 제작되었으며, 제작사에서 제공한 자료를 분석하여 SVC 제어시스템의 기능을 검토하고 이를 활용하여 EMTDC 모델을 개발하였다. 또한 개발된 서대구 EMTDC SVC 제어기 모델의 신뢰성을 검증하기 위하여 제작사에서 제공한 TNA 테스트 결과와 시뮬레이션 결과를 서로 비교하여 정확성을 검증하였다.

그러나, ABB사의 TNA 테스트에서 사용된 계통의 정보가 부족하였기 때문에 EMTDC 모델 검증을 위하여 사용된 계통은 시뮬레이션 목적에 적합하게 구성하여 시뮬레이션을 수행하였다. 또한 서대구 SVC의 제어시스템에 포함된 각종 제어기 정수들 중에서 일부 제어기 정수가 불명확하여 합리적인 값으로 추정하여 사용하였고 EMTDC 모델로 구현할 필요가 없다고 판단되는 냉각장치 등의 기기는 생략하였다.

따라서, 위에서 언급한 사항에 대하여 서대구 전력소에서 발생한 사고사례를 구성하고 이를 분석하여 EMTDC 모델의 신뢰성을 재검증할 예정이며, 향후에 SVC의 외부 제어기를 제작하여 다양한 운전조건에 따른 SVC의 응답특성을 분석할 계획이다.

(참 고 문 헌)

- [1] ABB, 서대구 SVC 기능시스템 설명/운전 매뉴얼, 1999
- [2] CIGRE Working Group 38-01: Task Force No. 2 on Static Var Compensators, Static Var Compensators, 1986
- [3] ABB, Seo-Daegu SVC Training Manual, 1999.
- [4] 전력연구원, "전력계통해석용 시뮬레이터 개발 및 설치" 분기보고서, 2001